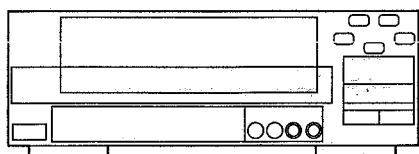


aiwa



DX-K9900M



COMPACT DISC PLAYER

• BASIC CD MECHANISM : 6ZG-1 V1DFPNM

• TYPE : HE

SPECIFICATIONS

Disc	Compact disc
Scanning method	Non-contact optical scanner (semiconductor laser application)
Laser	Semiconductor laser ($\lambda = 750-800$ nm)
Rotation speed	Approx. 500 rpm - 200 rpm (CLV)
Error correction	Cross Interleave, Reed Solomon code
No. of channels	2 channels
D-A converter	1 bit dual
Signal-to-noise ratio	88 dB (1 kHz, 0 dB)
Harmonic distortion	0.03 % (1 kHz, 0 dB)
Wow and flutter	Unmeasurable
Low pass filter	8 times digital filter + 3 step analog filter
Input	MIC 1.6 mV (20 k ohms)
Output	AUDIO OUT 2.0V (10 k ohms) VIDEO OUT 1V p-p (75 ohms)
Video signal	NTSC/PAL color format (selectable)
Video data	MPEG 1 MPEG 1, LAYER 2
Power requirements	110-120 V/220-240 V AC, switchable 50/60 Hz
Power consumption	20 W
Dimensions (W x H x D)	360 x 147 x 371 mm
Weight of main unit	4.9kg

• Design and specifications are subject to change without notice.

• If requiring information about the CD mechanism, see Service Manual of 6ZG-1, S/M Code No. 09-975-198-0FP.

S/M Code No. 09-975-169-0FP

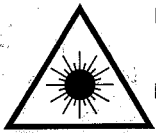
MANUAL
SERVICE

PROTECTION OF EYES FROM LASER BEAM DURING SERVICING

This set employs laser. Therefore, be sure to follow carefully the instructions below when servicing.

WARNING!!

WHEN SERVICING, DO NOT APPROACH THE LASER EXIT WITH THE EYE TOO CLOSELY. IN CASE IT IS NECESSARY TO CONFIRM LASER BEAM EMISSION. BE SURE TO OBSERVE FROM A DISTANCE OF MORE THAN 30cm FROM THE SURFACE OF THE OBJECTIVE LENS ON THE OPTICAL PICK-UP BLOCK.



- Caution: Invisible laser radiation when open and interlocks defeated avoid exposure to beam.
- Advarsel: Usynlig laserstråling ved åbning, når sikkerhedsafbrydere er ude af funktion. Undgå udsættelse for stråling.

VAROITUS!

Laiteen Käyttäminen muulla kuin tässä käyttöohjeessa mainitulla tavalla saattaa altistaa käytt-täjän turvallisuusluokan 1 ylittävälle näkymättömälle lasersäteilylle.

WARNING!

Om apparaten används på annat sätt än vad som specificeras i denna bruksanvisning, kan användaren utsättas för osynlig laserstrålning, som överskrider gränsen för laserklass 1.

CAUTION

Use of controls or adjustments or performance of procedures other than those specified herein may result in hazardous radiation exposure.

ATTENTION

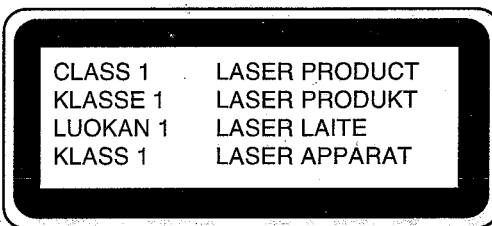
L'utilisation de commandes, réglages ou procédures autres que ceux spécifiés peut entraîner une dangereuse exposition aux radiations.

ADVARSEL

Usynlig laserstråling ved åbning, når sikkerhedsafbrydere er ude af funktion. Undgå udsættelse for stråling.

This Compact Disc player is classified as a CLASS 1 LASER product.

The CLASS 1 LASER PRODUCT label is located on the rear exterior.

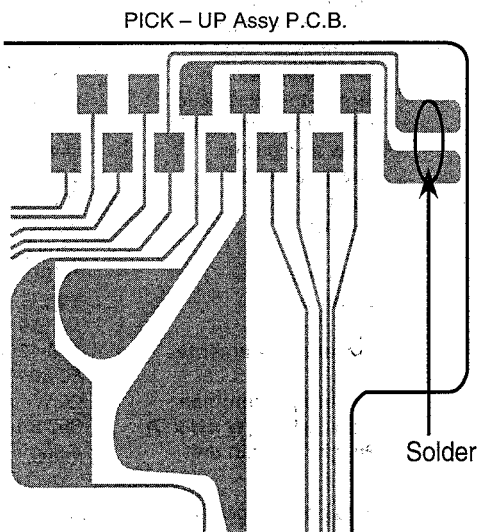


Precaution to replace Optical block

(KSS-213B)

Body or clothes electrostatic potential could ruin laser diode in the optical block. Be sure ground body and workbench, and use the clothes do not touch the diode.

- 1) After the connection, remove solder shown in figure below.

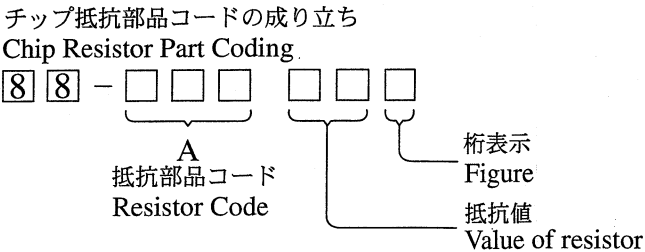


ELECTRICAL MAIN PARTS LIST


If can't understand for Description please kindly refer to "REFERENCE NAME LIST".

REF. NO.	PART NO.	KANRI NO.	DESCRIPTION	REF. NO.	PART NO.	KANRI NO.	DESCRIPTION
IC	87-A20-373-010		IC,TA2011S	SW263	87-036-215-080		SW,TACT EVQ 214 04M
	86-VMB-608-010		IC,LC866440-5E27	SW264	87-036-215-080		SW,TACT EVQ 214 04M
	87-070-083-010		IC,GP1U281X	SW265	87-036-215-080		SW,TACT EVQ 214 04M
	87-020-903-010		IC,NJM7805FA	SW266	87-036-215-080		SW,TACT EVQ 214 04M
				SW267	87-036-215-080		SW,TACT EVQ 214 04M
TRANSISTOR	87-026-233-080		C-TR,DTA114TK	SW268	87-036-215-080		SW,TACT EVQ 214 04M
	89-327-125-080		C-TR,2SC2712GR	VR101	86-VMB-603-010		VR,RTRY 1KB RK11K1130
	87-026-608-080		C-TR,DTC123JK	VR102	82-NK7-616-010		VR,10KB RK11K1130
	89-213-702-010		TR,2SB1370E	X201	87-030-345-080		VIB,CER 5.760MHZ CST MGW
	89-111-625-080		C-TR,2SA1162GR				
	89-213-302-080		TR,2SB1330Q	PT C.B			
				C302	88-906-341-110		FF-CABLE, 6P 1.25 340MM
				C303	87-010-196-080		C-CAP,S 0.1-25 Z F C2012
				C304	87-010-196-080		C-CAP,S 0.1-25 Z F C2012
				C305	87-010-178-080		C-CAP,S 1000P-50 K B
DIODE	87-020-465-080		DIODE,1SS133	C306	87-010-178-080		C-CAP,S 1000P-50 K B
	87-A40-184-090		DIODE,RK 34(F)	C308	87-010-196-080		CAP,E 1000-10 M SME
	87-017-104-080		ZENER,HZS7A2	C309	87-010-263-080		C-CAP,S 0.1-25 Z F C2012
	87-001-574-080		DIODE,1SR139-200	C315	87-010-263-080		CAP,E 100-10 SME
	87-017-083-080		ZENER,HZS4C2	C321	87-010-247-080		CAP,E 100-50 M SME
FRONT C.B	88-917-221-210		FF-CABLE, 17P 1.25 220MM	C322	87-010-178-080		C-CAP,S 1000P-50 K B
	88-907-181-110		FF-CABLE, 7P 1.25 180MM	C323	87-010-247-080		CAP,E 100-50 M SME
	87-010-374-080		CAP,E 47-10 M SME	C324	87-010-263-080		CAP,E 100-10 SME
	87-010-405-080		CAP,E 10-50 M SME	C325	87-010-405-080		CAP,E 10-50 M SME
	87-010-374-080		CAP,E 47-10 M SME	C326	87-010-405-080		CAP,E 10-50 M SME
C101	87-010-401-080		CAP,E 1-50 M SME	PR301	87-A90-093-080		PROTECTOR,3A 491SERIES 60V
	87-010-196-080		C-CAP,S 0.1-25 Z F C2012	PR302	87-A90-247-080		PROTECTOR,0.315A 60V 491
	87-010-178-080		C-CAP,S 1000P-50 K B	PT301	86-VMB-605-010		PT,6VM-11H
	87-010-178-080		C-CAP,S 1000P-50 K B	SW301	87-036-317-010		SW,SL 2-2-3 SDKGA4-R
	87-010-805-080		C-CAP,S 1-16 Z F	T1	82-304-743-010		TERMINAL,1P
C201	87-010-263-080		CAP,E 100-10 SME	T2	82-304-743-010		TERMINAL,1P
	87-010-196-080		C-CAP,S 0.1-25 Z F C2012				
	87-010-196-080		C-CAP,S 0.1-25 Z F C2012				
	87-010-374-080		CAP,E 47-10 M SME				
	87-010-374-080		CAP,E 47-10 M SME				
C206	87-010-197-080		C-CAP,S 0.01-25 K B				
	87-012-140-080		C-CAP,S 470P-50 J CH				
	87-010-401-080		CAP,E 1-50 M SME				
	87-010-403-080		CAP,E 3.3-50 M SME				
	87-010-878-090		CAP,E 6800-16 SME				
FL201	86-VMB-601-010		FL,25U48101TA				
	87-099-389-010		JACK,3.5 BLK ST W/O SW				
	87-099-389-010		JACK,3.5 BLK ST W/O SW				
	87-003-102-080		COIL,10UH K LAL02				
	87-A90-339-080		LED,SEL2510C TP1 PGRN				
LED251	87-A90-339-080		LED,SEL2510C TP1 PGRN				
	87-A90-339-080		LED,SEL2510C TP1 PGRN				
	87-A90-339-080		LED,SEL2510C TP1 PGRN				
	87-017-785-080		LED,SEL4214S RED				
	87-017-785-080		LED,SEL4214S RED				
LED252	87-017-785-080		LED,SEL4214S RED				
	87-017-785-080		LED,SEL4214S RED				
	87-017-785-080		LED,SEL4214S RED				
	87-036-215-080		SW,TACT EVQ 214 04M				
	87-036-215-080		SW,TACT EVQ 214 04M				
SW253	87-036-215-080		SW,TACT EVQ 214 04M				
	87-036-215-080		SW,TACT EVQ 214 04M				
	87-036-215-080		SW,TACT EVQ 214 04M				
	87-036-215-080		SW,TACT EVQ 214 04M				
	87-036-215-080		SW,TACT EVQ 214 04M				
SW258	87-036-215-080		SW,TACT EVQ 214 04M				
	87-036-215-080		SW,TACT EVQ 214 04M				
	87-036-215-080		SW,TACT EVQ 214 04M				
	87-036-215-080		SW,TACT EVQ 214 04M				
	87-036-215-080		SW,TACT EVQ 214 04M				

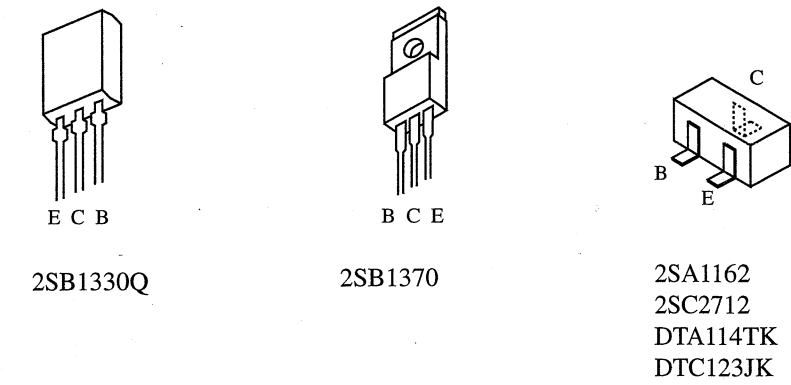
チップ抵抗部品コード／CHIP RESISTOR PART CODE

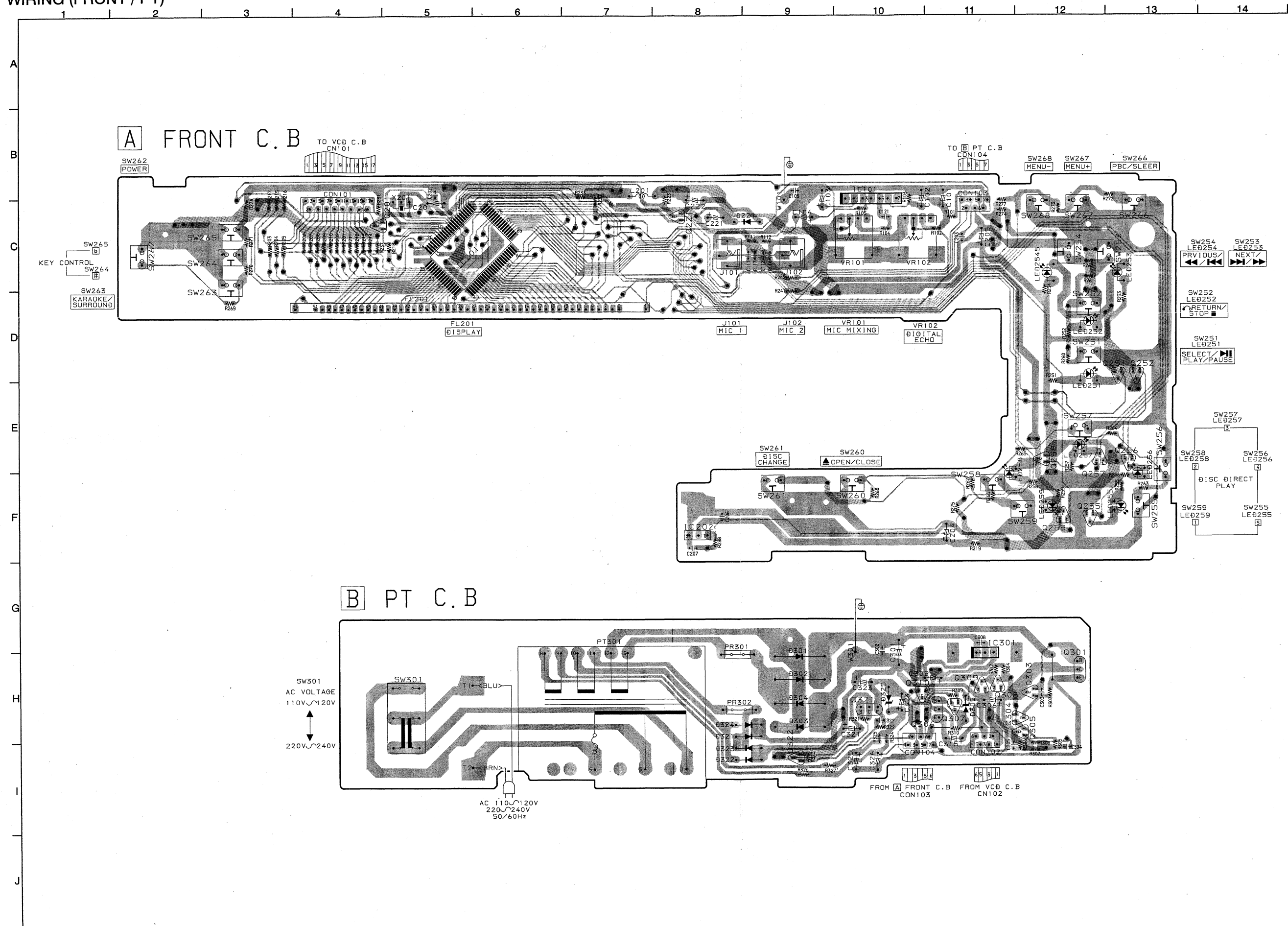


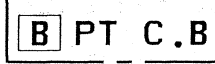
チップ抵抗
Chip resistor

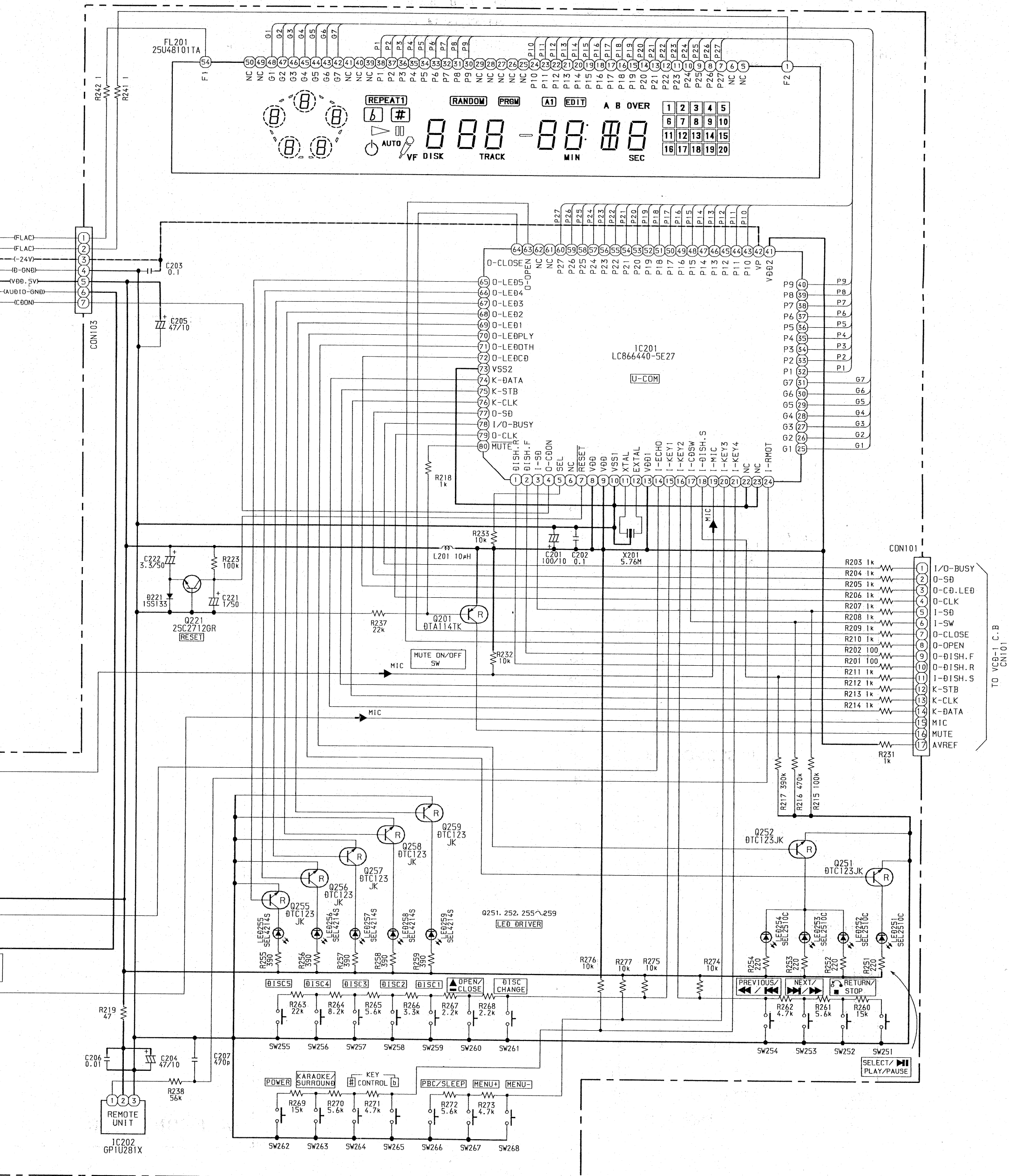
容量 Wattage	種類 Type	許容誤差 Tolerance	記号 Symbol	寸法／Dimensions (mm)				抵抗コード : A Resistor Code : A
				外形／Form	L	W	t	
1/16W	1608	± 5%	CJ		1.6	0.8	0.45	108
1/10W	2125	± 5%	CJ		2	1.25	0.45	118
1/8W	3216	± 5%	CJ		3.2	1.6	0.55	128

TRANSISTOR ILLUSTRATION



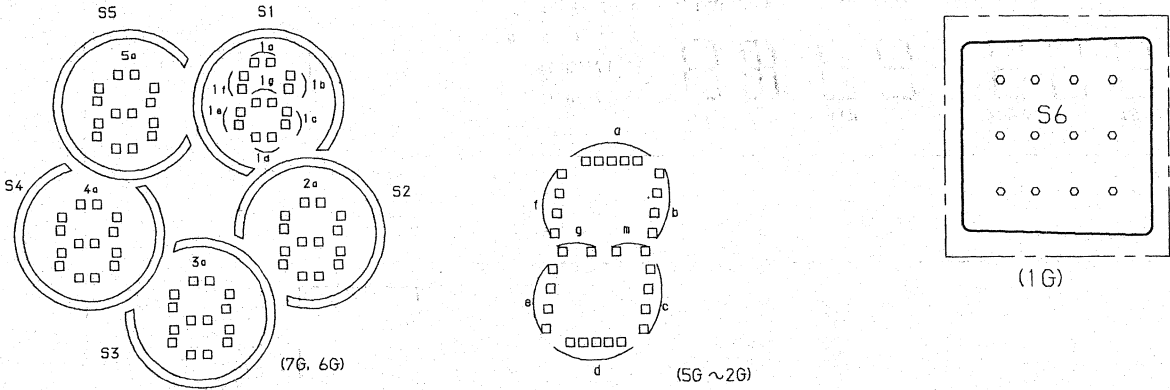
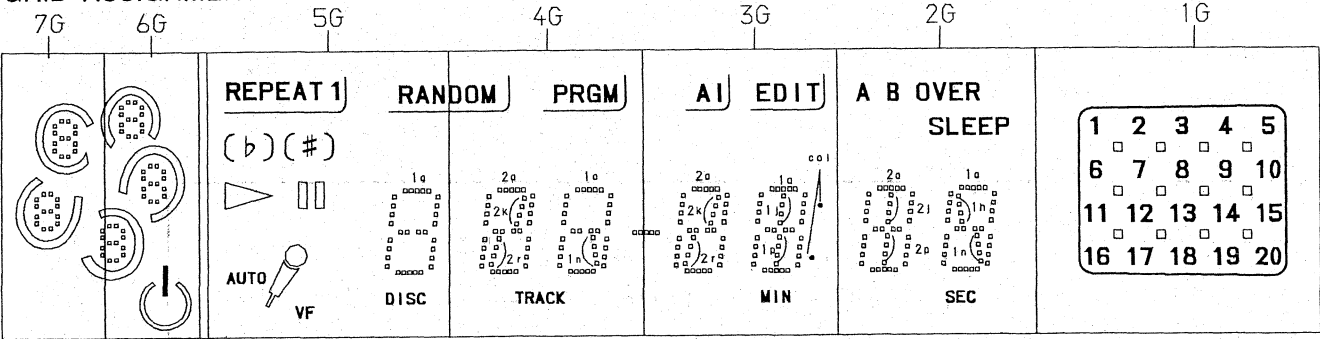






FL GRID ASSIGNMENT & ANODE CONNECTION

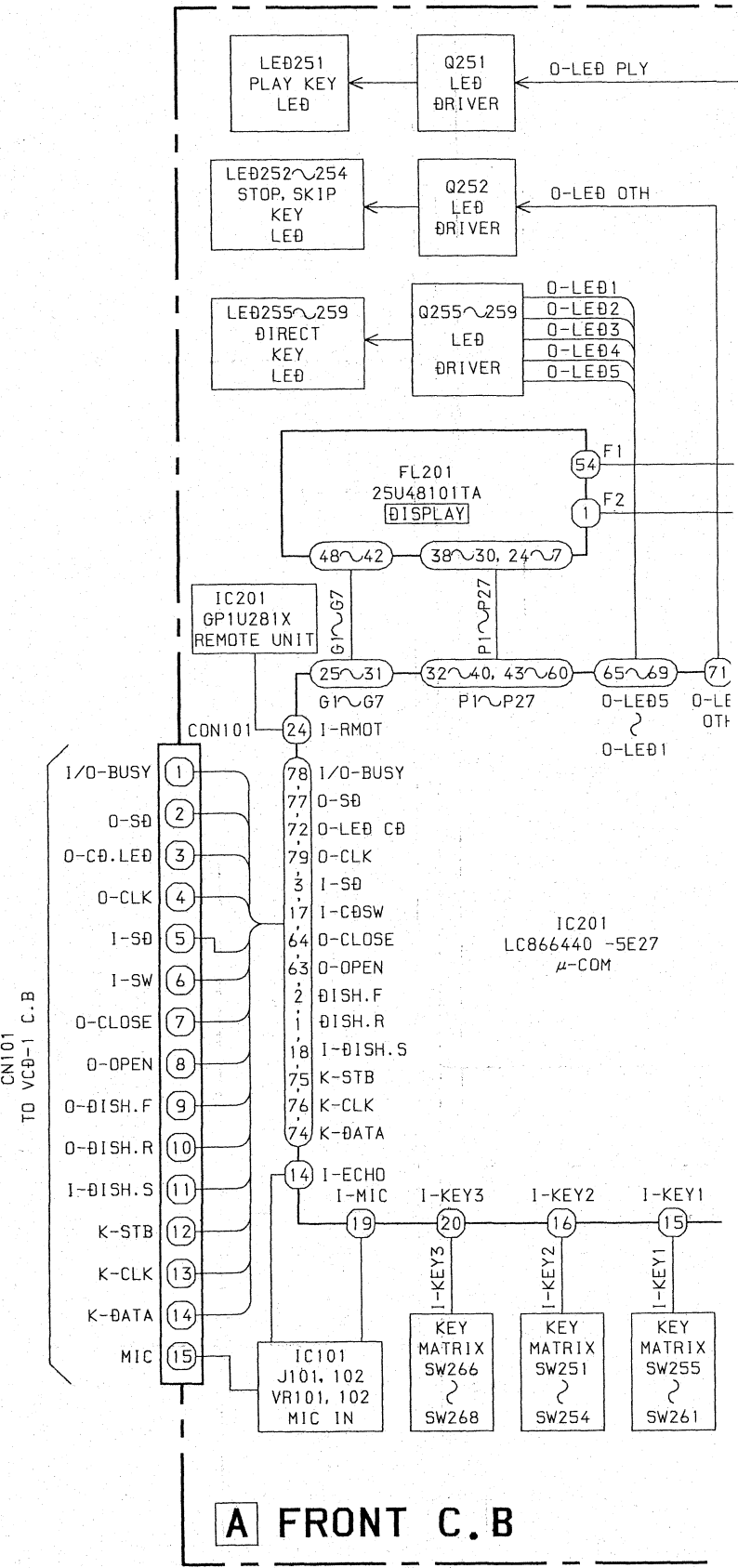
GRID ASSIGNMENT



ANODE CONNECTION

	7G.	6G	5G	4G	3G	2G	1G
P1	—	⏻	—	2d	2d	2d	20
P2	—	S3	VF	2e	2e	2e	19
P3	—	3a, 3d	🔧	2r	2r	2p	18
P4	3a	—	AUTO	2c	2c	2c	17
P5	—	3c	▶	2g	2g	2g	16
P6	—	3g	□□	2m	2m	2m	15
P7	3f	—	b #	2f	2f	2f	14
P8	—	3b	(b)	2k	2k	2j	13
P9	S4	—	(#)	2b	2b	2b	12
P10	—	S2	—	2a	2a	2a	11
P11	4a, 4d	2a, 2d	—	□□□□	—	—	10
P12	4e	2e	DISC	TRACK	MIN	SEC	9
P13	4c	2c	1d	1d	1d	1d	8
P14	4g	2g	1e	1e	1e	1e	7
P15	4f	2f	—	1n	1p	1n	6
P16	4b	2b	1c	1c	1c	1c	5
P17	—	S5	1g	1g	1g	1g	4
P18	—	S1	1m	1m	1m	1m	3
P19	5a, 5d	1a, 1d	1f	1f	1f	1f	2
P20	5e	1e	—	—	1j	1h	1
P21	5c	1c	1b	1b	1b	1b	S6
P22	5g	1g	1a	1a	1a	1a	—
P23	5f	1f	(RANDOM)	(AI)	A	—	—
P24	5b	1b	RANDOM	AI	B	—	—
P25	—	—	REPEAT	—	col	SLEEP	—
P26	—	—	REPEAT	PRGM	EDIT	OVER	—
P27	—	—	1	PRGM	EDIT	—	—

BLOCK DIAGRAM (FRONT / PT)



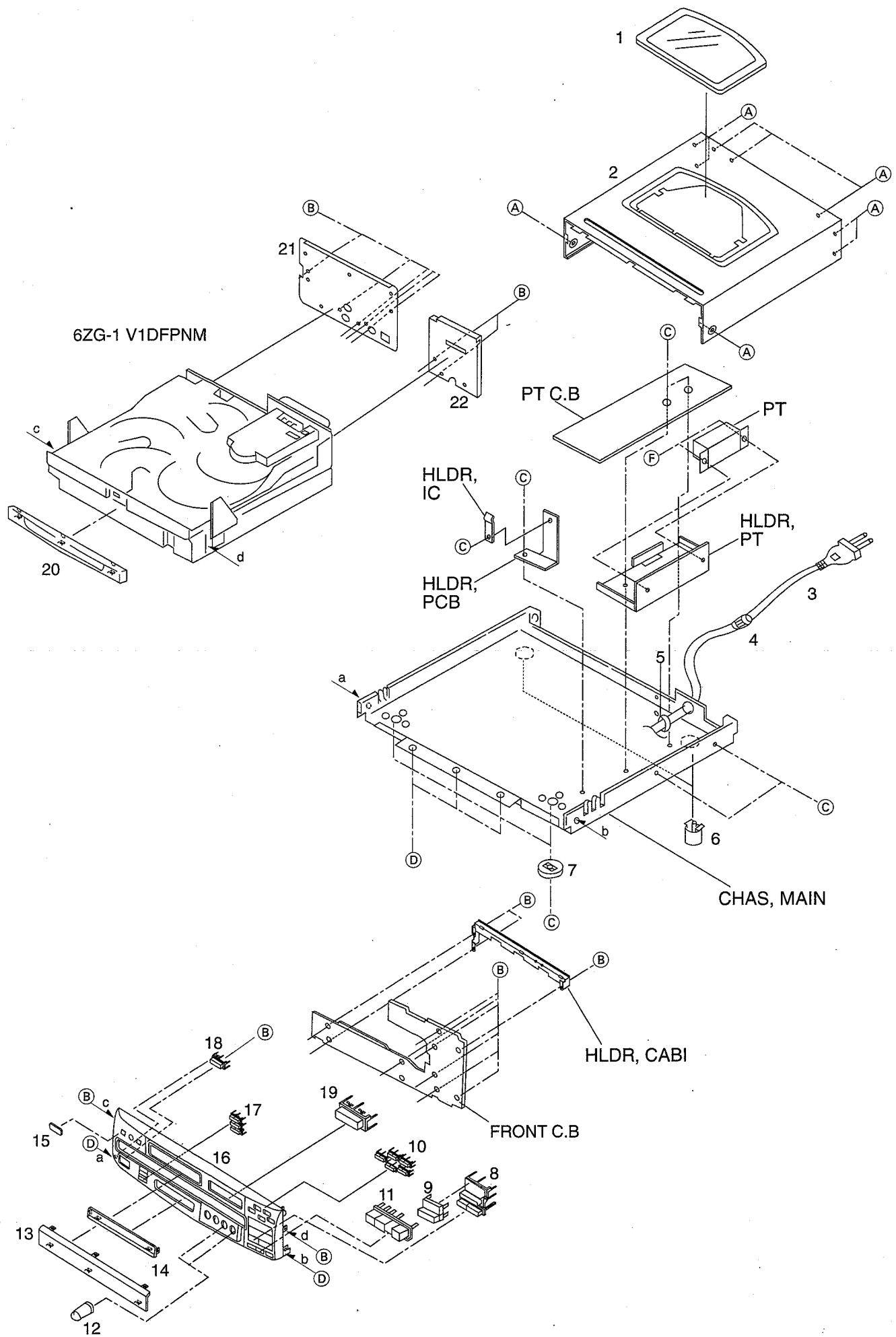


IC DESCRIPTION

IC, LC866440-5E27

Pin No.	Pin Name	I/O	Description
1	DISH.R	O	CD turntable reverse control.
2	DISH.F	O	CD turntable forward control.
3	I-SD	I	Serial data from MPEG u com.
4	O-CDON	O	CD system ON/OFF switch.
5	SEL	I	Audio out level. "H" : 30% down . "L" : 0dB.
6	NC	–	Not used.
7	RESET	I	Reset input.
8,9	VDD	–	5V power supply.
10	VSS 1	–	GND.
11	XTAL	–	5.76MHz oscillator circuit.
12	EXTAL	–	
13	VDD 1	–	5V power supply.
14	I-ECHO	I	A/D numerical echo volume input.
15	I-KEY1	I	Key matrix input.
16	I-KEY2	I	
17	I-CDSW	I	CD switch signal input.
18	I-DISH.S	I	CD turntable sensor signal input.
19	I-MIC	I	A/D numerical mic volume input.
20	I-KEY3	I	Key matrix input.
21	I-KEY4	I	
22,23	NC	–	Not used.
24	I-RMOT	I	Remote control signal input.
25~31	G1~G7	O	FL GRID output G1~G7.
32~40	P1~P9	O	FL SEGMENT output P1~P9.
41	VDD 2	–	5V power supply input.
42	VP	–	Power supply input for FL display.
43~60	P10~P27	O	FL SEGMENT output P10~P27.
61,62	NC	–	Not used.
63	O-OPEN	O	CD tray open control output.
64	O-CLOSE	O	CD tray close control output.
65~69	O-LED5~O-LED1	O	Direct key signal output.
70	O-LED PLY	O	PLAY key signal output.
71	O-LED OTH	O	STOP/SKIP key signal output.
72	O-LED CD	O	CD key signal output.
73	VSS 2	–	GND
74	K-DATA	O	Serial data signal for KARAOKE IC (IC,TC9409).
75	K-STB	O	Serial strobe signal for KARAOKE IC (IC,TC9409).
76	K-CLK	O	Serial clock signal for KARAOKE IC (IC,TC9409).
77	O-SD	O	Serial data signal to MPEG u com.
78	I/O-BUSY	I/O	Communication busy signal between system control u com and MPEG u com.
79	O-CLK	O	Serial clock signal to MPEG u com.
80	MUTE	O	Audio mute control output.

MECHANICAL EXPLODED VIEW 1 / 1



MECHANICAL PARTS LIST 1/1

If can't understand for Description please kindly refer to "REFERENCE NAME LIST".

REF. NO.	PART NO.	KANRI NO.	DESCRIPTION
1	86-MA3-042-010		WINDOW, TOP
2	86-VMB-002-010		CABI, STEEL
3	87-050-079-010		AC CORD ASSY, E BLK
4	87-085-185-010		BUSHING, AC CORD(E) CM-22B
5	87-A90-333-010		F-BEAD, 14-22-6.5 HF70
6	87-085-214-010		FOOT, H16
7	81-DS2-018-110		FOOT
8	86-VMB-015-010		KEY, STOP
9	86-VMB-014-010		KEY, PLAY
10	86-VMB-013-010		KEY, DISC
11	86-VMB-010-010		KEY, V-CD
12	83-NF6-020-010		KNOB, MIC
13	86-VMB-008-010		WINDOW, DISP
14	86-VMB-004-010		PANEL, TRAY H
15	82-NE8-032-010		BADGE, AIWA 27.5 ABS GLD
16	86-VMB-001-010		CABI, FR H
17	86-VMB-012-010		KEY, KARAOKE
18	86-VMB-009-010		KEY, POWER
19	86-VMB-011-010		KEY, OPEN
20	86-VMB-007-010		WINDOW, CD
21	86-VMB-018-010		PANEL, REAR L HEJBN
22	86-VMB-019-010		PANEL, REAR R H
A	87-067-641-010		UTT2+3-8 W/O SLOT BLK
B	87-067-703-010		BVT2+3-10 W/O SLOT
C	87-067-584-010		BVT2+3-6 W/O SLOT
D	87-591-094-410		QIT+3-6
F	87-067-585-010		BVTT+4-6

ACCESSORIES / PACKAGE LIST

If can't understand for Description please kindly refer to "REFERENCE NAME LIST".

REF. NO.	PART NO.	KANRI NO.	DESCRIPTION
1	86-VMB-901-010		IB, H(ECA)N
2	86-NM1-701-010		RC UNIT, 6AS15
△ 3	87-A90-312-010		PLUG, CONVERSION WTN-1557R1
4	87-050-103-010		CORD, PIN 1PY1.5M
5	87-034-786-010		CORD, PIN 1M 189-0760

REFERENCE NAME LIST

ELECTRICAL SECTION

DESCRIPTION	REFERENCE NAME
ANT	ANTENNAS
C-	CHIP
C-CAP	CAP, CHIP
C-CAP TN	CAP, CHIP TANTALUM
C-COIL	COIL, CHIP
C-DI	DIODE, CHIP
C-DIODE	DIODE, CHIP
C-FET	FET, CHIP
C-FOTR	FILTER, CHIP
C-JACK	JACK, CHIP
C-LED	LED, CHIP
C-RES	RES, CHIP
C-SFR	SFR, CHIP
C-SLIDE SW	SLIDE SWITCH, CHIP
C-SW	SWITCH, CHIP
C-TR	TRANSISTOR, CHIP
C-VR	VOLUME, CHIP
C-ZENER	ZENER, CHIP
CAP, CER	CAP, CERA-SOL
CAP, E	CAP, ELECT
CAP, M/F	CAP, FILM
CAP, TC	CAP, CERA-SOL
CAP, TC-U	CAP, CERA-SOL SS
CAP, TN	CAP, TANTALUM
CERA FIL	FILTER, CERAMIC
CF	FILTER, CERAMIC
DL	DELAY LINE
E/CAP	CAP, ELECT
FILT	FILTER
FLTR	FILTER
FUSE RES	RES, FUSE
MOT	MOTOR
P-DIODE	PHOTO DIODE
P-SNSR	PHOTO SENSER
P-TR	PHOTO TRANSISTOR
POLY VARI	VARIABLE CAPACITOR
PPCAP	CAP, PP
PT	POWER TRANSFORMER
PTR, RES	PTR, MELF
RC	REMOTE CONTROLLER
RES NF	RES, NON-FLAMMABLE
RESO	RESONATOR
SHLD	SHIELD
SOL	SOLENOID
SPKR	SPEAKER
SW, LVR	SWITCH, LEVER
SW, RTRY	SWITCH, ROTARY
SW, SL	SWITCH, SLIDE
TC CAP	CAP, CERA-SOL
THMS	THERMISTOR
TR	TRANSISTOR
TRIMER	CAP, TRIMMER
TUN-CAP	VARIABLE CAPACITOR
VIB, CER	RESONATOR, CERAMIC
VIB, XTAL	RESONATOR, CRYSTAL
VR	VOLUME
ZENER	DIODE, ZENER

MECHANICAL SECTION

DESCRIPTION	REFERENCE NAME
ADHESHIVE	SHEET ADHESHIVE
AZ	AZIMUTH
BAR-ANT	BAR-ANTENNA
BAT	BATTERY
BATT	BATTERY
BRG	BEARING
BTN	BUTTON
CAB	CABINET
CASS	CASSETTE
CHAS	CHASSIS
CLR	COLLAR
CONT	CONTROL
CRSR	CURSOR
CU	CUSHION
CUSH	CUSHION
DIR	DIRECTION
DUBB	DUBBING
FL	FRONT LOADING
FLY-WHL	FLYWHEEL
FR	FRONT
FUN	FUNCTION
G-CU	G-CUSHION
HDL	HANDOL
HIMERON	CLOTH
HINGE, BAT	HINGE, BATTERY
HLDR	HOLDER
HT-SINK	HEAT SINK
IB	INSTRUCTION BOOKLET
IDLE	IDLER
IND, L-R	INDICATOR, L-R
KEY, CONT	KEY, CONTROL
KEY, PRGM	KEY, PROGRAM
KNOB, SL	KNOB, SLIDE
LBL	LABEL
LID, BATT	LID, BATTERY
LID, CASS	LID, CASSETTE
LVR	LEVER
P-SP	P-SPRING
PANEL, CONT	PANEL, CONTROL
PANEL, FR	PANEL, FRONT
PRGM	PROGRAM
PULLY, LOAD MO	PULLY, LOAD MOTOR
RBN	RIBBON
S-	SPECIAL
SEG	SEGMENT
SH	SHEET
SHLD-SH	SHIELD-SHEET
SL	SLIDE
SP	SPRING
SP-SCREW	SPECIAL-SCREW
SPACER, BAT	SPACER, BATTERY
SPR	SPRING
SPR-P	P-SPRING
SPR-PC-PUSH	P-SPRING, C-PUSH
T-SP	T-SPRING
TERM	TERMINAL
TRIG	TRIGGER
TUN	TUNING
VOL	VOLUME
W	WASHER
WHL	WHEEL
WORM-WHL	WORM-WHEEL

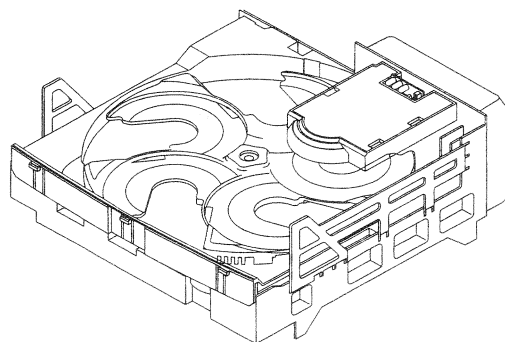
サービス技術ニュース	
番号	連絡内容
G- -	
G- -	
G- -	

アイワ株式会社
AIWA CO., LTD.

9620450,750038

Tokyo Japan

aiwa



CD MECHANISM

6ZG-1
6ZG-1S
6ZG-1S1
6ZG-1VZ

• BASIC CD MECHANISM: 3ZG-2 C4N/C6N

• TYPE: English, Japanese

BASIC NAME		DERIVATION NAME					
6ZG-1	*1	D	F	—	—	—	—
	*2	D	F	G	—	V1	V2
	*3	D	F	—	P	V1	—
6ZG-1S		D	F	—	—	—	—
6ZG-1S1		D	F	—	—	—	—
6ZG-1VZ		D	F	—	—	—	—

- This mechanism has various derivation. Derivation name is indicated by the Service Manual for each model.
- 本体マニュアルはBASIC CD MECHANISMのサフィックスがDERIVATION NAMEです。組み合わせて使用して下さい。

TABLE OF CONTENTS

安全に修理 (補修) をするために／光学ブロック交換時の注意	3
PROTECTION OF EYES FROM LASER BEAM DURING SERVICING/	
Precaution to replace Optical block	4
SUFFIX NOTE	5, 6
TRANSISTOR ILLUSTRATION	7
DISASSEMBLY INSTRUCTIONS	8-13
How to Adjust Rotating Phase of the Gear, Main Cam/ギヤ、メインカムの位相の合わせ方	10, 13
6ZG-1 (D, F)	
ELECTRICAL MAIN PARTS LIST	14, 15
WAVE FORM	16
BLOCK DIAGRAM	17, 18
WIRING	19, 20
SCHEMATIC DIAGRAM	21, 22
IC BLOCK DIAGRAM	23
IC DESCRIPTION	24-31
TEST MODE	32, 33
ELECTRICAL ADJUSTMENT	34-39
MECHANICAL EXPLODED VIEW 1/1	40
MECHANICAL PARTS LIST 1/1	41
CD MECHANISM EXPLODED VIEW/LIST (3ZG-2 C4N)	42
6ZG-1 (D, F, G, V1, V2)	
ELECTRICAL MAIN PARTS LIST	43, 44
BLOCK DIAGRAM	45, 46
WIRING	47, 48
SCHEMATIC DIAGRAM-1	49, 50
WAVE FORM	51, 52
SCHEMATIC DIAGRAM-2	53, 54
IC BLOCK DIAGRAM	55
IC DESCRIPTION	56-76
ELECTRICAL ADJUSTMENT	77-82
CD MECHANISM EXPLODED VIEW/LIST (3ZG-2 C6N)	83
6ZG-1 (D, F, P, V1)	
ELECTRICAL MAIN PARTS LIST	84, 85
NOTE	86
BLOCK DIAGRAM	87, 88
WIRING	89, 90
SCHEMATIC DIAGRAM-1	91, 92
WAVE FORM	93, 94
SCHEMATIC DIAGRAM-2	95, 96
IC DESCRIPTION	97, 98
TEST MODE	99
ELECTRICAL ADJUSTMENT	100-105
6ZG-1S/S1 (D, F)	
ELECTRICAL MAIN PARTS LIST	106, 107
WAVE FORM	108
BLOCK DIAGRAM	109, 110
WIRING	111, 112
SCHEMATIC DIAGRAM	113, 114
IC DESCRIPTION	115-122
TEST MODE	123, 124
6ZG-1VZ (D, F)	
ELECTRICAL MAIN PARTS LIST	125, 126
BLOCK DIAGRAM	127, 128
WIRING	129, 130
SCHEMATIC DIAGRAM-1	131, 132
WAVE FORM	133, 134
SCHEMATIC DIAGRAM-2	135, 136
IC BLOCK DIAGRAM	137
IC DESCRIPTION	138-159
TEST MODE	160, 161
USE MODEL LIST	162
REFERENCE NAME LIST	163

製品を安全に修理(補修)するために

修理の前に「製品を安全に修理(補修)するために」をよくお読みの上、正しく修理を行ってください。
このサービスマニュアルでは、お客様が製品を安全に正しくお使いいただき、お客様や他の人々への危害や財産への損害を未然に防止するために、修理する場合必ず下記の項目をお守りください。

△注意

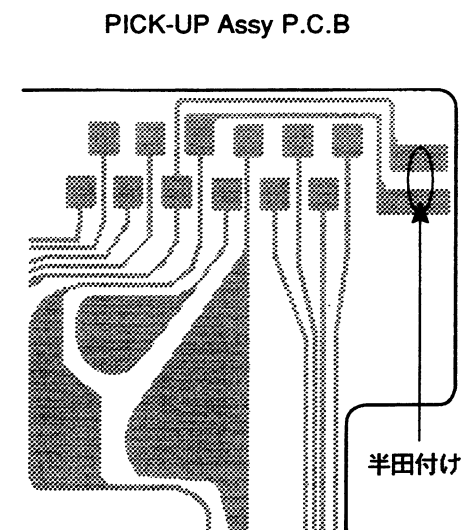
この表示を無視して、誤った取り扱いをすると、人が傷害を負ったり物的損害が発生する可能性があります。

- 1.注意事項を守ること。
サービスの時、特に注意を要する箇所については、キャビネット、シャーシ、部品などにラベルや捺印で注意事項を表示しています。これらの注意書きおよび取扱説明書等の注意事項を必ずお守りください。
- 2.スペック銘板・注意ラベル・ヒューズラベル等の表示文字を汚して読みにくくしないこと。
- 3.基板パターンの裏付け部品の修理等を行う場合、パターンや部品にボンド(KE-3490)を塗布してプリント基板にしっかり固定すること。
- 4.サービス後は安全点検すること。
サービスのために取り外したネジ、部品、配線がもとどおりにになっているか、サービスした個所の周辺で劣化させてしまったところがないかなどを点検してください。(ワイヤー半田付け、引き回し、束線、種類、空間距離)
- 5.修理(補修)時に、レーザー出力部に接近しないこと。
やむなく接近する場合は、目を閉じてください。レーザービームに接近することが必要になった場合、光学ピックアップブロックの対物レンズの表面から30cm以上離れていることを確認してください。

光学ブロック (KSS-213B) 交換時の注意

光学系ブロック内のレーザーダイオードは、衣服や人体に帯電した静電荷等で電位差を生じることにより、静電破壊することがあります。人体アース、作業台のアースをとり、衣服が触れぬよう注意して下さい。

- 1) コネクターを接続後、右図に示すハンダ付けを取り除いて下さい。

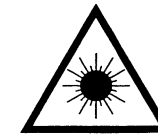


PROTECTION OF EYES FROM LASER BEAM DURING SERVICING

This set employs laser. Therefore, be sure to follow carefully the instructions below when servicing.

WARNING!

WHEN SERVICING, DO NOT APPROACH THE LASER EXIT WITH THE EYE TOO CLOSELY. IN CASE IT IS NECESSARY TO CONFIRM LASER BEAM EMISSION. BE SURE TO OBSERVE FROM A DISTANCE OF MORE THAN 30cm FROM THE SURFACE OF THE OBJECTIVE LENS ON THE OPTICAL PICK-UP BLOCK.



- Caution: Invisible laser radiation when open and interlocks defeated avoid exposure to beam.
- Advarsel: Usynlig laserstråling ved åbning, når sikkerhedsafbrydere er ude af funktion. Undgå udsættelse for stråling.

VAROITUS!

Laiteen Käyttäminen muulla kuin tässä käyttöohjeessa mainitulla tavalla saattaa altistaa käyt-täjän turvallisuusluokan 1 ylit-tävälle näkymättömälle lasersäteilylle.

WARNING!

Om apparaten används på annat sätt än vad som specificeras i denna bruksanvisning, kan användaren utsättas för osynlig laserstrålning, som överskrider gränsen för laserklass 1.

CAUTION

Use of controls or adjustments or performance of procedures other than those specified herein may result in hazardous radiation exposure.

ATTENTION

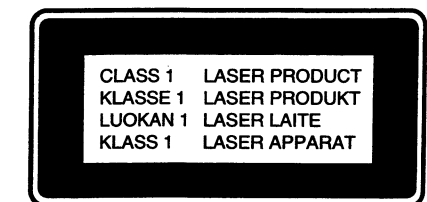
L'utilisation de commandes, réglages ou procédures autres que ceux spécifiés peut entraîner une dangereuse exposition aux radiations.

ADVARSEL!

Usynlig laserstråling ved åbning, når sikkerhedsafbrydere er ude af funktion. Undgå udsættelse for stråling.

This Compact Disc player is classified as a CLASS 1 LASER product.

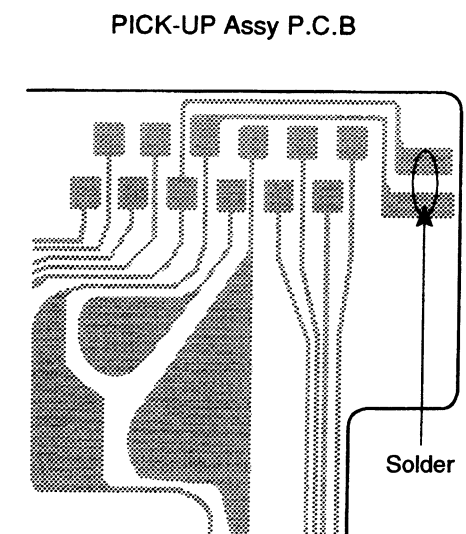
The CLASS 1 LASER PRODUCT label is located on the rear exterior.



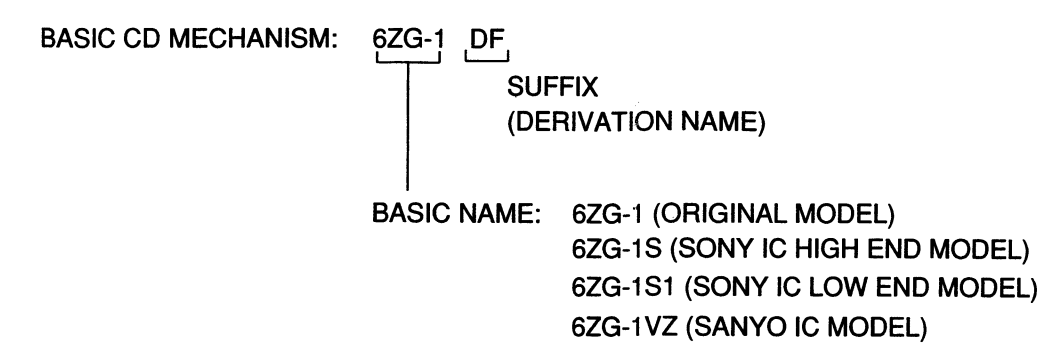
Precaution to replace Optical block (KSS-213B)

Body or clothes electrostatic potential could ruin laser diode in the optical block. Be sure ground body and workbench, and use care the clothes do not touch the diode.

- 1) After the connection, remove solder shown in the right figure.



本体のマニュアルのBASIC CD MECHANISMのサフィックスが DERIVATION NAMEです。本サービスマニュアルは、DERIVATION NAMEを組み合わせて使用して下さい。



BASIC NAME	DERIVATION NAME					
6ZG-1	*1	D	F	—	—	—
	*2	D	F	G	—	V1 V2
	*3	D	F	—	P	V1 —
6ZG-1S		D	F	—	—	—
6ZG-1S1		D	F	—	—	—
6ZG-1VZ		D	F	—	—	—

NOTE: ・ *1、*2、*3は、BASIC NAMEは同じですが、基板構成が異なります。

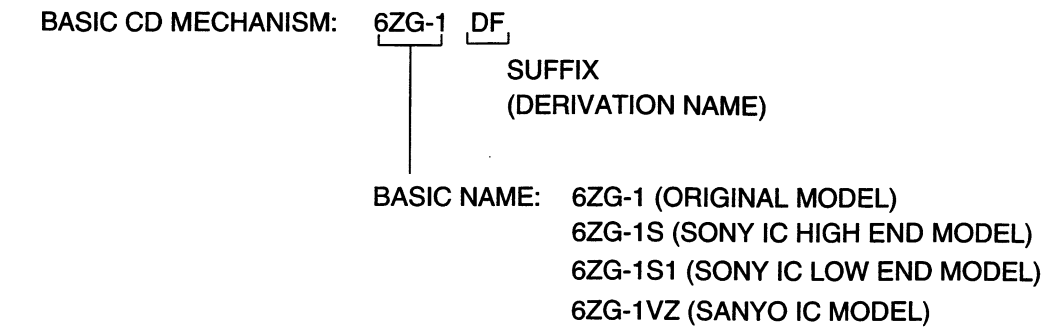
BOARD NAME		CD MAIN	LED C.B	T-T C.B	CD MOTOR	VCD MAIN	VIDEO SW
BASIC NAME				C.B	C.B	C.B	C.B
6ZG-1	*1	○	○	○	○	—	—
	*2	—	○	○	○	○	○
	*3	—	○	○	○	○	—
6ZG-1S/S1		○	○	○	○	—	—
6ZG-1VZ		—	○	○	○	○	○

NOTE: ・ *2と*3は、使用している基板が異なります。本マニュアルでは*2を「V1」「V2」、*3を「V1P」と表記します。

DERIVATION NAME

- G: Supporting the CD graphic feature
- D: Digital output function
- F: CD WINDOW Flash function (LED: AMBER/GREEN)
- P: Audio out pin jack type
- V1: Supporting the video CD function
- V2: Supporting the video CD function

This is the SERVICE MANUAL for the BASIC CD MECHANISM of BASIC NAME: 6ZG-1. This BASIC NAME includes the following models as shown under the SUFFIX name: DERIVATION NAME. Please use this manual with the separate SERVICE MANUAL for DERIVATION NAME.



BASIC NAME	DERIVATION NAME					
6ZG-1	*1	D	F	—	—	—
	*2	D	F	G	—	V1 V2
	*3	D	F	—	P	V1 —
6ZG-1S		D	F	—	—	—
6ZG-1S1		D	F	—	—	—
6ZG-1VZ		D	F	—	—	—

NOTE: ・ *1 and *2, *3 have the same BASIC NAME but the board structures are different.

BOARD NAME		CD MAIN	LED C.B	T-T C.B	CD MOTOR	VCD MAIN	VIDEO SW
BASIC NAME				C.B	C.B	C.B	C.B
6ZG-1	*1	○	○	○	○	—	—
	*2	—	○	○	○	○	○
	*3	—	○	○	○	○	—
6ZG-1S/S1		○	○	○	○	—	—
6ZG-1VZ		—	○	○	○	○	○

NOTE: ・ The boards having the asterisk mark *2 and *3 use the different boards. These circuit boards are identified the *2 boards as “V1”, “V2” while the *3 board as “V1P” in this manual.

DERIVATION NAME

- G: Supporting the CD graphic feature
- D: Digital output function
- F: CD WINDOW Flash function (LED: AMBER/GREEN)
- P: Audio out pin jack type
- V1: Supporting the video CD function
- V2: Supporting the video CD function

TRANSISTOR ILLUSTRATION



ECB

2SA933S



ECB

2SA1015

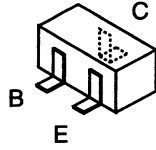
2SC1815

2SC2001

2SD2172

2SD655

CSD655



E

2SA1037 S

2SA1162

2SA1362

2SC2712

2SC3326

DTA114TK

DTA123JK

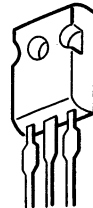
DTA144EK

DTC114EK

DTC114TK

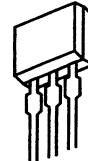
DTC124XK

DTC143TK



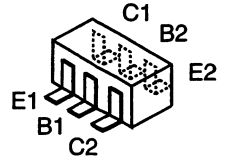
ECB

2SA1357



BCE

2SB1329



HN1A01F

HN1C01F

HN1C03FB

DISASSEMBLY INSTRUCTIONS

1. ピックアップの交換方法

- 1) TRAYをオープンさせる。
stopperを矢印の方向へ押し、SHAFT SLED半分だけ抜く。
- 2) GEAR MAIN CAMを反時計方向(“a”の方向)に回し、Fig-1のようにCDメカを持ち上げる。
- 3) SHAFT SLEDを抜く。
- 4) CDメカを下げてPICK UPを交換する。
- 5) CDメカをFig-1のように上げて、SHAFT SLEDを取り付ける。

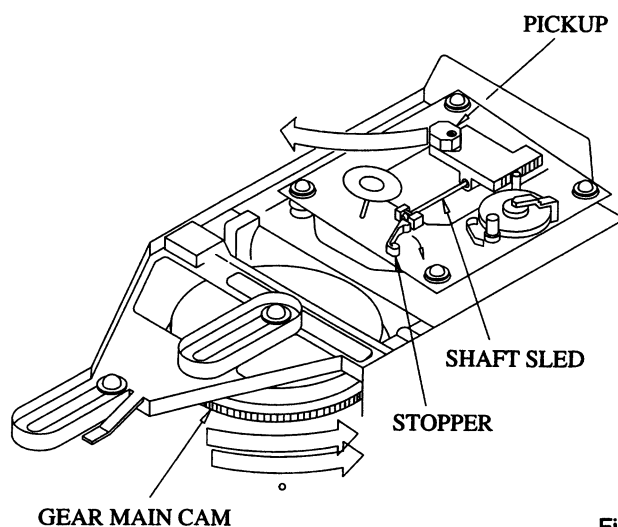


Fig-1

2. 5巻チェンジャーブロックの外し方 (Fig-2)

- 1) CD基板のFFC 2本を外し、ビス5本を外す。
- 2) 5巻チェンジャーブロックを後から持ち上げて外す。(PANEL TRAYを外さなくても、5チェンジャーブロックを後から外すことができる。)

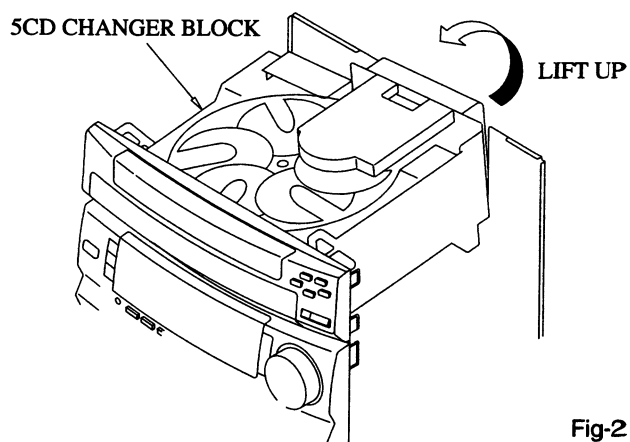
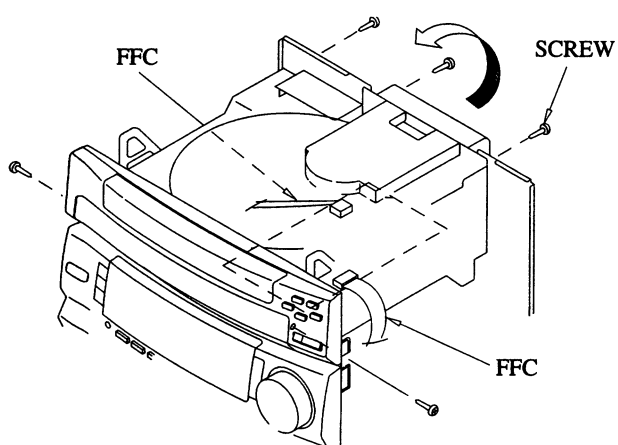


Fig-2

3. TRAYの分解 組立て方法

3-1. 分解方法

- 1) CHAS MECHA (部のPLATE GEARのボスを外側 (矢印 “b” 方向) に強く押す。(Fig-3)
(TRAYが少しせり出すのを確認する)
- 2) TRAYをオープン位置まで引き出す。
- 3) FFC を抜き、両サイドのCHAS MECHツメ (2ヶ所) を押してTRAYを外す。(Fig-4)

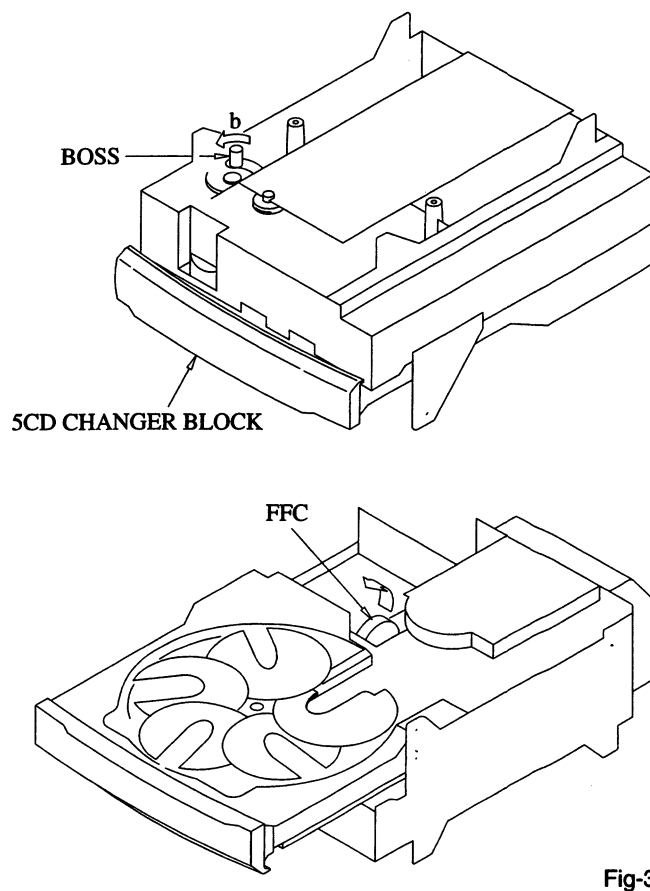
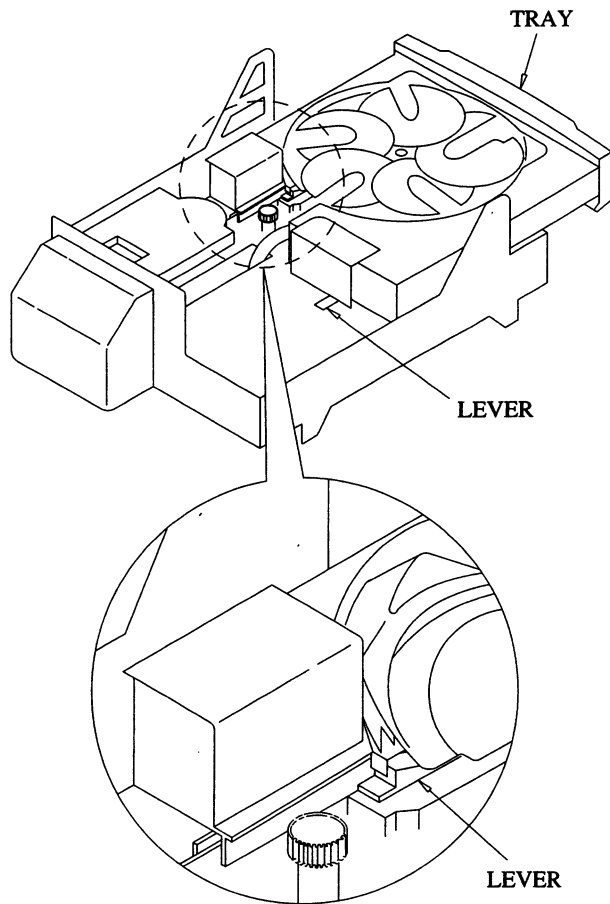


Fig-3

Fig-4

3-2. 組立て方法

- 1) LEVER TRAYがFig-5の位置で、CDメカが下がっていることを確認する。
- 2) TRAY をCHAS MECHAのレールに沿って 組み込む。
- 3) 半分までTRAYを組み込んだらFFCを差し、TRAYを最後まで押し入れる。(Fig-6)

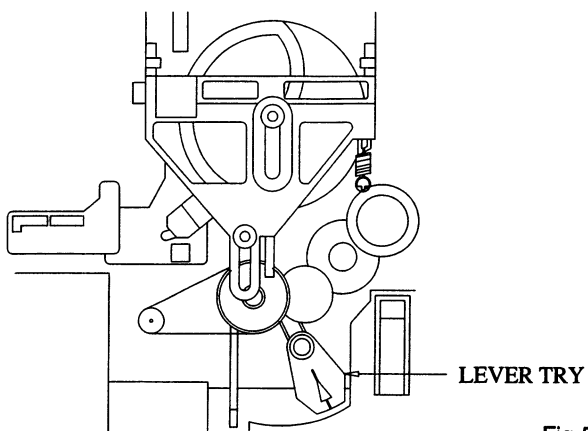


Fig-5

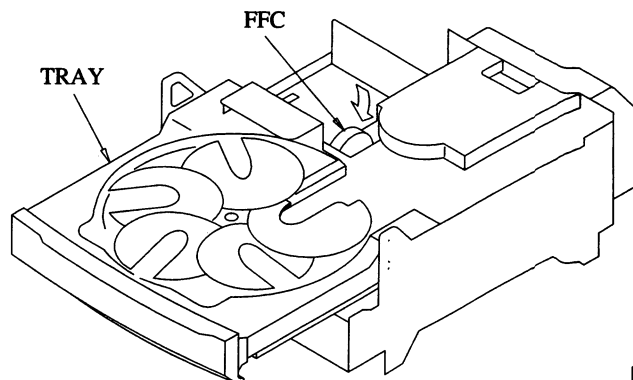


Fig-6

4. ターンテーブルの組立方法 (Fig-7)

- 1) LEVER TTを“C”の方向に押しながら、TURN TABLE 5CDを組み込む。(Fig-7)
この時、TRAY 5CDとTURN TABLE 5CDの切り欠きが同じ方向になるようにする。(Fig-8)

* 組み込む際のTURN TABLE 5CDのCD番号 (1～5) は任意で構いません。(Fig-7)

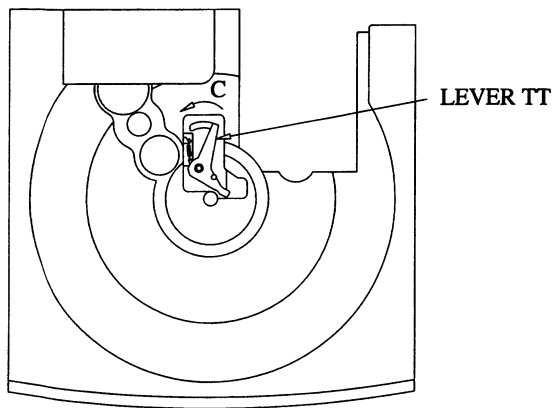


Fig-7

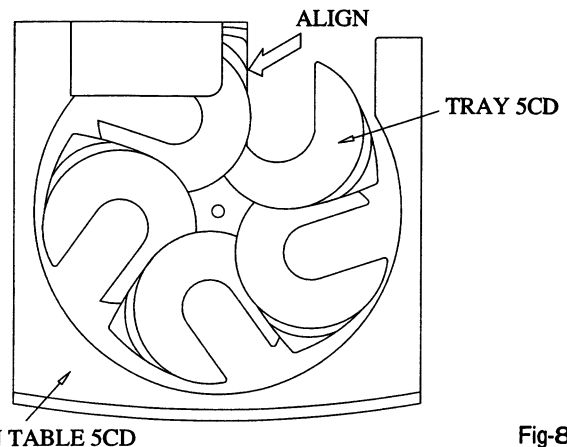
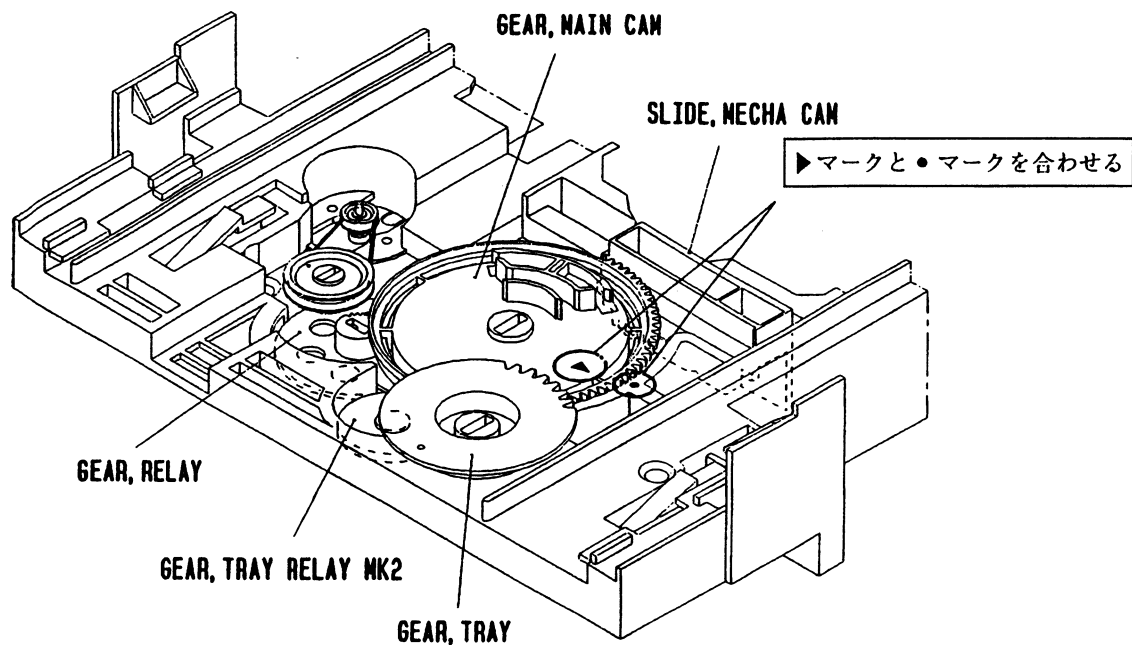


Fig-8

ギヤ、メインカムの位相の合わせ方

- 1) CHAS, MECHのツメを下側に押し、TRAYを外す。
- 2) 下図の様にGEAR, MAIN CAMの矢印とCHAS, MECHの点印を合わせる。
- 3) SLIDE, MECH CAMが右側の位置にある事を確認し、TRAYをゆっくり挿し込んで下さい。

注意: GEAR, MAIN CAMの位相がズレている場合、チャッキング及びトレイが誤動作を起こします。



DISASSEMBLY INSTRUCTIONS

1. How to replace PICK UP.

- 1) Open the TRAY.
Push the stopper to arrow direction and release half of the SHAFT SLED.
- 2) Turn GEAR MAIN CAM to the counterclockwise (arrow "a") direction, and lift up CD mechanism. (Fig-1)
- 3) Remove SHAFT SLED.
- 4) CD mechanism in down position, replace PICK UP.
- 5) Lift up CD mechanism (Fig-1), and Reassemble the SHAFT SLED.

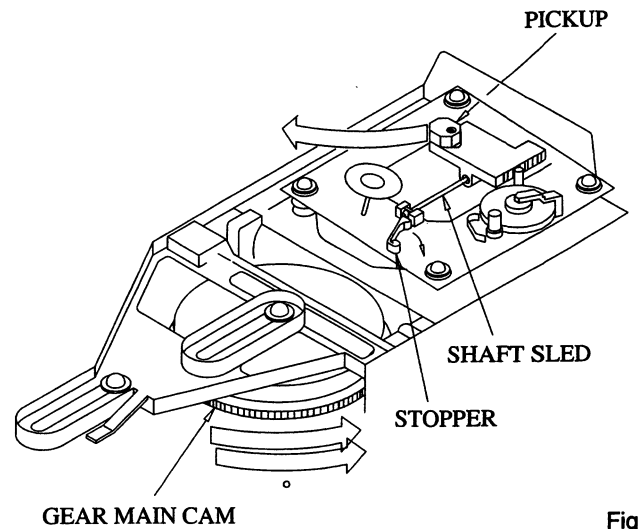


Fig-1

2. How to remove the 5CD CHANGER BLOCK (Fig-2)

- 1) Remove the two FFC of the CD circuit board, and remove the five SCREWS.
- 2) Lift 5 CD CHANGER BLOCK from behind, and remove it. (5CD CHANGER BLOCK can be removed even if PANEL TRAY is not removed.)

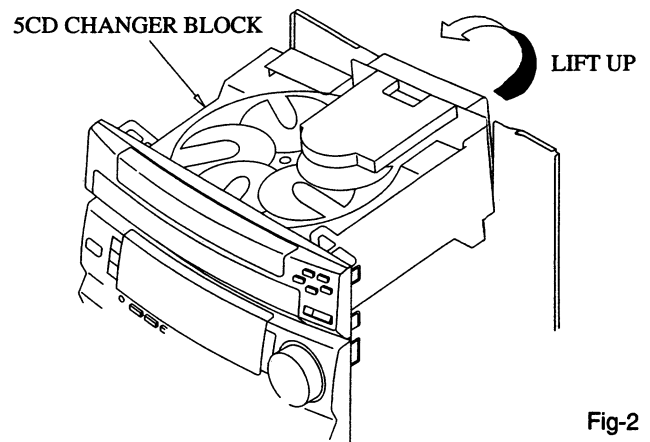
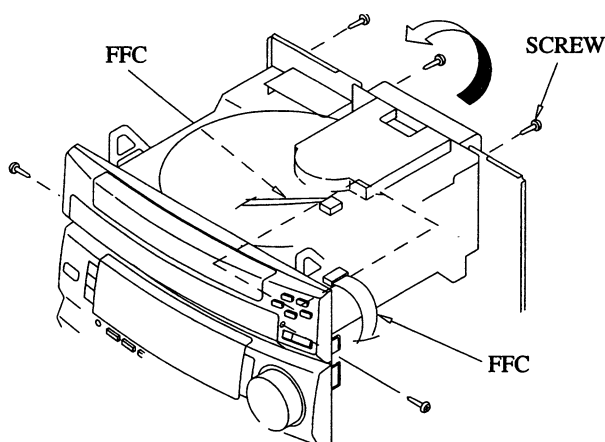


Fig-2

3. The disassemble and reassemble the TRAY

3-1. Disassembling procedure.

- 1) Push the PLATE GEAR'S Boss at the bottom part of CHAS MECHA strongly to the outside (arrow "b" direction). (Fig-3)
(Confirm that TRAY appears a little in the front.)
- 2) Draw TRAY to the open position.
- 3) Remove FFC, and push the two LEVERS at both side of the CHAS MECH to remove TRAY. (Fig-4)

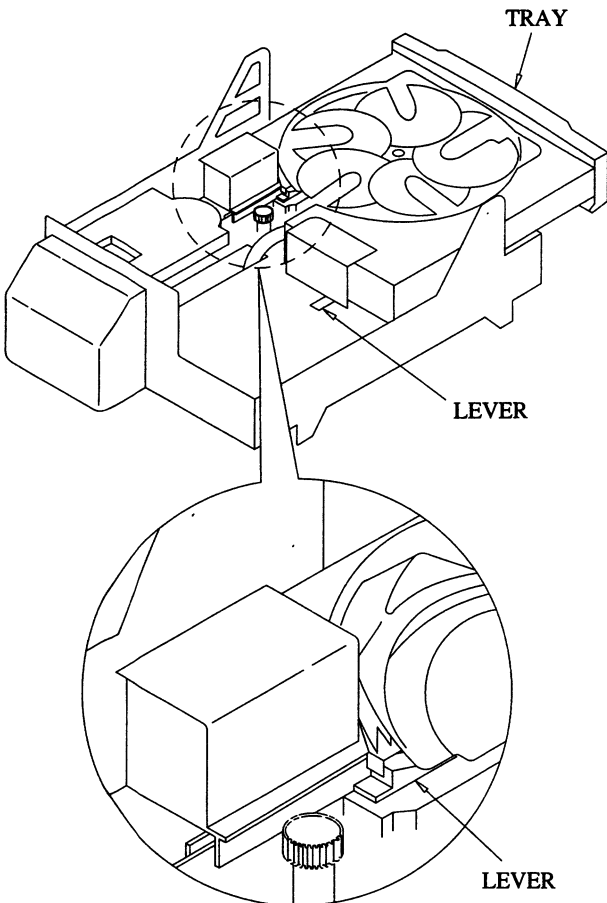
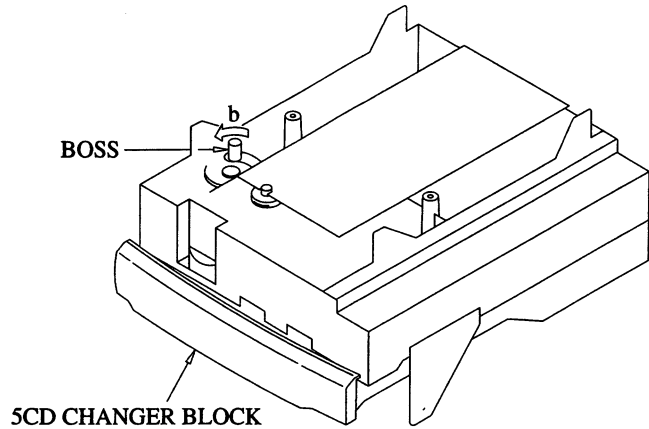


Fig-4

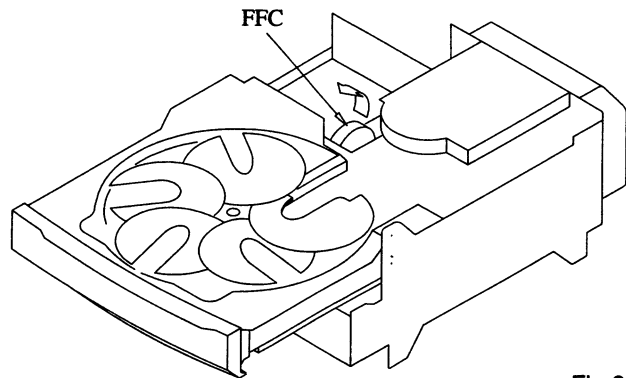


Fig-3

3-2. Reassembling procedure.

- 1) Confirm that LEVER TRAY is at the most right position and check for the CD Mechanism to be in the down position. (Fig-5)
- 2) Push in the TRAY along the rail of the CHAS MECHA.
- 3) After TRAY is half closed and FFC is put in, it can enter by force until the end of TRAY closed. (Fig-6)

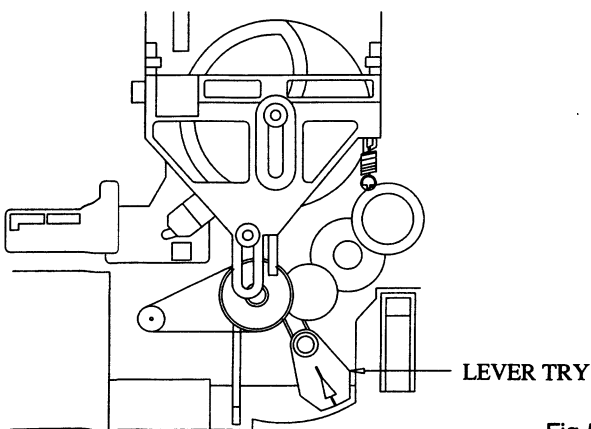


Fig-5

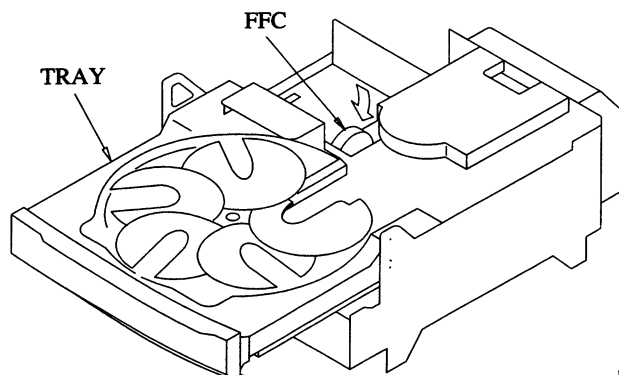


Fig-6

4. How to reassemble the TURN TABLE. (Fig-7)

- 1) Push LEVER TT in the direction of "C", and put in the TURN TABLE 5CD. (Fig-7)

After reassembly, one of the TURN TABLE DISC TRAY (can be either one of the five disc trays) must be aligned with TURN TABLE 5CD. (Fig-8)

That is, having no gap difference between the TURN TABLE 5CD and the TRAY 5CD.

- * When reassembling the TURN TABLE 5CD, it is acceptable facing any CD number (1-5).

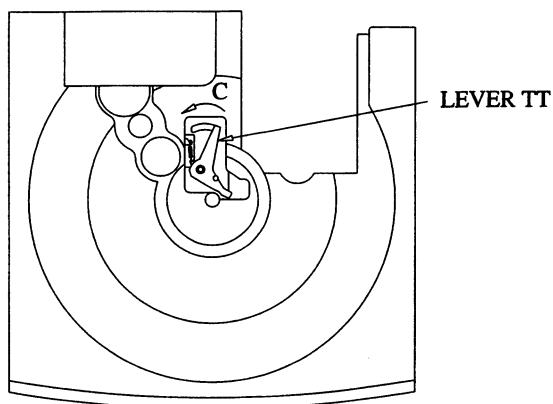


Fig-7

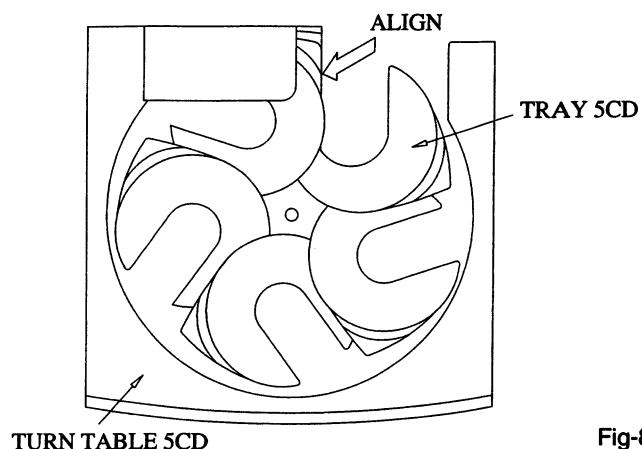
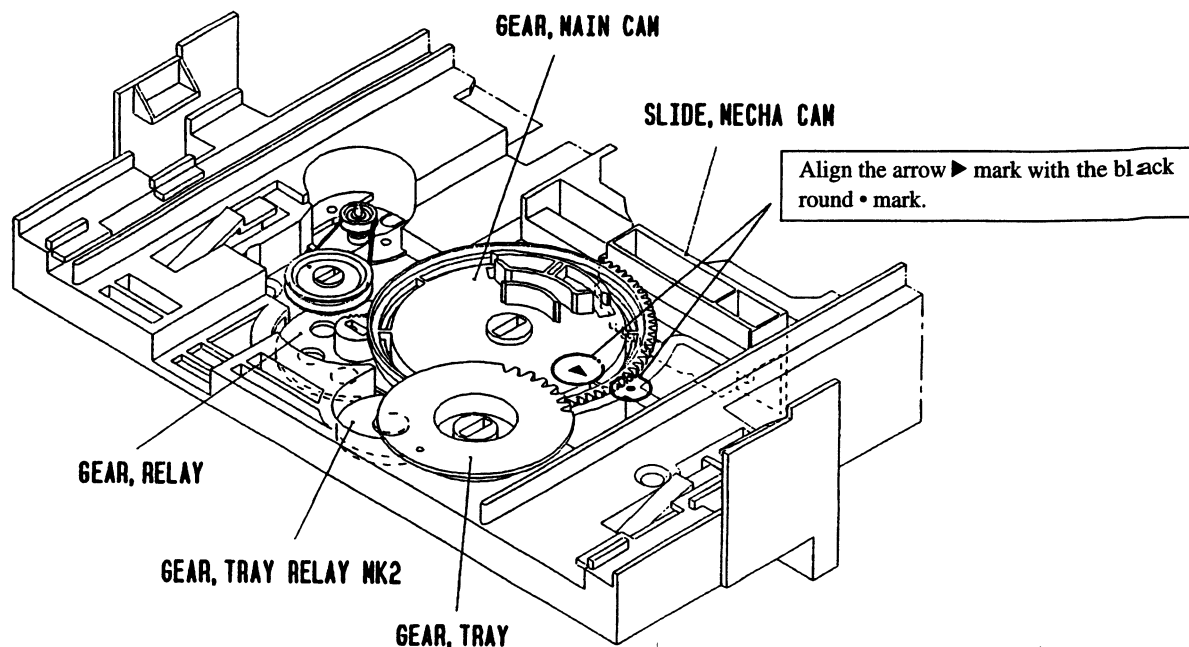


Fig-8

How to Adjust the Rotating Phase of the Gear, Main Cam

- 1) Push down the hooking catch of the CHAS. MECH, and remove the TRAY.
- 2) Align the arrow mark of the Gear, Main Cam with the black round mark of the CHAS. MECHA as shown below.
- 3) Confirm that the Slide, Mech Cam is located in the right position, then insert the TRAY gently.

Caution: If the rotating phase of the Gear, Main Cam is incorrectly adjusted, the chucking operation and tray movement will have malfunction.



MODEL NO. 6ZG-1 (D, F)

ELECTRICAL MAIN PARTS LIST

DESCRIPTIONで判断できない物は "REFERENCE NAME LIST" を参照してください。
If can't understand for Description please kindly refer to "REFERENCE NAME LIST".

REF. NO	PART NO.	KANRI NO.	DESCRIPTION	REF. NO	PART NO.	KANRI NO.	DESCRIPTION
IC				C114	87-010-197-020	0E	C-CAP,S 0.01-25 B
	87-017-745-010	2A	IC,CXA1782BQ	C115	87-010-318-020	0E	C-CAP,S 47P-50 CH
	87-070-294-010	2P	IC,CXD2508AQ	C116	87-010-318-020	0E	C-CAP,S 47P-50 CH
	87-017-888-080	1A	IC,NJM4558MD	C117	87-010-197-020	0E	C-CAP,S 0.01-25 B
	87-070-305-010	1F	IC,BA6897S	C122	87-010-186-020	0E	C-CAP,S 4700P-50 B
	87-001-982-010	1C	IC,TA7291S	C123	87-010-382-040	0E	CAP,E 22-25 SME
TRANSISTOR				C201	87-010-318-020	0E	C-CAP,S 47P-50 CH
	87-026-463-080	0E	TR,2SA933S (0.3W)	C202	87-010-318-020	0E	C-CAP,S 47P-50 CH
	87-026-233-080	0E	TR,DTA114TK-TP	C203	87-010-321-020	0E	C-CAP,S 82P-50 CH
	87-026-211-080	0E	TR,DTA144EK	C204	87-010-321-020	0E	C-CAP,S 82P-50 CH
	89-111-625-080	0E	TR,2SA1162 (0.15W)	C205	87-010-321-020	0E	C-CAP,S 82P-50 CH
	87-026-239-080	0E	TR,DTC114TK (0.2W)	C206	87-010-321-020	0E	C-CAP,S 82P-50 CH
	87-A30-047-080	0E	TR,CSD655E	C207	87-012-153-020	0E	C-CAP,S 120P-50 CH
	89-421-722-380	0E	TR,2SD2172V/W	C208	87-012-153-020	0E	C-CAP,S 120P-50 CH
	89-320-011-080	0E	TR,2SC2001 (15W)	C209	87-012-153-020	0E	C-CAP,S 120P-50 CH
	87-026-223-080	0E	TR,DTC143TK	C210	87-012-153-020	0E	C-CAP,S 120P-50 CH
	89-110-155-080	0E	TR,2SA1015 (0.4W)	C211	87-010-403-040	0E	CAP,E 3.3-50 SME
	87-026-608-080	0E	C-TR,DTC 123 JK<F>	C212	87-010-403-080	0E	CAP, ELECT 3.3-50V
	89-327-125-080	0E	CHIP TR,2SC2712GR<D>	C213	87-010-186-020	0E	C-CAP,S 4700P-50 B
DIODE				C214	87-010-186-020	0E	C-CAP,S 4700P-50 B
	87-020-465-080	0E	DIODE,1SS133 (110MA)	C231	87-016-251-040	0E	CAP,E 220-16 SMG
CD MAIN C.B				C232	87-010-263-080	0E	CAP, ELECT 100-10V
C11	87-010-182-020	0E	C-CAP,S 2200P-50 B	C301	87-010-196-020	0E	C-CAP,S 0.1-25 F
C12	87-016-081-020	0E	C-CAP,S 0.1-16 RK	C302	87-010-260-080	0E	CAP, ELECT 47-25V
C13	87-016-081-020	0E	C-CAP,S 0.1-16 RK	C401	87-010-403-080	0E	CAP, ELECT 3.3-50V
C14	87-016-081-020	0E	C-CAP,S 0.1-16 RK	C402	87-010-403-040	0E	CAP,E 3.3-50 SME
C15	87-015-698-040	0E	CAP,E 4.7-50 7L	C501	87-016-459-040	0E	CAP,E 470-10 SMG
C16	87-012-393-020	0E	C-CAP,S 0.22-16,R,K	C502	87-010-197-020	0E	C-CAP,S 0.01-25 B
C17	87-010-197-020	0E	C-CAP,S 0.01-25 B	C503	87-010-263-040	0E	CAP,E 100-10
C18	87-010-402-040	0E	CAP,E 2.2-50 SME	C504	87-010-196-020	0E	C-CAP,S 0.1-25 F
C19	87-010-382-040	0E	CAP,E 22-25 SME	C505	87-010-196-020	0E	C-CAP,S 0.1-25 F
C20	87-010-213-020	0E	C-CAP,S 0.015-25 B	C506	87-010-196-020	0E	C-CAP,S 0.1-25 F
C21	87-010-197-020	0E	C-CAP,S 0.01-25 B	C507	87-010-196-020	0E	C-CAP,S 0.1-25 F
C22	87-010-263-040	0E	CAP,E 100-10	C508	87-016-459-040	0E	CAP,E 470-10 SMG
C23	87-010-197-020	0E	C-CAP,S 0.01-25 B	C509	87-010-196-020	0E	C-CAP,S 0.1-25 F
C24	87-016-369-020	0E	C-CAP,S 0.033-25 B K	C510	87-010-196-020	0E	C-CAP,S 0.1-25 F
C25	87-010-197-020	0E	C-CAP,S 0.01-25 B	C601	87-010-196-020	0E	C-CAP,S 0.1-25 F
C26	87-016-369-020	0E	C-CAP,S 0.033-25 B K	C602	87-016-251-040	0E	CAP,E 220-16 SMG
C27	87-010-197-020	0E	C-CAP,S 0.01-25 B	C603	87-010-196-020	0E	C-CAP,S 0.1-25 F
C28	87-010-146-020	0E	C-CAP,S 2P-50 CH	C701	87-010-322-020	0E	C-CAP,S 100P-50 CH
C29	87-010-154-020	0E	C-CAP,S 10P-50 CH	C702	87-010-318-020	0E	C-CAP,S 47P-50 CH
C30	87-010-263-040	0E	CAP,E 100-10	C703	87-010-318-020	0E	C-CAP,S 47P-50 CH
C31	87-010-178-020	0E	C-CAP,S 1000P-50 B	C705	87-010-178-020	0E	C-CAP,S 1000P-50 B
C32	87-010-198-020	0E	C-CAP,S 0.022-25 B	C706	87-010-178-080	0E	CHIP CAP 1000P
C33	87-016-081-020	0E	C-CAP,S 0.1-16 RK	C901	87-010-260-040	0E	CAP,E 47-25 SME<D>
C34	87-010-197-020	0E	C-CAP,S 0.01-25 B	C902	87-010-196-020	0E	C-CAP,S 0.1-25 F<D>
C35	87-010-263-040	0E	CAP,E 100-10	CN3	86-ZG1-609-010	1D	CONN ASSY,6P
C36	87-015-677-040	0E	CAP,E 100-6.3 7L	FC1	86-ZG1-605-010	1A	CABLE,FFC 16P
C37	87-010-197-020	0E	C-CAP,S 0.01-25 B	FC2	86-ZG1-608-010	1B	CABLE,FFC 8P
C38	87-010-260-080	0E	CAP, ELECT 47-25V	L11	87-003-102-080	0E	COIL, 10UH
C39	87-010-196-020	0E	C-CAP,S 0.1-25 F	LED901	87-A40-123-010	0E	LED,SLZ-8128A-01-B<D>
C91	87-010-263-040	0E	CAP,E 100-10	M601	87-045-305-010	1E	MOTOR, RF-500TB DC-5V (2MA)
C101	87-010-596-020	0E	C-CAP,S 0.047-16 RK	R36	87-022-365-020	0E	C-RES,S 100K-1/10W F
C102	87-010-188-020	0E	C-CAP,S 6800P-50 B	R37	87-022-363-020	0E	C-RES,S 68K-1/10W F
C103	87-018-133-080	0E	CAPACITOR,CER 4700P-16V	R38	87-022-363-020	0E	C-RES,S 68K-1/10W F
C104	87-012-156-020	0E	C-CAP,S 220P-50 CH	R39	87-022-363-020	0E	C-RES,S 68K-1/10W F
C105	87-010-404-040	0E	CAP,E 4.7-50 SME	R40	87-022-363-020	0E	C-RES,S 68K-1/10W F
C106	87-010-263-040	0E	CAP,E 100-10	R41	87-022-365-020	0E	C-RES,S 100K-1/10W F
C107	87-010-197-020	0E	C-CAP,S 0.01-25 B	SFR11	87-024-175-080	0E	SEMI-FIXED RESISTOR, 47K
C108	87-016-526-020	0E	C-CAP,S 0.47-16 3K	SFR12	87-024-173-080	0E	SEMI-FIXED RESISTOR, 22K
C109	87-010-197-020	0E	C-CAP,S 0.01-25 B	SFR13	87-024-176-080	0E	SEMI-FIXED RESISTOR, 100K
C112	87-010-318-020	0E	C-CAP,S 47P-50 CH<D>	SW601	87-036-109-010	1A	PUSH SWITCH
C113	87-010-263-080	0E	CAP, ELECT 100-10V	SW602	87-036-109-010	1A	PUSH SWITCH
				SW603	87-036-109-010	1A	PUSH SWITCH
				X101	87-030-313-080	1D	VIB,XTAL 16.9344 MHZ
				LED C.B<F>			
				LED701	87-017-733-080	0E	LED,SEL1250SM<F>
				LED702	87-017-350-080	0E	LED,SEL1550CM<F>

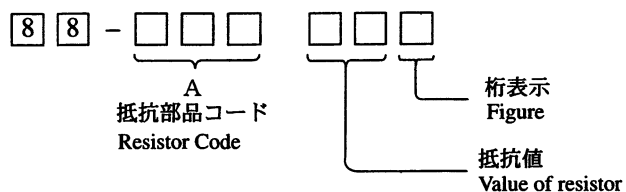
REF. NO	PART NO.	KANRI NO.	DESCRIPTION
LED703	87-017-733-080	0E	LED,SEL1250SM<F>

T-T C.B


C411	87-018-214-080	0E	CAP TC U 0.1-50F
LED411	87-070-288-010	0E	LED, GL380
M401	87-A90-036-010	1D	MOT ASSY, RF-300CA-11
PS401	87-A90-156-010	1B	SNSR, SG-240
Q411	87-A30-031-010	1A	P-TR, PT380F
S401	87-036-109-010	1A	PUSH SWITCH

○ チップ抵抗部品コード / CHIP RESISTOR PART CODE

チップ抵抗部品コードの成り立ち
Chip Resistor Part Coding

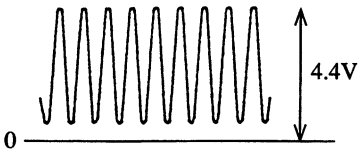


チップ抵抗
Chip resistor

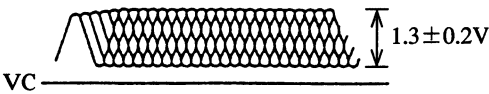
容量 Wattage	種類 Type	許容誤差 Tolerance	記号 Symbol	寸法 / Dimensions (mm)				抵抗コード : A Resistor Code : A
				外形 / Form	L	W	t	
1/16W	1608	5%	CJ		1.6	0.8	0.45	108
1/10W	2125	5%	CJ		2	1.25	0.45	118
1/8W	3216	5%	CJ		3.2	1.6	0.55	128

WAVE FORM

① SYSTEM CLOCK
f=16.9344MHz
VOLT/DIV: 2V
TIME/DIV: 0.1μS



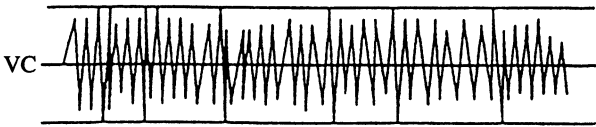
② RF
VOLT/DIV: 500mV
TIME/DIV: 0.5μS



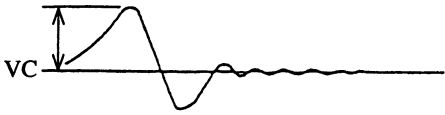
③ FOCUS
VOLT/DIV: 200mV
TIME/DIV: 2mS



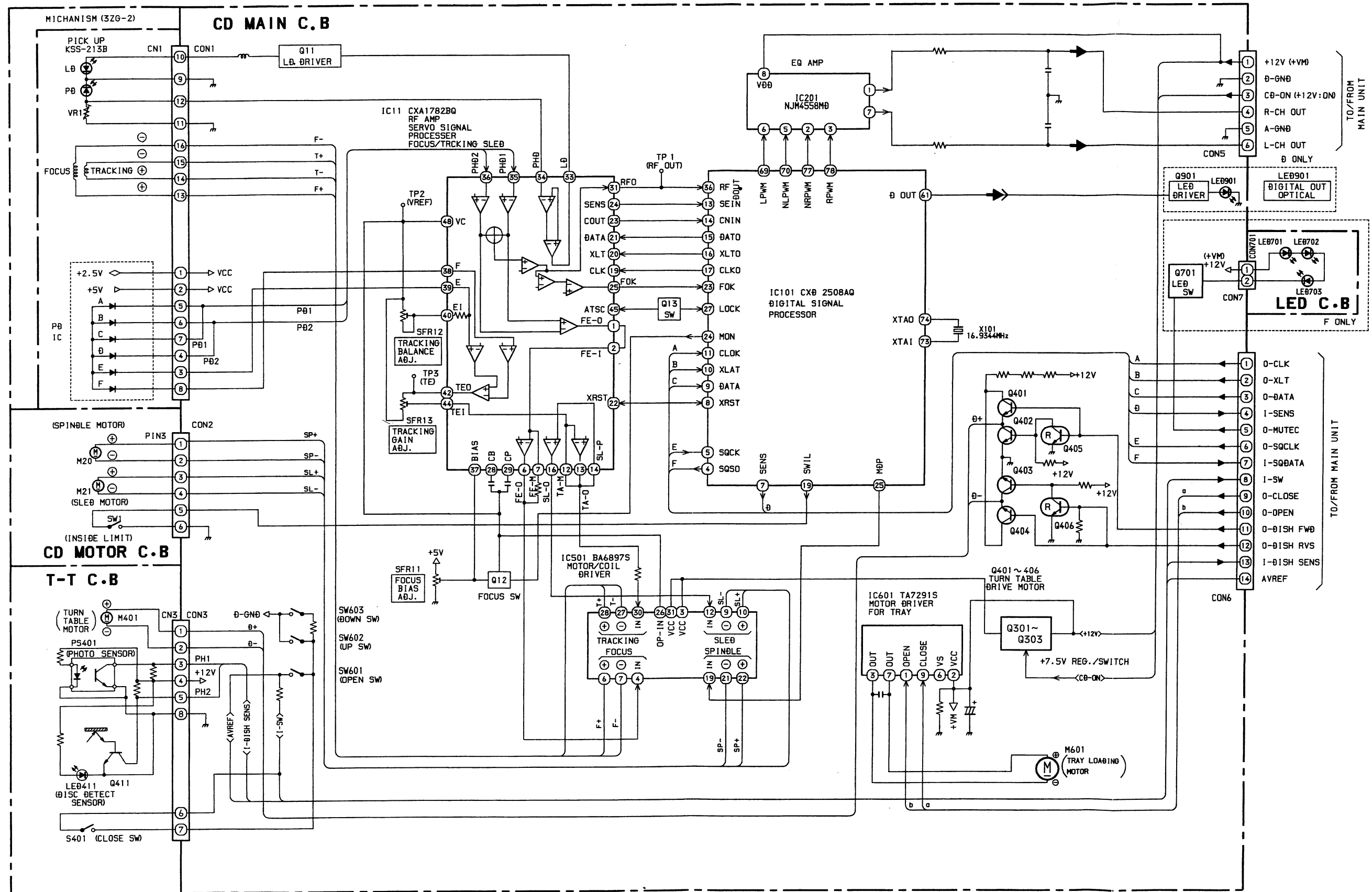
④ TRACKING
TIME/DIV: 1mS

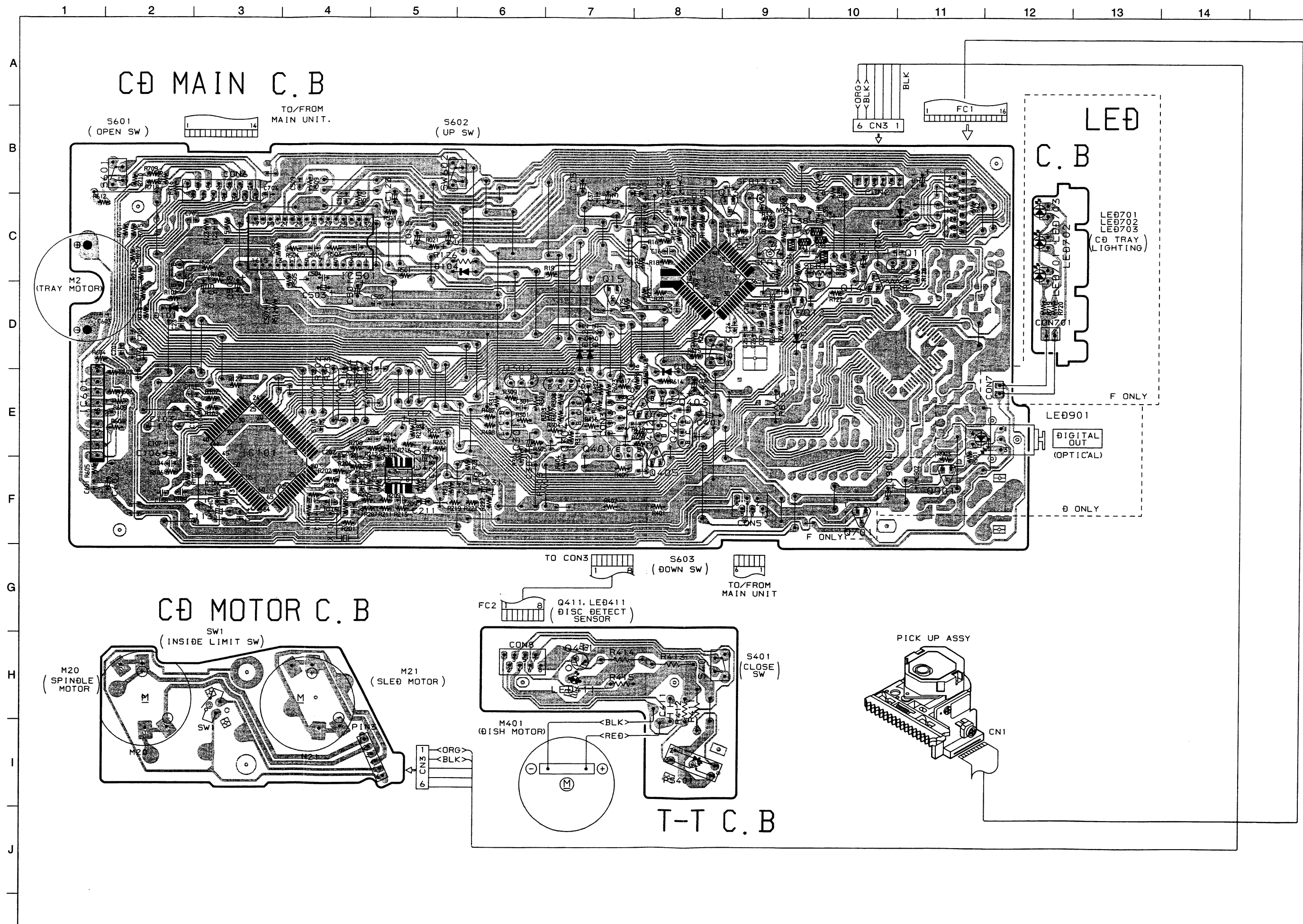


⑤ FOCUS SEARCH

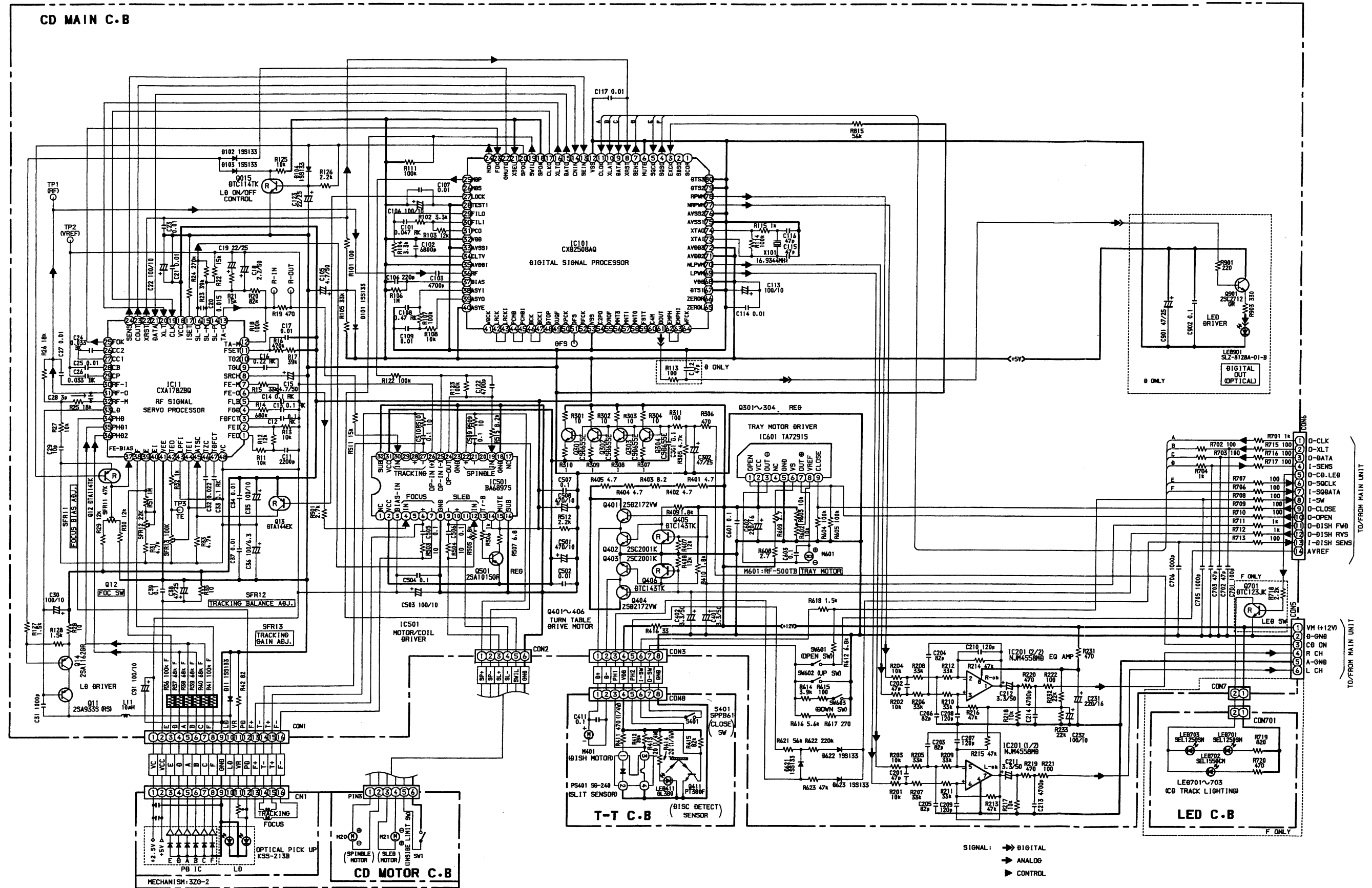


BLOCK DIAGRAM

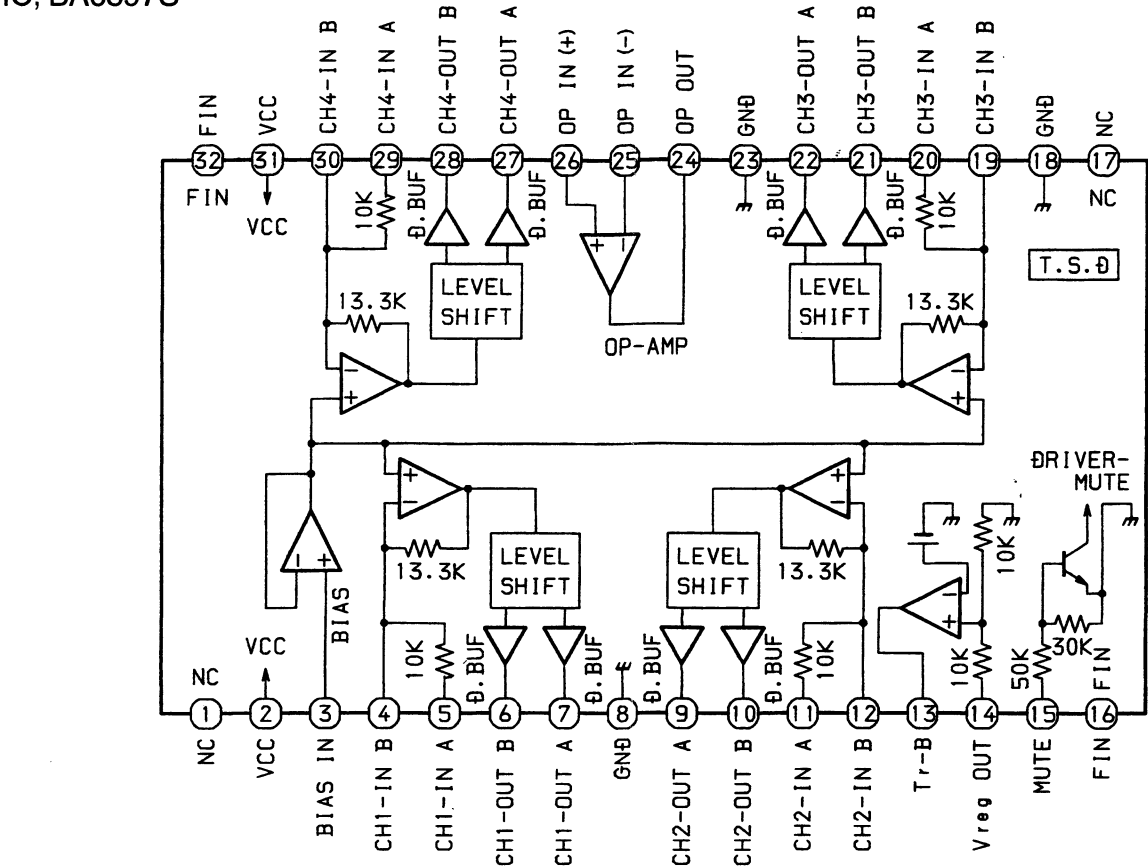




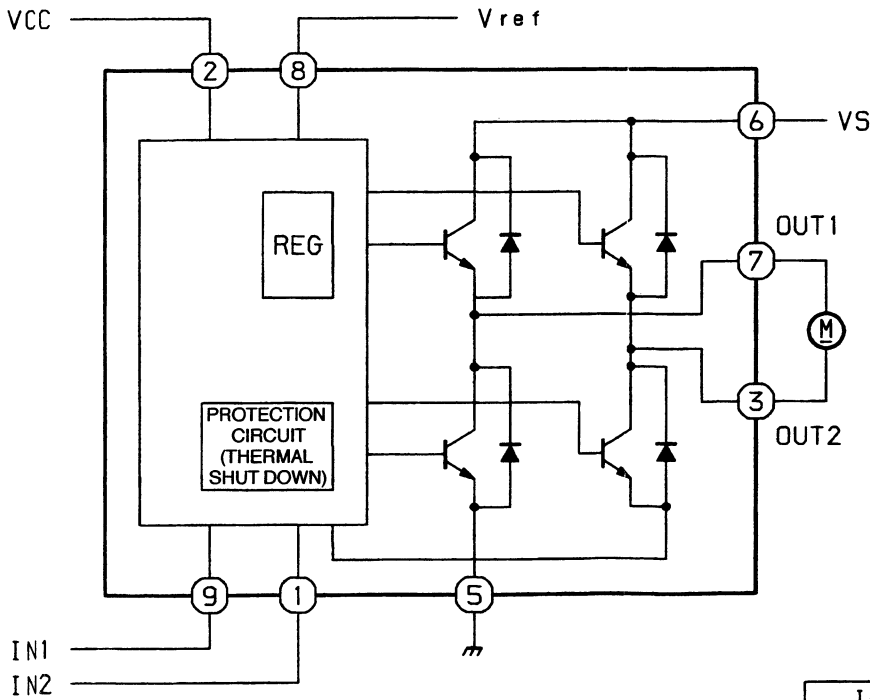
SCHEMATIC DIAGRAM



IC BLOCK DIAGRAM
IC, BA6897S



IC, TA7291S



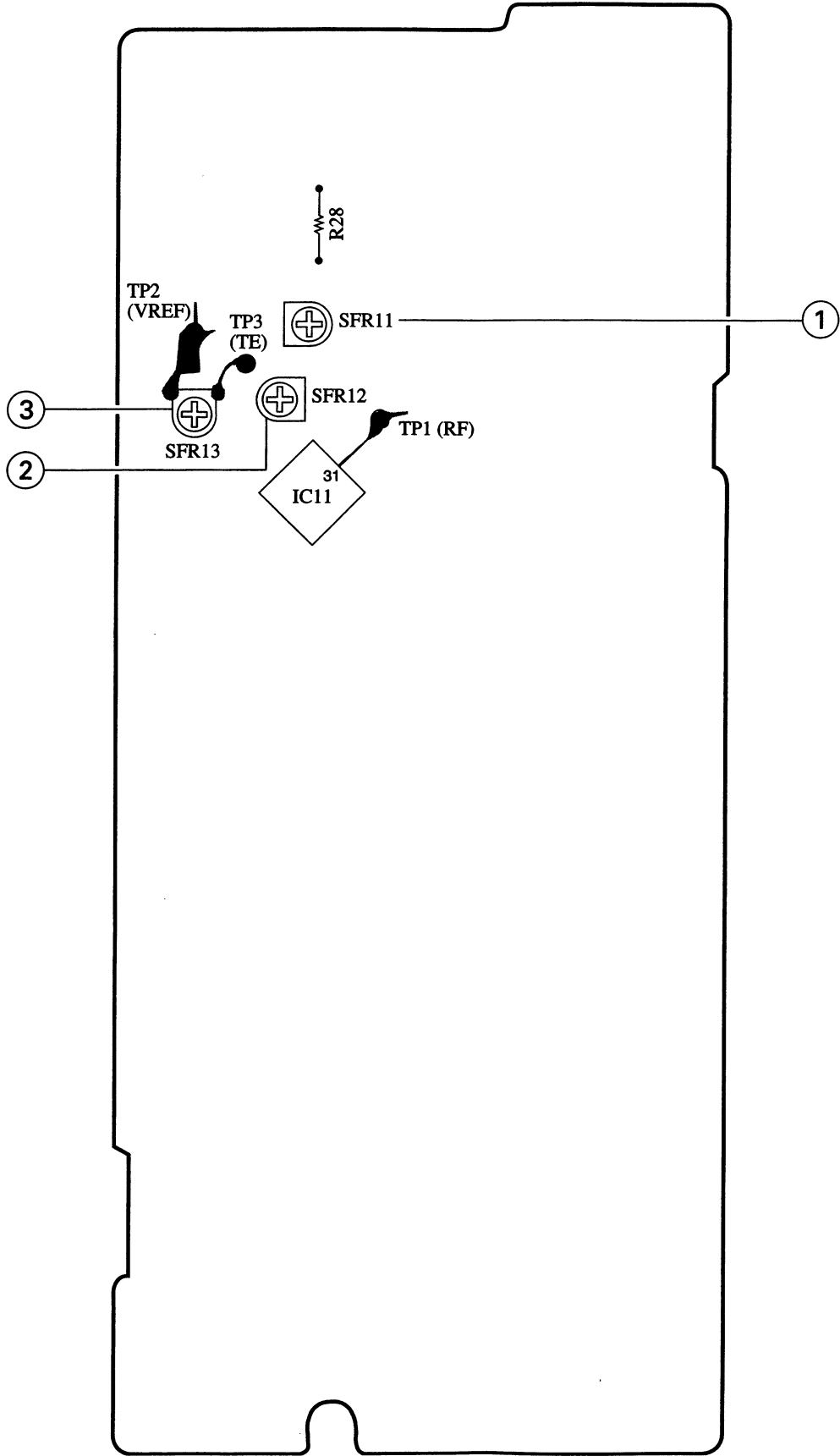
INPUT		OUTPUT		MODE
IN1	IN2	OUT1	OUT2	
0	0	∞	∞	STOP
1	0	H	L	CW/CCW
0	1	L	H	CCW/CW
1	1	L	L	BRAKE

∞ : High impedance
Note: Input is active "H".

IC DESCRIPTION
IC, CXA1782BQ

端子番号	端子名称	I/O	機能説明
1	FEO	O	フォーカス・エラーアンプの出力端子です。 内部でFZCコンパレータ入力に接続されています。
2	FEI	I	フォーカス・エラーの入力端子です。
3	FDFCT	I	デフエクト時の時定数コンデンサ接続端子です。
4	FGD	I	フォーカス・サーボの高域ゲインを落とす場合、この端子をコンデンサで接地します。
5	FLB	I	フォーカス・サーボの低域持ち上げ用時定数外付け端子です。
6	FEO	O	フォーカス・ドライブ出力です。
7	FEM	I	フォーカス・アンプの反転入力端子です。
8	SRCH	I	フォーカス・サーチ波痕を作るための時定数外付け端子です。
9	TGU	I	トラッキング高域ゲイン切り換え用時定数外付け端子です。
10	TG2	I	トラッキング高域ゲイン切り換え用時定数外付け端子です。
11	FSET	I	フォーカス・トラッキングの位相補償のピーク設定用端子です。
12	TAM	I	トラッキング・アンプの反転入力端子です。
13	TAO	O	トラッキングドライブ出力。
14	SLP	I	スレッド・アンプの非反転入力端子です。
15	SLM	I	スレッド・アンプの反転入力端子です。
16	SLO	O	スレッドドライブ出力。
17	ISSET	I	フォーカスサーチ、トラックジャンプ、スレッドキックの高さを決める電流を流します。
18	VCC	—	+5V電源供給端子。
19	CLK	I	シリアルデータ転送クロック入力です。
20	XLT	I	ラッチ入力です。
21	DATA	I	シリアルデータ入力です。
22	XRST	I	リセット入力端子 "L" でリセットします。
23	COUT	O	トラック数カウント用信号出力です。
24	SENS	O	コマンドにより、FZC、DFCT、TZC、Gain、BAL、などを出力します。
25	FOK	O	フォーカスOKコンパレータの出力端子です。
26	CC2	O	DEFECTボトム・ホールド出力が容量結合されて入力される入力端子です。
27	CC1	I	DEFECTボトム・ホールド出力端子です。
28	CB	I	DEFECTボトム・ホールドコンデンサ接続端子です。
29	CP	I	MIRRホールド・コンデンサの接続端子です。かつ、MIRRコンパレータの非反転入力端子です。
30	RFI	I	RFサミングアンプの出力が容量結合されて入力される入力端子です。
31	RFO	O	RFサミングアンプの出力端子です。(EYEパターンのチェックポイント)
32	RFM	I	RFサミングアンプの反転入力端子です。 この端子とRFO端子間に接続された抵抗でRFアンプのゲインが決まります。
33	LD	O	APCアンプの出力端子です。
34	PHD	I	APCアンプの入力端子です。
35~36	PHD1~2	I	RF I-Vアンプの反転入力端子です。光学ピックアップのA+C、B+D端子に接続して電流入力で受けます。

CD MAIN C.B (PATTERN SIDE)



1. How to Activate CD Test Mode

Insert the AC plug while pressing the function CD button.
All FL display tubes will light up, and the test mode will be activated.

2. How to Cancel CD Test Mode

Either one of the following operations will cancel the CD test mode.

- Press the function button.
- Press the power switch button.
- (except CD function button)
- Disconnect the AC plug

3. CD Test Mode Functions

When test mode is activated, the following mode functions from No.1 to No.5 can be used by pressing the operation keys.

Mode/No.	Operation	FL display	Operation	Contents
Start mode No.1	Activation	All lamps light	<ul style="list-style-type: none"> • Test mode is activated. • Laser diode turns always ON. (CD block power is ON.) 	<ul style="list-style-type: none"> • FL display check (All displays light.) • APC circuit check • Laser current measurement (Laser current control. Across a resistor connected between emitter and GND.)
Search mode No.2	■ key		<ul style="list-style-type: none"> • Continual focus search (The pickup lens repeats the full-swing up-down motion.) * Avoid continual searches that last for more than 10 minutes. * NOTE 1 	FOCUS SERVO <ul style="list-style-type: none"> • Check focus search waveform • Check focus error waveform (FOK/FZC are not monitored in the search mode)
Play mode No.3	◀▶ key		<ul style="list-style-type: none"> • Normal playback • Focus search is continued if TOC cannot be read. * NOTE 1 	FOCUS SERVO/TRACKING SERVO CLV SERVO/SLED SERVO Check FOK/FZC
Traverse mode No.4	key		<ul style="list-style-type: none"> • During normal disc playback Press once; tracking servo OFF Press twice; tracking servo ON * NOTE 2 	TRACKING SERVO ON/OFF Tracking balance (traverse) adjustment
Sled mode No.5	⏮ key ⏭ key	All lamps light	<ul style="list-style-type: none"> • Pickup moves to the outermost track • Pickup moves to the innermost track * NOTE 3 (During playback, machine operates normally.)	SLED SERVO Check SLED mechanism operation

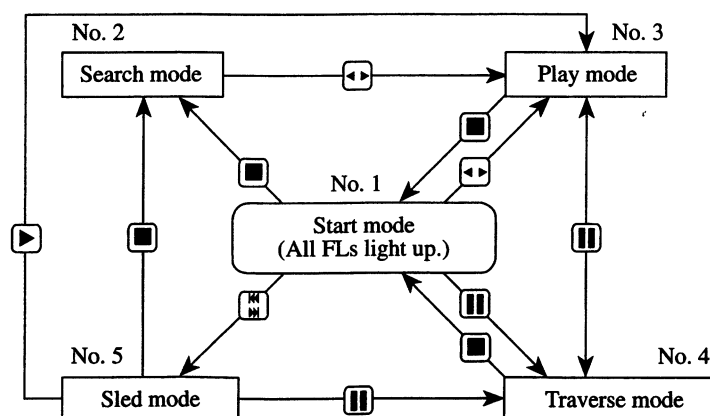
* NOTE 1: There are cases when the tracking servo cannot be locked owing to the protection circuit being operated when heat builds up in the driver IC if the focus search is operated continually for more than 10 minutes. In these cases the power supply should be switched off for 10 minutes until heat has been reduced and then re-started.

* NOTE 2: Do not press the ⏮ or ⏭ keys when the machine is in the || status is active. If they are pressed, playback will not be possible after the || status has been canceled. If the ⏮ or ⏭ keys are pressed in the || status, press the ■ key and return to the start mode (No.1).

* NOTE 3: When pressing the ⏮ or ⏭ keys, take care to avoid damage to the gears. Because the sled motor is activated when the ⏮ or ⏭ keys are pressed, even when the pick-up is at the outermost or innermost track.

4. Operation Outline

The operation of each mode is carried out in the direction of the arrows from the start mode as indicated in the following illustration.



If the DISC DIRECT PLAY button is pressed, the machine performs the same operation as the PLAY button is pressed as shown. If the tray is opened by pressing OPEN/CLOSE button during Play mode or Traverse mode, the machine returns to the Start mode.

TEST MODE

1. CD テストモードの起動方法

ファンクション CD の釦を押しながら、AC プラグを挿入する。
上記により FL 表示管が全て点灯し、テストモードが起動します。
2. CD テストモードの解除方法

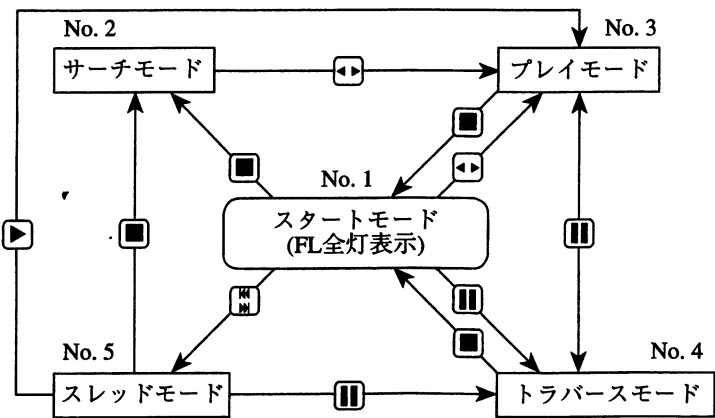
下記のいずれか 1 つの操作で解除します。
・ ファンクション釦を押す ・ パワー SW 釦を押す。
(CD ファンクション釦以外) ・ AC プラグを抜く。
3. CD テストモードの機能説明

テストモード起動後、各操作釦を押す事により次の No1 ～ No5 の各モード機能が使用できます。

Mode/No.	操作	FL 表示	動作	内容
スタートモード No.1	起動	全灯表示	・ TEST MODE 起動 ・ LASER DIODE 常時発光 (CD ブロック電源 ON)	・ FL 表示確認 (全灯) ・ APC 回路確認 ・ レーザー電流測定 (レーザー電流コントロール、トランジスタのエミッター GND 間の抵抗の両端。)
サーチモード No.2	■ 釦		・ 連続フォーカスサーチ (PU レンズがフルスイングを繰り返す) * 10 分以上の連続フォーカスは避けて下さい。 * 注 1	FOCUS SERVO ・ フォーカスラッチ波形確認 ・ フォーカスエラー波形確認 (サーチモードでは FOK/FZC は監視せず。)
プレイモード No.3	◀▶ 釦		・ 通常再生 ・ TOC READ 出来ない場合 フォーカスサーチを続行 * 注 1	FOCUS SERVO/TRACKING SERVO CLV SERVO/SLED SERVO FOK/FZC 確認
トラバースモード No.4	釦		・ DISC 通常再生中 1 回押す トラッキングサーボ OFF 2 回押す トラッキングサーボ ON * 注 2	TRACKING SERVO ON/OFF トラッキングバランス(トラバース)調整
スレッドモード No.5	⏮ 釦 ⏭ 釦	全灯表示	・ ピックアップ外周へ移動 ・ ピックアップ内周へ移動 * 注 3 (再生中は通常動作致します)	SLED SERVO SLED メカ動作確認

- * 注 1 フォーカスサーチを連続して 10 分以上動作し続けるとドライバー IC が発熱し保護回路が働いて、トラッキングサーボがかからない状態となる場合があります。このような場合には、電源を切り約 10 分間放熱後、再スタートして下さい。
- * 注 2 状態で、 または 釦を押さない事。 状態解除後、再生出来なくなります。 状態で、 または 釦を押した場合には 釦を押してスタートモード (No.1) に戻して下さい。
- * 注 3 ピックアップが最内周、最外周の位置でも または 釦を押している間はスレッドモータが回転する為、ギヤ破損に注意して下さい。

4. 操作概要
- 下図の様にスタートモードから、矢印方向の流れで各モードの操作が行えます。モード変更は、下図の流れに従って下さい。



尚、DISC DIRECT PLAY 釦を押した場合には、上図の PLAY 釦を押した時と同様の動作となります。またプレイモード / トラバースモード時に open/close 釦により、トレイを open させた場合には、スタートモードに戻ります。

Pin No.	Pin Name	I/O	Description
43	LRCKI	I	LR clock input to DAC. (48-bit slot)
44	PCMD	O	D/A interface, serial data. (2's complement, MSB first)
45	PCMDI	I	Audio data input to DAC. (48-bit slot)
46	BCK	O	D/A interface, bit clock.
47	BCKI	I	Bit clock input to DAC. (48-bit slot)
48	GTOP	O	GTOP output.
49	XUGF	O	XUFG output.
50	XPCK	O	XPLCK output.
51	GFS	O	GFS output.
52	RFCK	O	RFCK output.
53	VSS	—	GND.
54	C2PO	O	C2PO output.
55	XROF	O	XRAOF output.
56	MNT3	O	MNT3 output.
57	MNT1	O	MNT1 output.
58	MNT0	O	MNT0 output.
59	FSTT	O	Pins-73 and -74 divided-by 2/3 output.
60	C4M	O	4.2336MHz output.
61	DOUT	O	Digital Out connector output signal.
62	EMPH	O	H when the playback disc has emphasis. L when it does not.
63	EMPHI	I	DAC emphasis ON/OFF. H when ON. L when OFF
64	WFCK	O	WFCK (WRITE FRAME CLOCK) output.
65	ZEROL	O	No sound data detection output. H (L-ch) when no sound data is detected
66	ZEROR	O	No sound data detection output. H (R-ch) when no sound data is detected
67	DTSI	I	TEST for DAC. (Normally "L")
68	VDD	—	Power supply input. (+5V)
69	NLPWM	O	L-ch PWM output. (reversed polarity)
70	LPWM	O	L-ch PWM output. (normal polarity)
71	AVDD2	—	Power supply input to L-ch PWM driver. (Connected to +5V)
72	AVDD3	—	Power supply input to X'tal. (Connected to +5V)
73	XTAI	I	X'tal input to 33.8688MHz oscillator circuit.
74	XTAO	O	33.8688MHz X'tal oscillator circuit output.
75	AVSS1	—	GND input to X'tal. (Connected GND)
76	AVSS2	—	GND input to PWM driver. (Connected to GND)
77	NRPWM	O	R-ch PWM output. (reversed phase)
78	RPWM	O	R-ch PWM output. (normal phase)
79	DTS2	I	TEST-2 for DAC. (Normally "L")
80	DTS3	I	TEST-3 for DAC. (Normally "L")

IC, CXD2508AQ

Pin No.	Pin Name	I/O	Description
1	SCOR	O	H when the subcode sync S0 or S1 is detected.
2	SBSO	O	SUBP-W serial output.
3	EXCK	I	Clock input for SBSO read out.
4	SQSO	O	SUBQ 80-bit serial output.
5	SQCK	I	Clock input for SQSO read out.
6	MUTE	I	H to mute. L to cancel.
7	SENS	O	SENS signal output to CPU.
8	XRST	I	System reset. L to reset.
9	DATA	I	Serial data input from CPU .
10	XLAT	I	Latch input from CPU. Latching serial data at fall down.
11	CLOK	I	Clock input from CPU to transfer serial data.
12	VSS	—	GND.
13	SEIN	I	SENS input from SSP.
14	CNIN	I	Numbers of track jump are counted and input.
15	DATO	O	Serial data output to SSP.
16	XLTO	O	Serial data latched output to SSP. Latched at fall down edge.
17	CLKO	O	Clock input from SSP to transfer serial data.
18, 20	SPOA, C	I	Microprocessor expansion interface.
19	XTSL	I	X'tal selection input terminal. "L" at 16.9344MHz X'tal. "H" at 33.86888MHz.
22	XLON	O	Microprocessor expansion interface.
23	FOK	I	Focus OK input pin. Used for SENS output and servo auto sequencer.
24	MON	O	Spindle motor ON/OFF control output.
25	MDP	O	Spindle motor servo control output.
26	MDS	O	Spindle motor servo control output.
27	LOCK	O	GFS is sampled by 460Hz. H output when GFS is H. L output when GFS is L for 8 consecutive times.
28	TEST1	I	TEST. (Connected to GND)
29	FILO	O	Filter output to master PLL. (slave=digital PLL)
30	FILI	I	Filter input to master PLL.
31	PCO	O	Charge-pump output to master PLL.
32	VDD	—	Power supply input. (+5V)
33	AVSS1	—	GND.
34	CLTV	I	VCO control voltage input to master PLL.
35	AVDD1	—	Power supply input. (+5V)
36	RF	I	EFM signal input.
37	BIAS	I	Constant current input to asymmetry correction circuit.
38	ASYI	I	Compare voltage input to asymmetry correction circuit.
39	ASYO	O	EFM full swing output. (L=VSS, H=VDD)
40	ASYE	I	L: asymmetry correction OFF. H: asymmetry correction ON
41	WDCK	O	D/A interface, word clock (2Fs) for 48-bit slot.
42	LRCK	O	D/A interface, LR clock (Fs) for 48-bit slot.

Pin No.	Pin Name	I/O	Description
33	LD	O	APC amplifier output pin.
34	PHD	I	APC amplifier input pin.
35-36	PHD1-2	I	RF I-V amplifier inverted input pin. These pins are connected to the A+C and B+D pins of the optical pickup.
37	FE BIAS	I	Bias adjustment pin of the focus error amplifier.
38-39	F-E	I	F and E IV amplifier non-inverted input pins. These pins are connected to the F and E of the optical pickup.
40	EI	—	Gain adjustment pin of the I-V amplifier E.
41	VEE	—	GND connection pin
42	TEO	O	Tracking error amplifier output pin. E-F signal is output.
43	LPFI	I	BAL adjustment comparator input pin.
44	TEI	I	Tracking error input pin.
45	ATSC	I	Window comparator input pin for detecting ATSC.
46	TZC	I	Tracking zero-cross comparator input pin.
47	TDFCT	I	Capacitor connection pin for the time constant used when there is defect.
48	VC	O	DC voltage output pin of VREF. (VDD/2)

IC, CXA1782BQ

Pin No.	Pin Name	I/O	Description
1	FEO	O	Focus error amplifier output pin. This pin is connected to the FZC comparator input internally.
2	FEI	I	Focus error input pin.
3	FDFCT	I	Capacitor connection pin for time constant used when there is defect.
4	FGD	I	This pin is connected to GND via capacitor when high frequency gain of the focus servo is attenuated.
5	FLB	I	This is a pin where the time constant is externally connected to raise the low frequency gain of the focus servo.
6	FEO	O	Focus drive output.
7	FEM	I	Focus amplifier inverted input pin.
8	SRCH	I	This is a pin where the time constant is externally connected to generate the focus search waveform.
9	TGU	I	This is a pin where the selection time constant is externally connected to set the tracking servo the high frequency gain.
10	TG2	I	This is a pin where the selection time constant is externally connected to set the tracking high frequency gain.
11	FSET	I	Pin for setting peak of the phase compensator of the focus tracking.
12	TAM	I	Tracking amplifier inverted input pin.
13	TAO	O	Tracking drive output.
14	SLP	I	Sled amplifier non-inverted input pin.
15	SLM	I	Sled amplifier inverted input pin.
16	SLO	O	Sled drive output.
17	ISSET	I	The current which determines height of the focus search, track jump and sled kick is input.
18	VCC	—	+ 5 V power supply pin.
19	CLK	I	Serial data transfer clock input from CPU.
20	XLT	I	Latch input from CPU.
21	DATA	I	Serial data input from CPU.
22	XRST	I	Reset input pin. Reset at L.
23	COUT	O	Signal output to count the number of tracks.
24	SENS	O	FZC, DFCT, TZC, Gain or BAL is output depending on the command from CPU.
25	FOK	O	Output pin of the focus OK comparator.
26	CC2	O	Input pin where the DEFECT bottom hold output is capacitance coupled.
27	CC1	I	DEFECT bottom hold output pin.
28	CB	I	This is a pin where the DEFECT bottom hold capacitor is connected.
29	CP	I	This is a pin where the MIRR hold capacitor is connected and MIRR comparator non-inverted signal is input.
30	RFI	I	Input pin where the RF summing amplifier output is capacitance coupled.
31	RFO	O	RF summing amplifier output pin. (Eye pattern check point)
32	RFM	I	RF summing amplifier inverted input pin. Gain of RF amplifier is determined by the resistor connected between RFO and this pin.

端子番号	端子名称	I/O	機 能 説 明
44	PCMD	O	D/Aインターフェイス、シリアルデータ。(2' COMP, MSBファースト)
45	PCMDI	I	DACへのオーディオデータ入力。(48bitスロット)
46	BCK	O	D/Aインターフェイス、ビットクロック。
47	BCKI	I	DACへのビットクロック入力。(48bitスロット)
48	GTOP	O	GTOP出力。
49	XUGF	O	XUGF出力。
50	XPCK	O	XPLCK出力。
51	GFS	O	GFS出力。
52	RFCK	O	RFCK出力。
53	VSS	—	GND端子。
54	C2PO	O	C2PO出力。
55	XROF	O	XRAOF出力。
56	MNT3	O	MNT3出力。
57	MNT1	O	MNT1出力。
58	MNT0	O	MNT0出力。
59	FSTT	O	73,74端子の2/3分周出力。
60	C4M	O	4.2336MHz出力。
61	DOUT	O	Digital Out出力端子。
62	EMPH	O	再生ディスクがエンファシス有りの時H、無しの時L。
63	EMPHI	I	DACのディエンファシスON/OFF、HでON、LでOFF。
64	WFCK	O	WFCK(WRITE FRAME CLOCK)出力。
65	ZEROL	O	無音データ検出出力、無音データ検出時 “H” (Lch)。
66	ZEROR	O	無音データ検出出力、無音データ検出時 “H” (Rch)。
67	DTSI	I	DAC用テスト端子。(通常L)
68	VDD	—	電源端子。(+5V)
69	NLPWM	O	Lch PWM出力。(正相)
70	LPWM	O	Lch PWM出力。(逆相)
71	AVDD2	—	Lch PWMドライバー用電源。(+5Vへ接続)
72	AVDD3	—	Xtal用電源。(+5Vへ接続)
73	XTAI	I	33.8688MHzのXtal発振回路入力。
74	XTAO	O	33.8688MHzのXtal発振回路出力。
75	AVSS1	—	XtalへのGND入力。(GNDへ接続)
76	AVSS2	—	PWMドライバへのGND入力。(GNDへ接続)
77	NRPWM	O	Rch PWM出力。(逆相)
78	RPWM	O	Rch PWM出力。(正相)
79	DTS2	I	DAC用テスト端子2。(通常L)
80	DTS3	I	DAC用テスト端子3。(通常L)

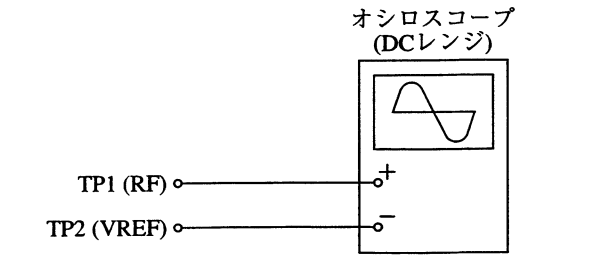
IC, CXD2508AQ

端子番号	端子名称	I/O	機 能 説 明
1	SCOR	O	サブコードシンクS0かS1どちらか検出された時H。
2	SBSO	O	SUBP～Wのシリアル出力。
3	EXCK	I	SBSOリード・アウト用クロック入力。
4	SQSO	O	SUBQ 80BITのシリアル出力。
5	SQCK	I	SQSOリード・アウト用クロック入力。
6	MUTE	I	Hでミュート、Lで解除。
7	SENS	O	SENS出力、CPUへ出力。
8	XRST	I	システムリセット、Lでリセット。
9	DATA	I	CPUよりシリアルデータ入力。
10	XLAT	I	CPUよりラッチ入力、立ち下がりでシリアルデータをラッチ。
11	CLOK	I	CPUよりシリアルデータ転送クロック入力。
12	VSS	—	GND端子。
13	SEIN	I	SSPよりセンス入力。
14	CNIN	I	トラックジャンプ数カウント信号入力。
15	DATO	O	SSPへのシリアルデータ出力。
16	XLTO	O	SSPへのシリアルデータラッチ出力、立ち下がりでラッチ。
17	CLKO	O	SSPへのシリアルデータ転送クロック出力。
18、20	SPOA、C	I	マイコン拡張インターフェース。
19	XTSL	I	Xtal選択入力端子。Xtalが16.9344MHzの時L、33.8688MHzの時Hにする。
22	XLON	O	マイコン拡張インターフェース。
23	FOK	I	フォーカスOK入力端子、SENS出力とサーボ・オートシーケンサに用いる。
24	MON	O	スピンドルモータのON/OFFコントロール出力。
25	MDP	O	スピンドルモータのサーボ制御。
26	MDS	O	スピンドルモータのサーボ制御。
27	LOCK	O	GFSを460Hzでサンプリングし、GFSがHの時H出力、8回連続Lの時L出力。
28	TEST1	I	TEST用端子。(GNDへ接続)
29	FILO	O	マスターPLL用(スレーブ=デジタルPLL)フィルター出力。
30	FILI	I	マスターPLL用フィルター入力。
31	PCO	O	マスターPLL用チャージポンプ出力。
32	VDD	—	電源端子。(+5V)
33	AVSS1	—	GND端子。
34	CLTV	I	マスターPLL用VCOコントロール電圧入力。
35	AVDD1	—	電源端子。(+5V)
36	RF	I	EFM信号入力。
37	BIAS	I	アシンメトリ補正回路定電流入力。
38	ASYI	I	アシンメトリ補正回路コンパレート電圧入力。
39	ASYO	O	EFMフルスイング出力。(L=VSS、H=VDD)
40	ASYE	I	L:アシンメトリ補正OFF、H:アシンメトリ補正ON。
41	WDCK	O	48bitスロット用D/Aインターフェイス、ワードクロック(2Fs)。
42	LRCK	O	48bitスロット用D/Aインターフェイス、LRクロック(Fs)。
43	LRCKI	I	DACへのLRクロック入力。(48bitスロット)

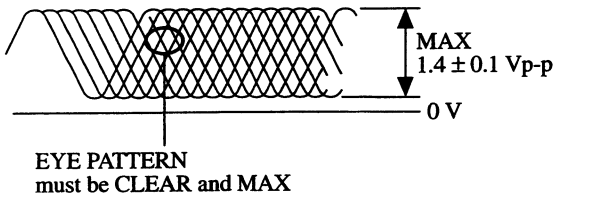
端子番号	端子名称	I/O	機 能 説 明
37	FE BIAS	I	フォーカス・エラーアンプのバイアス調整用端子です。
38～39	F～E	I	F、EのI-Vアンプの反転入力端子です。光学ピックアップのF、Eに接続して電流入力で受けます。
40	EI	—	I-VアンプEのゲイン調整用端子です。
41	VEE	—	GND接続端子。
42	TEO	O	トラッキング・エラーアンプの出力端子です。E-F信号が出力されます。
43	LPFI	I	BAL調整用コンパレータ入力端子です。
44	TEI	I	トラッキング・エラーの入力端子です。
45	ATSC	I	ATSC検出用ウインドウコンパレータ入力端子です。
46	TZC	I	トラッキング・ゼロクロスコンパレータの入力端子です。
47	TDFCT	I	ディフェクト時の時定数用コンデンサ接続端子。
48	VC	O	VREFの直流電圧出力端子です。(VDD/2)

注意: ・ (10: 1) のプローブを接続して、調整して下さい。
・ 各調整には、オシロスコープの⊖側をTP2 (VREF) に接続して下さい。

1. フォーカスバイアス調整
この調整は、光学系ブロックを交換修理した場合に調整すること。

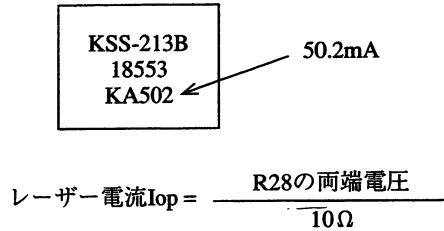


- 1) テストポイントTP1 (RF)、TP2 (VREF) にオシロスコープを接続する。
2) POWERスイッチをONにする。
3) テストディスクTCD-782 (YEDS-18) を入れて2曲目をPLAYさせる。
4) オシロスコープの波形の振幅が最大となり、かつ中央のひし形が、鮮明になるようにSFR11を調整する。

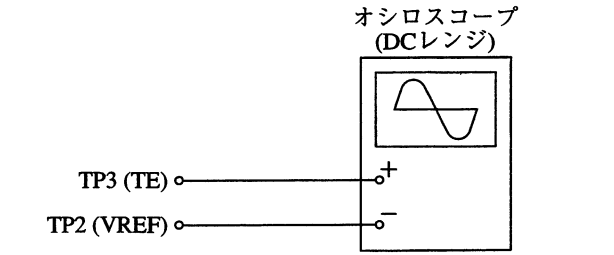


VOLT/DIV: 50mV
TIME/DIV: 0.5 μS

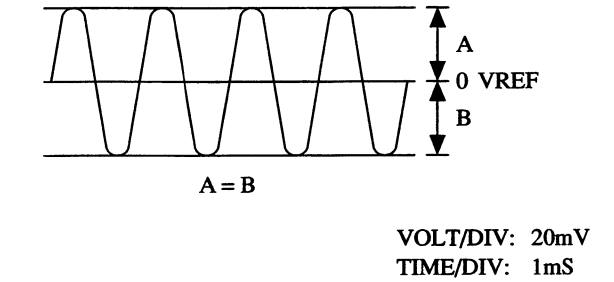
注意: レーザー電流の確認はR28 (10Ωの両端電圧) で行えます。レーザーピックアップの裏側のラベルの電流値に対して±6.0mAに入っていること。



2. トラッキング・バランス調整



- 1) テストポイントTP3 (TE)、TP2 (VREF) にオシロスコープを接続する。
2) POWERスイッチをONにする。
3) テストディスクTCD-782 (YEDS-18) を入れて、▶PLAY状態にする。
4) SFR13を回しトラッキングゲインを絞る。
5) オシロスコープのトラバース波形が、下図のように上下対称になるようにSFR12を調整する。
6) 調整後、各端子のアースリード線ははずす。



3. トラッキングゲイン調整
この調整を正確に行うためには、サーボアナライザーが必要です。しかし、このゲインはマージンを持っているため、通常では少し位ずれれていてもほとんど問題はありません。したがってこの調整は行わないで下さい。フォーカス/トラッキングゲインは2軸デバイス動作時の機械的雑音と機械的ショックに対するピックアップの追従性を決めています。しかし、これは互いに相反するため、両方を満足する点に調整してあります。
- ゲインを上げると2軸デバイス動作時の雑音が増加する。
 - ゲインを下げると機械的ショックに弱くなり音飛びを起こしやすくなる。そしてゲインの調整がずれていると次頁の様な症状が出ます。

ゲイン (フォーカス)	トラッキング
低い	低い 又は 高い
低い又は高い	低い
高い	高い

● STOP→▶PLAY時、又は自動選曲時 (M, M ボタンを押したとき) に演奏が始まるまでの時間が長くなる。(通常は2秒位です。)

● STOP→▶PLAY時、又は自動選曲時 (M, M ボタンを押したとき) に演奏が始まらないでディスクが回転を続ける。

● STOP→▶PLAY時、しばらくすると回転が止まる。

● 演奏中に音がとぎれる。又、タイムカウンターの表示が進まなくなる。

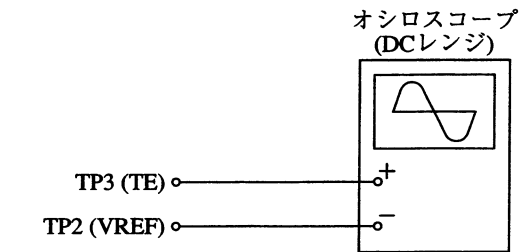
● 2軸デバイス動作時のノイズが多くなる。

なお、簡易調整として下記の方法があります。

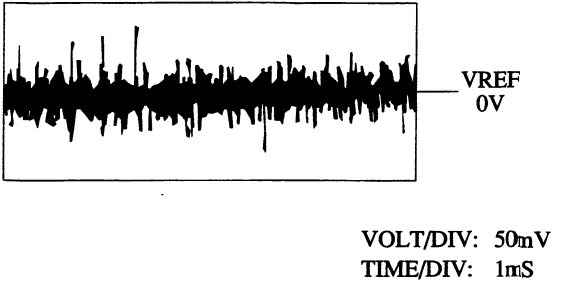
—— 簡易調整 ——

注意: 正確には調整できないため、調整を行う前にボリュームの位置を憶えておいて、簡易調整を行った後のボリュームの位置と比較して、そのずれが少ないときは元のボリュームの位置に戻しておいて下さい。

調整方法:

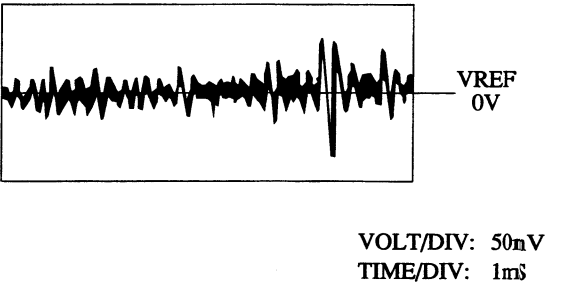


1. セットを水平に置く。
(セットを水平に置かないと2軸デバイスが重力の影響を受け、調整出来ません。)
2. テストディスクTCD-782 (YEDS-18)を入れて2曲目を再生する。
3. オシロスコープをTP3 (TE)、TP2 (VREF) に接続する。
4. オシロスコープの波形が下図の波形になるようにSFR13を調整する。(トラッキングゲイン調整)

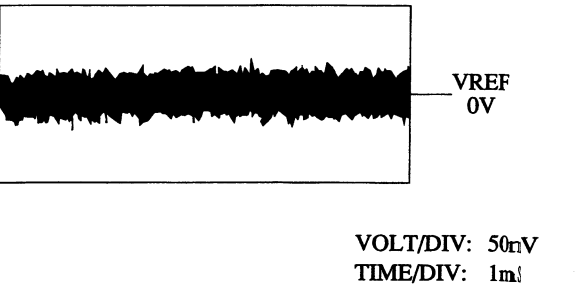


● 悪い例

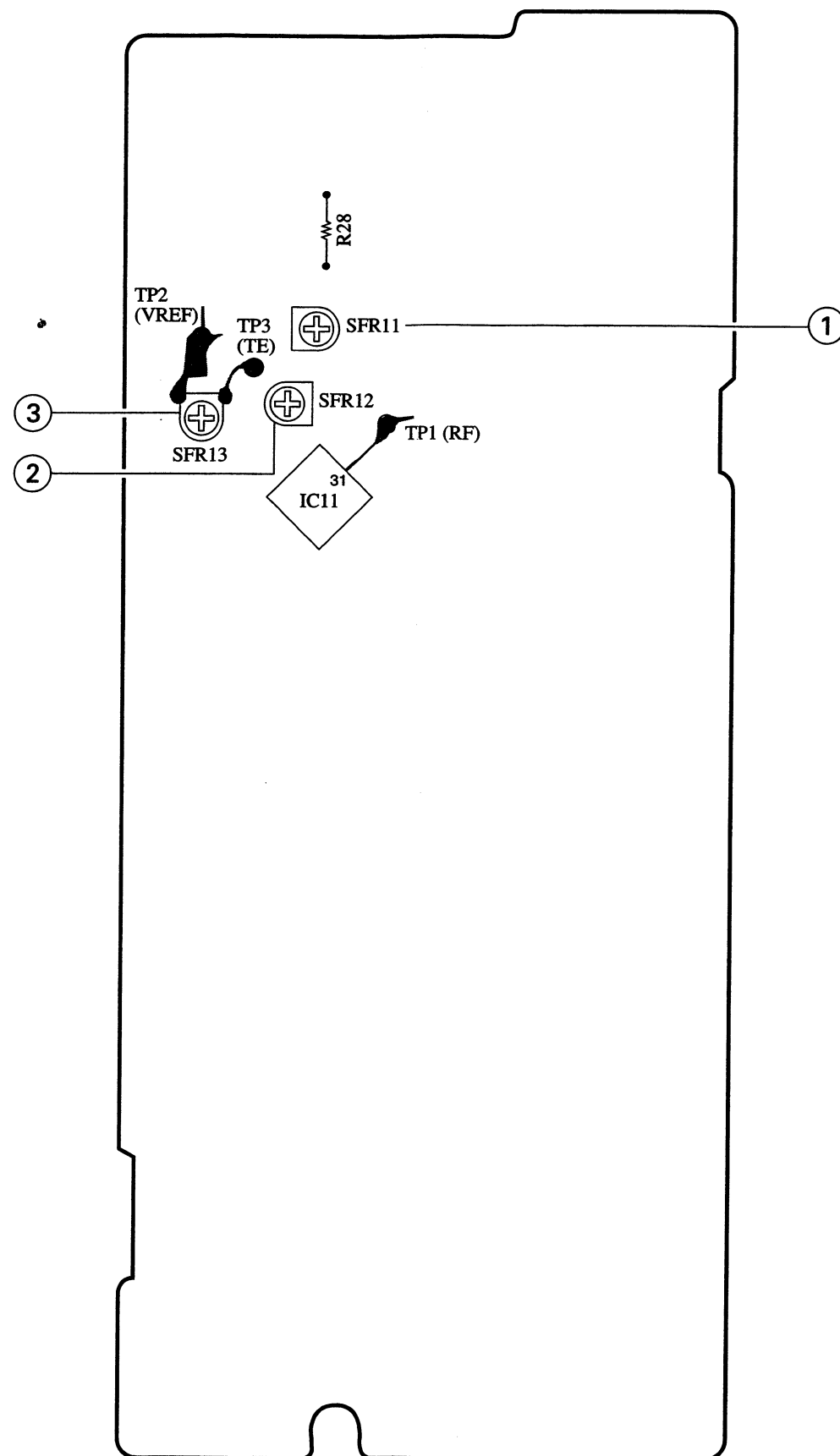
トラッキングゲインが低い時
(調整されている波形と比べて基本波が表れるようになる。)



トラッキングゲインが高い時
(ゲインが低い時と比べて基本波が高い)



CD MAIN C.B (PATTERN SIDE)

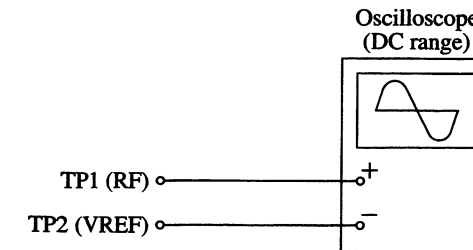


Note:

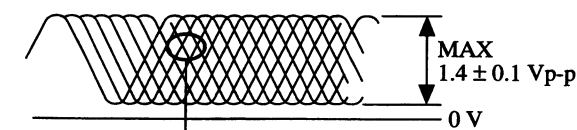
- Connect a probe (10: 1) of the oscilloscope or the frequency counter to a test point.
- During adjustment, connect (⊖) pin of an oscilloscope to TP2 (VREF).

1. Focus Bias Adjustment

Make the focus bias adjustment when replacing and repairing the optical block.



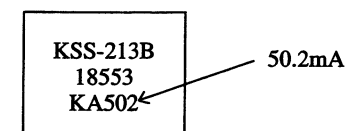
- 1) Connect an oscilloscope to test points TP1 (RF) and TP2 (VREF).
- 2) Turn on the power switch.
- 3) Insert test disc TCD-782 (YEDS-18) and play back the second composition.
- 4) Adjust SFR11 so that RF signal of test point TP1 (RF) is MAX and CLEARREST.



EYE PATTERN
must be CLEAR and MAX

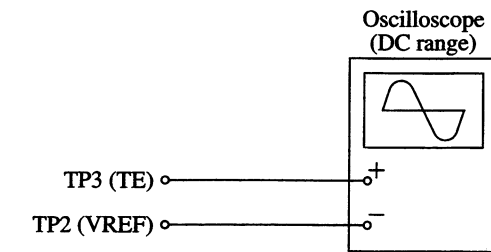
VOLT/DIV: 50mV
TIME/DIV: 0.5μS

Note: The current of the laser signal can be checked with the voltages on both sides of R28 (10Ω). The difference for the specified value shown on the level must be within ±6.0mA.

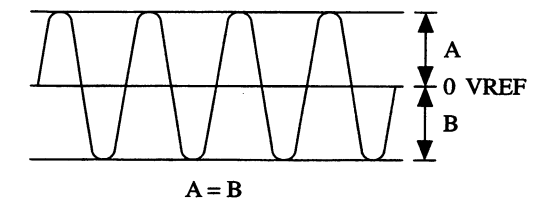


$$\text{Laser current } I_{op} = \frac{\text{Voltage across R28}}{10\Omega}$$

2. Tracking Balance Adjustment



- 1) Connect an oscilloscope to test points TP3 (TE) and TP2 (VREF).
- 2) Turn on the power switch.
- 3) Insert test disc TCD-782 (YEDS-18) and press the PLAY button.
- 4) Adjust SFR13 to decrease the tracking gain..
- 5) Adjust SFR12 so that the waveform on the oscilloscope is vertically symmetrical as shown in the figure below.
- 6) After the adjustment is completed, remove the connected lead wires from the terminals.



VOLT/DIV: 20mV
TIME/DIV: 1mS

3. Tracking Gain Adjustment

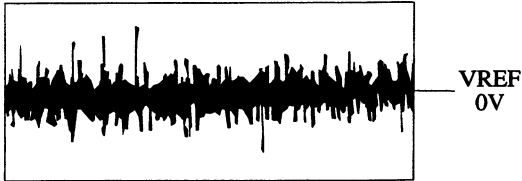
A servo analyzer is necessary in order to perform this adjustment exactly. However, this gain has a margin, so even if it is slightly off, there is no problem. Therefore, do not perform this adjustment.

Focus/tracking gain determines the pick-up follow-up (vertical and horizontal) relative to mechanical noise and mechanical shock when 2-axis device operates. However, as these reciprocate, the adjustment is at the point where both are satisfied.

- When gain is raised, the noise increases when the 2-axis device operates.
 - When gain is lowered, it is more susceptible to mechanical shock and skipping occurs more easily.
- When the gain adjustment is off, the symptoms below appear.

Symptoms \ Gain	(Focus)	Tracking
● The time until music starts becomes longer for STOP → ►PLAY or automatic selection (◀, ▶ buttons pressed.) (Normally takes about 2 seconds.)	low	low or high
● Music does not start and disc continues to rotate for STOP → ►PLAY or automatic selection (◀, ▶ buttons pressed.)	—	low
● Disc stops to rotate shortly after STOP → ►PLAY.	low or high	—
● Sound is interrupted during PLAY. Or time counter display stops.	—	low
● More noises during the 2-axis device operation.	high	high

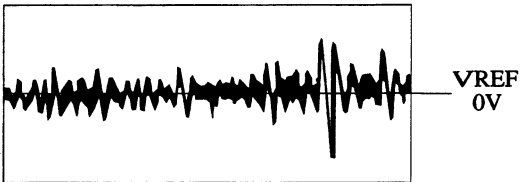
- 1) Keep the set horizontal. (If the set is not kept horizontally, this adjustment cannot be performed due to the gravity against the 2-axis device.)
- 2) Insert test disc TCD-782 (YEDS-18) and play back the second composition.
- 3) Connect an oscilloscope to TP3 (TE), TP2 (VREF).
- 4) Adjust SFR13 so that the waveform appears as shown in the figure below. (tracking gain adjustment)



VOLT/DIV: 50mV
TIME/DIV: 1mS

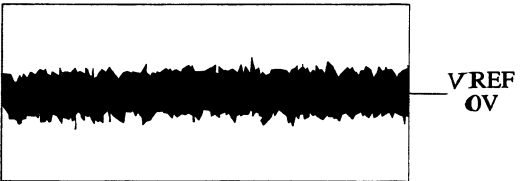
● Incorrect example

Low tracking gain
(The fundamental wave appears as compared with the waveform adjusted.)



VOLT/DIV: 50mV
TIME/DIV: 1mS

High tracking gain
(The frequency of the fundamental wave is higher than that in low gain.)



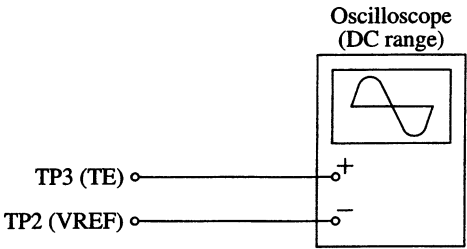
VOLT/DIV: 50mV
TIME/DIV: 1mS

The following is simple adjustment method.

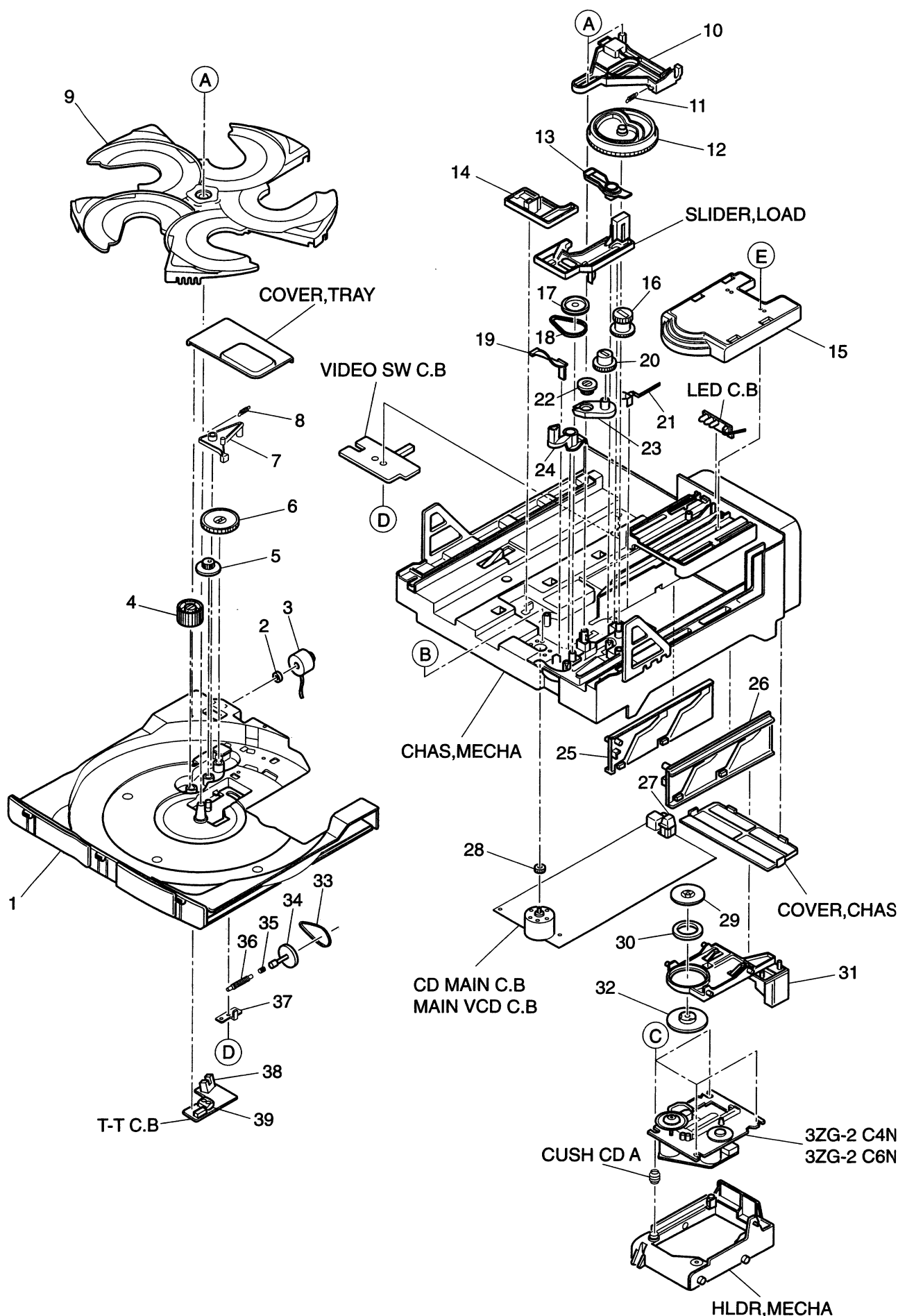
— Simple adjustment —

Note: Since the exact adjustment cannot be performed, remember the positions of the controls before the performing the adjustment. If the positions after the simple adjustment are only a little different, return the controls to the original position.

Procedure:



MECHANICAL EXPLODED VIEW 1/1

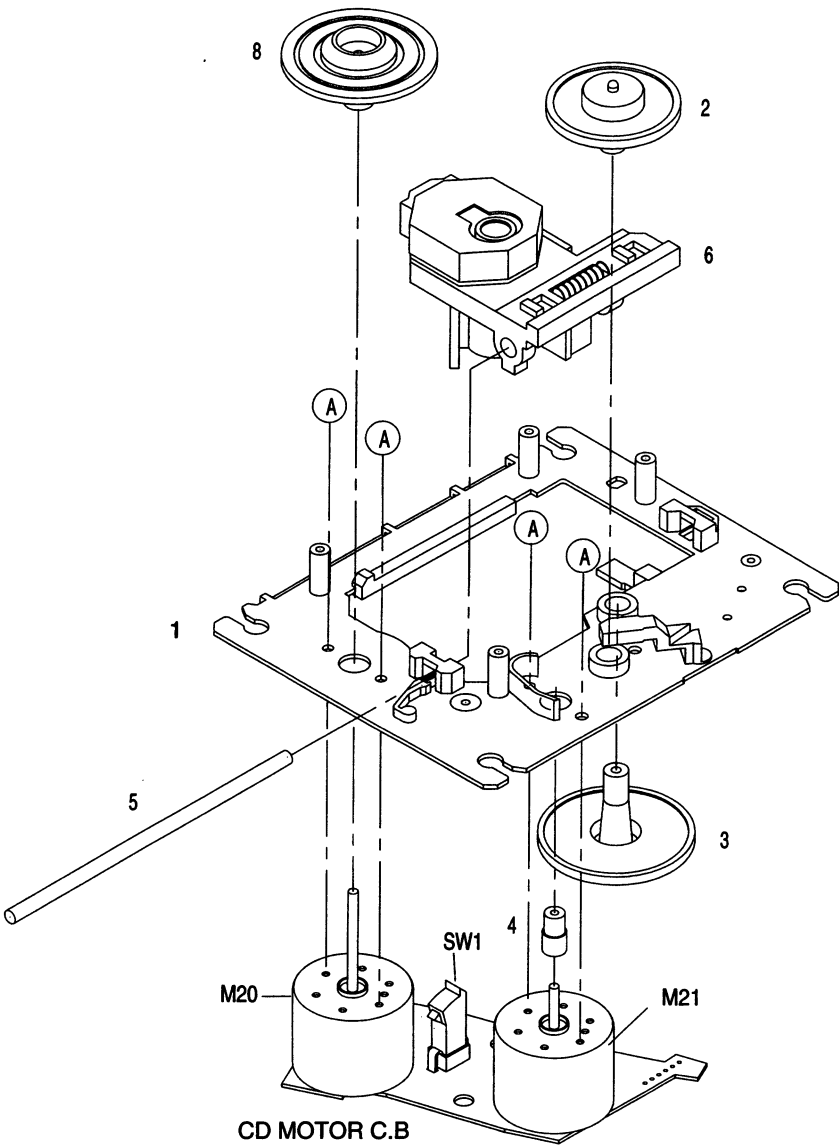


MECHANICAL PARTS LIST 1/1

DESCRIPTIONで判断できない物は "REFERENCE NAME LIST" を参照してください。
If can't understand for Description please kindly refer to "REFERENCE NAME LIST".

REF. NO	PART NO.	KANRI NO.	DESCRIPTION	REF. NO	PART NO.	KANRI NO.	DESCRIPTION
1	86-ZG1-001-310	2M	TRAY,5CD	26	86-ZG1-210-110	1B	SLIDER,CAM R(*)
2	81-ZG1-212-010	0E	PULLY,LOAD MO	27	84-ZG1-244-210	1A	CABI,OPTICAL<D>
3	87-A90-036-010	1D	MOT ASSY,RF-300CA-11	28	84-ZG2-228-010	0E	PULLEY,MOT
4	86-ZG1-228-110	0E	GEAR,TT-B	29	83-ZG3-211-010	0E	PLATE,DISC
5	86-ZG1-227-110	0E	GEAR,TT-A	30	83-ZG3-602-010	1A	RING,MAG
6	86-ZG1-223-110	0E	GEAR,WORM-WHEEL TT	31	86-ZG1-215-010	1B	HLDR,CHUCK
7	86-ZG1-224-110	0E	LEVER,TT	32	83-ZG3-212-010	0E	CAP,DISC<EXCEPT S>
8	86-ZG1-226-010	0E	SPR-E,LEVER TT	32	86-ZG1-237-010	1A	HLDR,MAGNET 6ZG<S>
9	86-ZG1-002-210	2A	TURN TABLE,5CD	33	86-ZG1-225-010	0E	BELT,SQ1.2-32.9
10	86-ZG1-211-210	1B	JOINT,CAM	34	86-ZG1-221-010	1A	PULLEY,TT
11	86-ZG1-216-010	0E	SPR-E,JT	35	86-ZG1-231-010	0E	SPR-C,WORM
12	86-ZG1-203-110	1B	GEAR,MAIN CAM	36	84-ZG1-256-010	1A	GEAR,WORM N2
13	86-ZG1-213-110	0E	LEVER,LOAD	37	86-ZG1-232-010	0E	SPR-P,WORM
14	86-ZG1-214-110	0E	LEVER,PROTECT	38	86-ZG1-229-010	0E	HLDR,SENSOR
15	86-ZG1-004-010	1B	REFLECTOR,CD	39	86-ZG1-230-010	0E	HLDR,DISC SENSOR
16	86-ZG1-205-110	0E	GEAR,TRAY	A	87-078-148-010	0E	VFT2+3-12(F10) BLK
17	84-ZG1-207-010	0E	PULLEY,RELAY	B	87-251-072-410	0E	U+2.6-5
18	84-ZG1-209-010	0E	BELT,SQ1.8-117.7	C	81-ZG1-254-010	0E	S-SCREW,MECH HLDR
19	86-ZG1-217-010	0E	LEVER,SW	D	87-067-579-010	0E	TAPPING SCREW, BVT2+3-8
20	86-ZG1-206-110	0E	GEAR,RELAY B	E	87-067-703-010	0E	TAPPING SCREW, BVT2+3-10
21	86-ZG1-220-110	0E	SPR-P,LOCK				
22	86-ZG1-204-110	0E	GEAR,RELAY A				
23	86-ZG1-218-110	0E	PLATE,GEAR				
24	86-ZG1-208-010	1A	LEVER,TRAY				
25	86-ZG1-209-110	1B	SLIDER,CAM L(*)				

CD MECHANISM EXPLODED VIEW 1/1 (3ZG-2 C4N)



CD MECHANISM PARTS LIST 1/1 (3ZG-2 C4N)

DESCRIPTIONで判断できない物は "REFERENCE NAME LIST" を参照してください。
If can't understand for Description please kindly refer to "REFERENCE NAME LIST".

REF. NO	PART NO.	KANRI NO.	DESCRIPTION
1	83-ZG2-232-11K	--	O-SERT S ASSY,S5
2	83-ZG2-204-419	0E	GEAR, A
3	83-ZG2-205-219	0E	GEAR, B
4	83-ZG2-220-01K	0E	GEAR MOTOR 2
5	83-ZG2-207-119	1A	SHAFT, SLIDE
6	87-070-445-010	2C	PICK-UP, KSS-213B
8	83-ZG2-227-01K	--	TURN TABLE, C1
A	87-261-032-219	0E	SCREW V+2-3

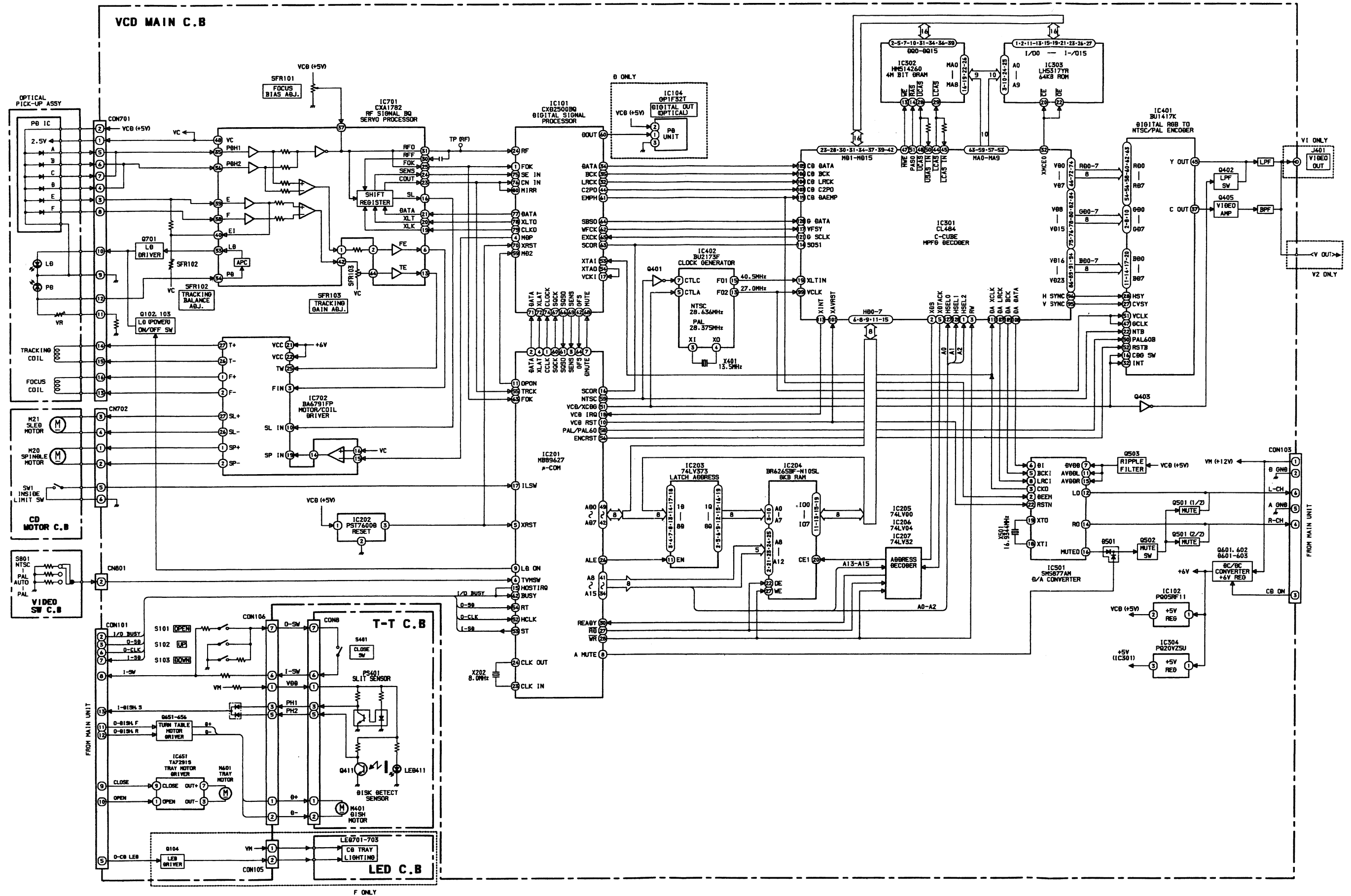
MODEL NO. 6ZG-1 (D, F, G, V1, V2)

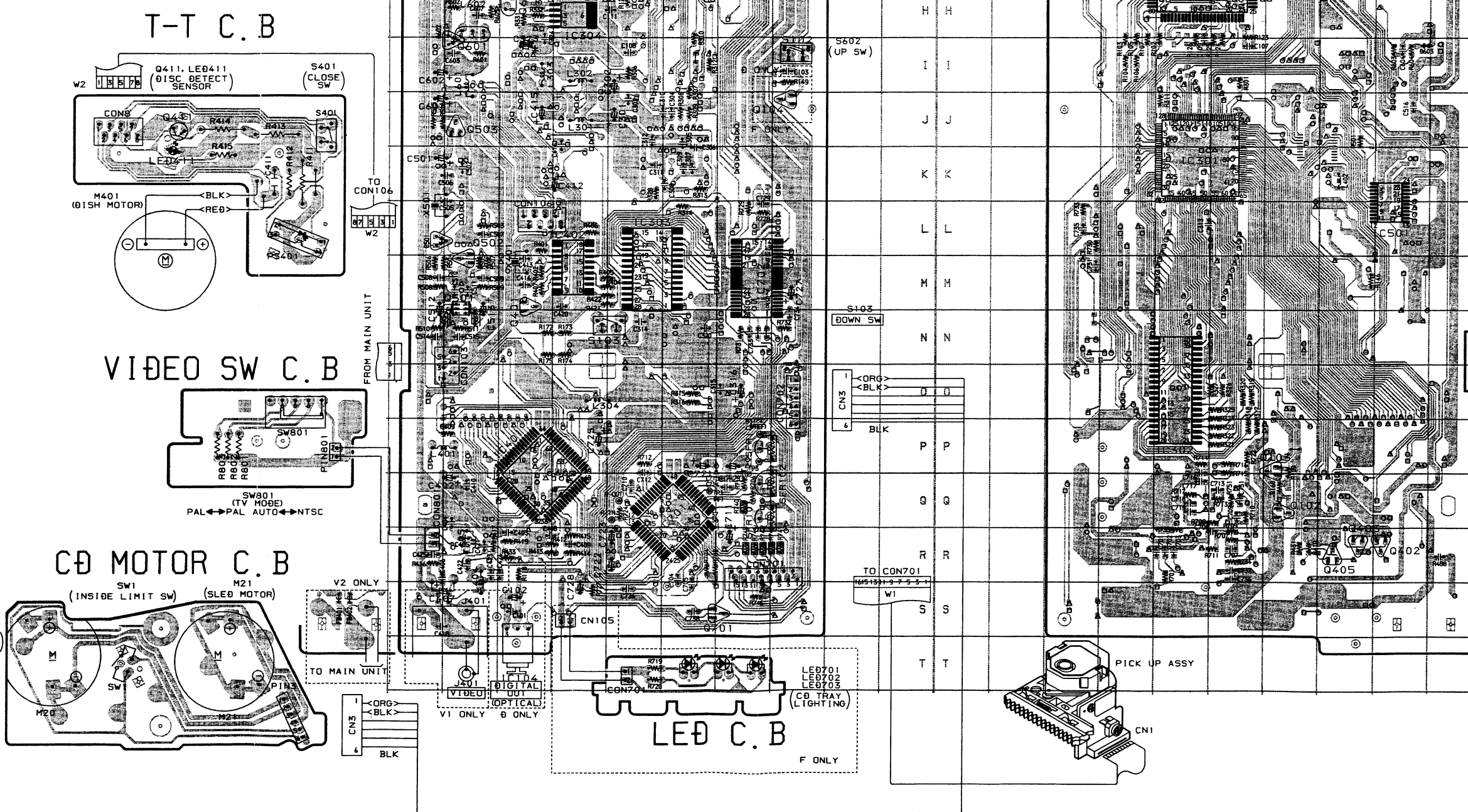
ELECTRICAL MAIN PARTS LIST

DESCRIPTIONで判断できない物は "REFERENCE NAME LIST" を参照してください。
If can't understand for Description please kindly refer to "REFERENCE NAME LIST".

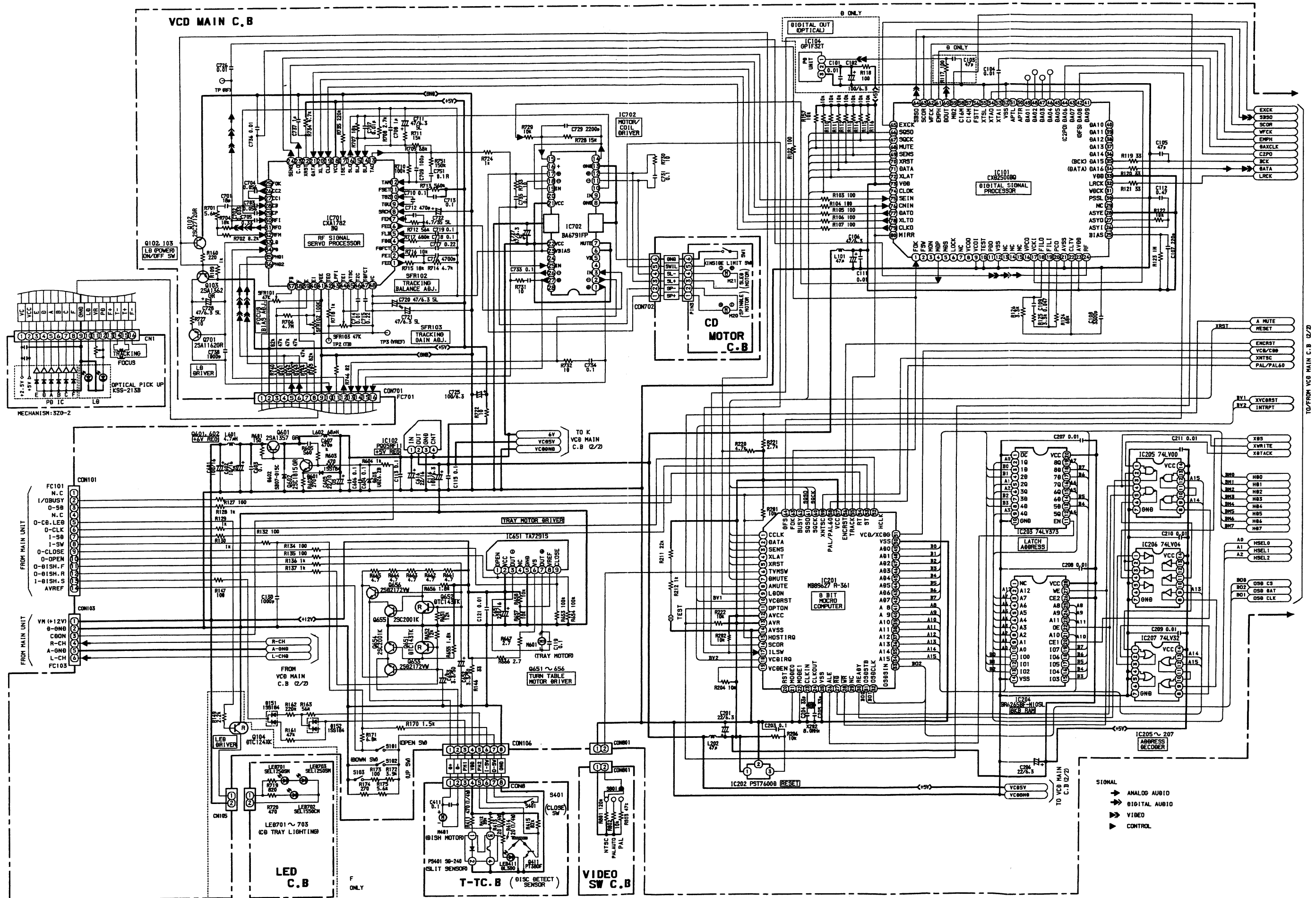
REF. NO	PART NO.	KANRI NO.	DESCRIPTION	REF. NO	PART NO.	KANRI NO.	DESCRIPTION
IC				C210	87-010-197-080	0E	C-CAP,S 0.01-25 K B
				C211	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-002-783-110	2Y	IC,CXD2500BQ	C301	87-010-549-040	0E	CAP,E 47-6.3 M 5L SRE
	87-002-532-010	1C	IC,PQ05RF11	C302	87-010-549-040	0E	CAP,E 47-6.3 M 5L SRE
	87-017-825-010	1E	IC,GPIF32T<D>	C303	87-010-178-080	0E	C-CAP,S 1000P-50 K B
	84-ZG1-669-010	2M	C-IC,MB89627R-361				
	87-017-543-080	1A	IC,PST600D	C304	87-010-197-080	0E	C-CAP,S 0.01-25 K B
				C305	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-A20-255-040	1B	C-IC,SN74LV373NS	C306	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-A20-251-040	1H	C-IC,BR6265BF-N10SL	C307	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-A20-252-040	0E	C-IC,SN74LV00NS	C308	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-A20-253-040	0E	C-IC,SN74LV04NS				
	87-A20-254-040	0E	C-IC,SN74LV32NS	C309	87-010-197-080	0E	C-CAP,S 0.01-25 K B
				C310	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-A20-244-010	3M	C-IC,CL484	C311	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-A20-200-040	2E	C-IC,HM514260CJ7/CLJ7	C312	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	84-ZG1-640-040	1H	C-IC,LH5317YR	C313	87-010-318-080	0E	C-CAP,S 47P-50 J CH
	87-A20-256-040	1C	C-IC,PQ20VZ5U				
	87-A20-247-010	2P	C-IC,BU1417AK	C314	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012
				C315	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012
	87-A20-248-040	1H	C-IC,BU2173F	C316	87-010-549-040	0E	CAP,E 47-6.3 M 5L SRE
	87-A20-258-040	1H	C-IC,SM5877AM	C320	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012
	87-001-982-010	1C	IC,TA7291S	C321	87-010-549-040	0E	CAP,E 47-6.3 M 5L SRE
	87-017-745-010	2A	C-IC,CXA1782BQ				
	87-A20-257-040	1H	C-IC,BA6791FP	C322	87-010-197-080	0E	C-CAP,S 0.01-25 K B
TRANSISTOR				C323	87-010-549-040	0E	CAP,E 47-6.3 M 5L SRE
				C324	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	89-327-125-080	0E	C-TR,2SC2712GR	C402	87-010-550-040	0E	CAP,E 100-6.3 5L SRE
	89-113-625-080	0E	C-TR,2SA1362GR	C403	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-026-237-080	0E	C-TR,DTC124XK				
	89-111-625-080	0E	C-TR,2SA1162GR	C404	87-012-140-080	0E	C-CAP,S 470P-50 J CH
	87-026-470-080	1A	C-TR,HN1C03FB	C405	87-010-322-080	0E	C-CAP,S 100P-50 J CH
				C406	87-012-140-080	0E	C-CAP,S 470P-50 J CH
	87-026-580-080	0E	C-TR,DTA123JK	C407	87-010-371-080	0E	CAP,E 470-6.3 M SME
	89-333-266-080	0E	C-TR,2SC3326B	C408	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012
	87-A30-117-010	1A	TR,2SA1357				
	89-318-155-080	0E	TR,2SC1815GR	C409	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-026-223-080	0E	C-TR,DTC143TK	C410	87-010-197-080	0E	C-CAP,S 0.01-25 K B
				C412	87-010-550-040	0E	CAP,E 100-6.3 5L SRE
	89-421-722-380	0E	TR,2SD2172V/W	C413	87-010-314-080	0E	C-CAP,S 22P-50 J CH
	89-320-011-080	0E	TR,2SC2001K	C414	87-010-316-080	0E	C-CAP,S 33P-50 J CH
DIODE							
	87-020-027-080	0E	C-DIODE,1SS184	C415	87-010-499-040	0E	CAP,E 22-6.3 M 5L SRE
	87-A40-180-040	0E	C-DIODE,SB07-015C	C416	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-A40-196-080	0E	C-ZENER,UD26.2B	C418	87-010-197-080	0E	C-CAP,S 0.01-25 K BAV1>
				C420	87-010-197-080	0E	C-CAP,S 0.01-25 K B
				C421	87-012-140-080	0E	C-CAP,S 470P-50 J CH
MAIN VCD C.B				C422	87-010-184-080	0E	C-CAP,S 3300P-50 K B
C101	87-010-197-080	0E	C-CAP,S 0.01-25 K B<D>	C423	87-010-175-080	0E	C-CAP,S 560P-50 J CH
C102	87-010-550-040	0E	CAP,E 100-6.3 5L SRE<D>	C424	87-010-317-080	0E	C-CAP,S 39P-50 J CH
C103	87-010-318-080	0E	C-CAP,S 47P-50 J CH<D>	C425	87-012-140-080	0E	C-CAP,S 470P-50 J CH
C104	87-010-197-080	0E	C-CAP,S 0.01-25 K B	C426	87-010-197-080	0E	C-CAP,S 0.01-25 K B
C105	87-010-318-080	0E	C-CAP,S 47P-50 J CH				
C106	87-010-549-040	0E	CAP,E 47-6.3 M 5L SRE	C488	87-010-197-080	0E	C-CAP,S 0.01-25 K B
C107	87-012-156-080	0E	C-CAP,S 220P-50 J CH GRM	C501	87-010-550-040	0E	CAP,E 100-6.3 5L SRE
C108	87-010-184-080	0E	C-CAP,S 3300P-50 K B	C502	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C012
C109	87-010-194-080	0E	C-CAP,S 0.047-25 Z F	C505	87-010-313-080	0E	C-CAP,S 18P-50 J CH
C111	87-010-197-080	0E	C-CAP,S 0.01-25 K B	C506	87-010-313-080	0E	C-CAP,S 18P-50 J CH
C112	87-012-358-080	0E	C-CAP,S 0.47-10 Z F	C507	87-010-197-080	0E	C-CAP,S 0.01-25 K B
C113	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012	C508	87-010-178-080	0E	C-CAP,S 1000P-50 K B
C114	87-010-550-040	0E	CAP,E 100-6.3 5L SRE	C509	87-010-178-080	0E	C-CAP,S 1000P-50 K B
C115	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012	C510	87-010-178-080	0E	C-CAP,S 1000P-50 K B
C119	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012	C511	87-010-178-080	0E	C-CAP,S 1000P-50 K B
C121	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012	C512	87-010-498-040	0E	CAP,E 10-16 M 5L SRE
C130	87-010-178-080	0E	C-CAP,S 1000P-50 K B	C513	87-010-498-040	0E	CAP,E 10-16 M 5L SRE
C201	87-010-499-040	0E	CAP,E 22-6.3 M 5L SRE	C514	87-010-318-080	0E	C-CAP,S 47P-50 J CH
C203	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012	C515	87-010-318-080	0E	C-CAP,S 47P-50 J CH
C204	87-010-316-080	0E	C-CAP,S 33P-50 J CH	C516	87-010-197-080	0E	C-CAP,S 0.01-25 K B
C205	87-010-316-080	0E	C-CAP,S 33P-50 J CH	C601	87-010-060-040	0E	CAP,E 100-16 M 7L SRE
C206	87-010-499-040	0E	CAP,E 22-6.3 M 5L SRE	C602	87-010-432-040	1B	CAP,AS 10-16 M SC
C207	87-010-197-080	0E	C-CAP,S 0.01-25 K B	C603	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C012
C208	87-010-197-080	0E	C-CAP,S 0.01-25 K B	C604	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C012
C209	87-010-197-080	0E	C-CAP,S 0.01-25 K B	C605	87-A10-222-040	1B	CAP,AS 22-10 OS
				C606	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C012
				C607	87-012-140-080	0E	C-CAP,S 470P-50 J CH
				C616	87-010-552-040	0E	CAP,E 22-16 M 5L SRE
				C651	87-010-101-080	0E	CAP,E 220-16 SME
				C652	87-010-496-040	0E	CAP,E 3.3-50 M 5L SRE

BLOCK DIAGRAM



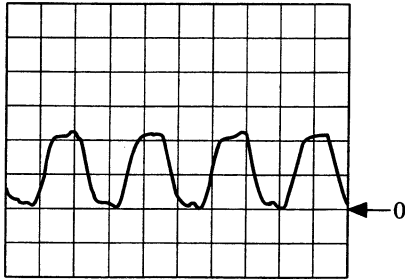


SCHEMATIC DIAGRAM-1

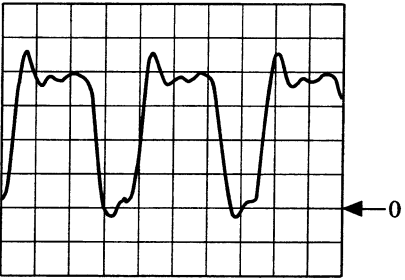


WAVE FORM

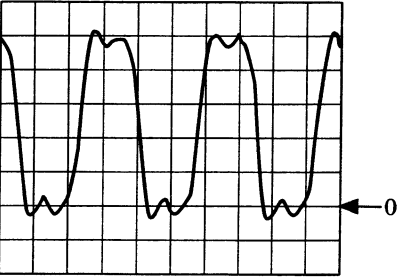
① IC301 Pin ⑩ (XTLIN)
40.5MHz
VCD PLAY
TV MODE • NTSC
• PAL
• PAL AUTO



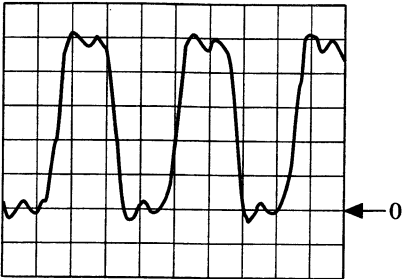
② IC301 Pin ⑩ (VCLK)
27MHz±1350Hz
VCD PLAY
TV MODE • NTSC
• PAL
• PAL AUTO



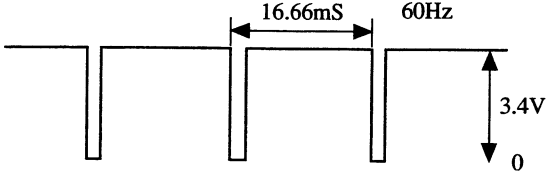
28.375MHz
CDG PLAY
TV MODE • PAL
• PAL AUTO



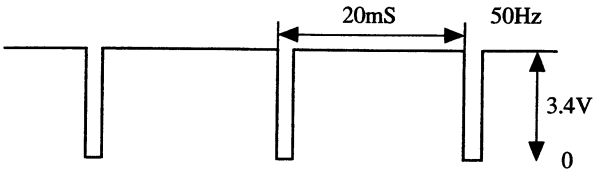
28.6363MHz
CDG PLAY
TV MODE • NTSC



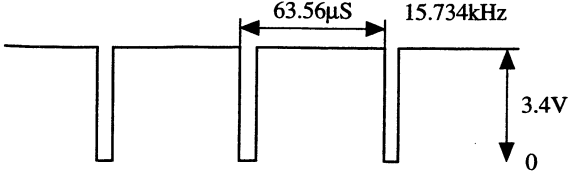
③ IC301 Pin ⑨ (V SYNC)
VCD, CDG PLAY
TV MODE: • NTSC
• PAL AUTO



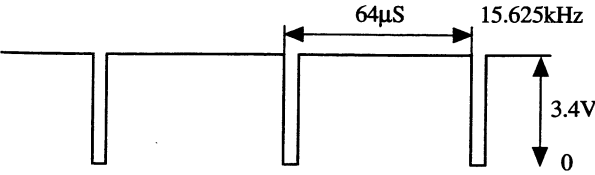
VCD, CDG PLAY
TV MODE: • PAL



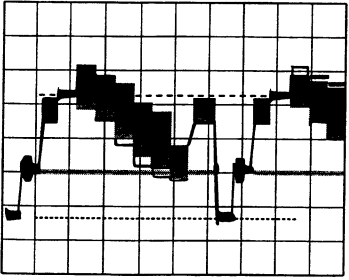
④ IC301 Pin ⑨ (H SYNC)
VCD, CDG PLAY
TV MODE: • NTSC
• PAL AUTO



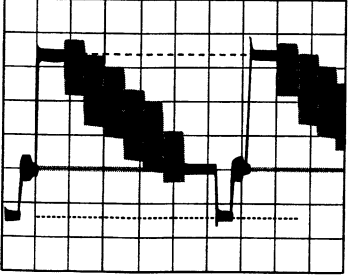
VCD, CDG PLAY
TV MODE: • PAL



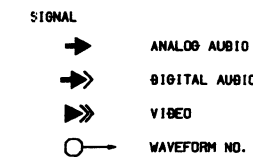
⑤ VIDEO OUT
C407 ⊖ side
CDG PLAY: CD-T03 TRACK2
TV MODE: • NTSC



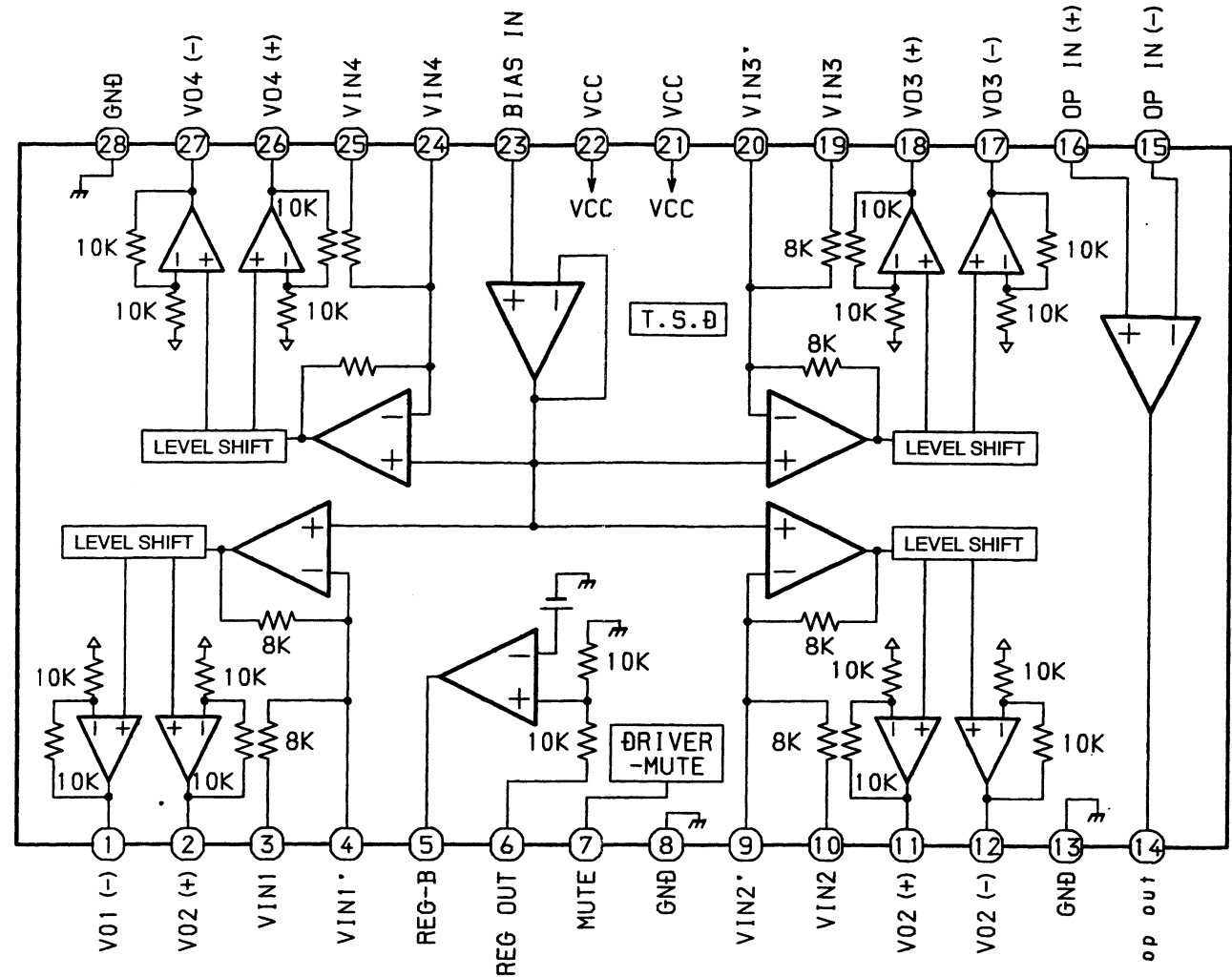
VCD PLAY: CD-T05 TRACK4
TV MODE: • NTSC



TO/FROM ☒ VCB MAIN C.B (1/2)



IC BLOCK DIAGRAM
IC, BA6791FP



IC DESCRIPTION
IC, CXD2500BQ

端子番号	端子名称	I/O	機能説明
1	FOK	I	フォーカスOK入力端子。SENS出力と、サーボ・オートシーケンサに用いる。
2	FSW	O	スピンドルモータの出力フィルタ切り換え出力。
3	MON	O	スピンドルモータのON-OFFコントロール出力。
4	MDP	O	スピンドルモータのサーボ制御。
5	MDS	O	スピンドルモータのサーボ制御。
6	LOCK	O	GFSを、460Hzでサンプリングし、GFSが“H”の時H出力。8回連続“L”の場合“L”出力。
7	NC	—	未使用。
8	VCOO	O	アナログEFM PLL用発振回路出力。
9	VCOI	I	アナログEFM PLL用発振回路入力。fLOCK=8.6436MHz
10	TEST	I	TEST用端子通常GND。
11	PDO	O	アナログEFM PLL用チャージポンプ出力。
12	VSS	—	GND
13	NC	—	未使用。
14	NC	—	未使用。
15	NC	—	未使用。
16	VPCO	O	バリピッチ用PLLチャージポンプ出力。
17	VCKI	I	バリピッチ用外付VCOからの、クロック入力。fc center=16.9344MHz
18	FILO	O	マスターPLL用(スレーブ=デジタルPLL) フィルター出力。
19	FILI	I	マスターPLL用フィルター入力。
20	PCO	O	マスターPLL用チャージポンプ出力。
21	AVSS	—	アナログGND。
22	CLTV	I	マスター用VCOコントロール電圧入力。
23	AVDD	—	アナログ電源。(+3.5V)
24	RF	I	EFM信号入力。
25	BIAS	I	アシンメトリ回路定電流入力。
26	ASYI	I	アシンメトリコンパレート電圧入力。
27	ASYO	O	EFMフルスイング出力 (L=VSS, H=VDD)
28	ASYE	I	L: アシンメトリ回路OFF H: アシンメトリ回路ON。
29	NC	—	未使用。
30	PSSL	I	オーディオデータ出力モード切換入力。“L” でシリアル出力 “H” でパレル出力。
31	WDCK	O	48ビットスロット用D/Aインターフェース。ワードクロック f=2Fs
32	LRCK	O	48ビットスロット用D/Aインターフェース。LRクロック f=Fs
33	VDD		電源 (+3.5V)。
34	S DATA	O	PSSL= “H” の時DA16 (MSB) 出力。PSSL= “L” の時48ビットスロットのシリアルデータ。(2s' COMP, MSBファースト)
35	BCLK	O	PSSL= “H” の時DA15出力。PSSL= “L” の時48ビットスロットのビットクロック。
36	NC	O	PSSL= “H” の時DA14出力。PSSL= “L” の時64ビットスロットのシリアルデータ。(2s' COMP, MSBファースト)

共通部分は、下記のページを参照して下さい。
Refer to the following pages for the common section.

- IC DESCRIPTION
CXA1782BQ..... 24ページ参照
See page 28
- IC BLOCK DIAGRAM
TA7291S 23ページ参照
See page 23
- MECHANICAL EXPLODED VIEW/PARTS LIST
40ページ参照
See page 40

端子番号	端子名称	I/O	機 能 説 明
37	NC	O	PSSL= “H” の時DA13出力。PSSL= “L” の時64ビットスロットのビットクロック。
38	NC	O	PSSL= “H” の時DA12出力。PSSL= “L” の時64ビットスロットのLRクロック。
39	GTOP	O	PSSL= “H” の時DA11出力。PSSL= “L” の時GTOP出力。
40	XUGF	O	PSSL= “H” の時DA10出力。PSSL= “L” の時XUGF出力。
41	XPLCK	O	PSSL= “H” の時DA09出力。PSSL= “L” の時XPLCK出力。
42	GFS	O	PSSL= “H” の時DA08出力。PSSL= “L” の時GFS出力。
43	RFCK	O	PSSL= “H” の時DA07出力。PSSL= “L” の時RFCK出力。
44	C2PO	O	PSSL= “H” の時DA06出力。PSSL= “L” の時C2PO出力。
45	XRAOF	O	PSSL= “H” の時DA05出力。PSSL= “L” の時XRAOF出力。
46	MNT3	O	PSSL= “H” の時DA04出力。PSSL= “L” の時MNT3出力。
47	MNT2	O	PSSL= “H” の時DA03出力。PSSL= “L” の時MNT2出力。
48	MNT1	O	PSSL= “H” の時DA02出力。PSSL= “L” の時MNT1出力。
49	MNT0	O	PSSL= “H” の時DA01出力。PSSL= “L” の時MNT0出力。
50	APTR	O	アパーチャ補正用コントロール出力。Rchの時 “H” 。
51	APTL	O	アパーチャ補正用コントロール出力。Lchの時 “H” 。
52	VSS	—	GND
53	XTAI	I	16.9344MHzのXtal発振回路入力。又は33.8688MHz入力。
54	XTAO	O	16.9344MHzのXtal発振回路出力。
55	XTSL	I	Xtal選択入力端子。Xtalが、16.9344MHzの時 “L” 。33.8688MHzの時 “H” にする。
56	FSTT	O	53, 54端子の、2/3分周出力。バリピッチで変化しない。
57	C4M	O	4.2336MHz出力。バリピッチされた時、同時に変化する。
58	C16M	O	16.2336MHz出力。バリピッチされた時、同時に変化する。
59	MD2	I	Digital-Out ON/OFFコントロール、“H” でON、“L” でOFFする。
60	DOUT	O	Digital-Out出力端子。
61	EMPH	O	再生Discがエンファシス有りの時 “H” 出力。無しの時 “L” 出力。
62	WFCK	O	WFCK (Write Frame Clock) 出力。
63	SCOR	O	サブコードシンクS0かS1どちらか検出された時 “H” 出力。
64	SBSO	O	SubP～Wのシリアル出力。
65	EXCK	I	SBSOリード・アウト用、クロック入力。
66	SQSO	O	SubQ 8bit及びPCMピーク、レベルデータ16bit出力。
67	SQCK	I	SQSOリード・アウト用、クロック入力。
68	MUTE	I	“H” でミュート。“L” で解除。
69	SENS	O	SENS出力。CPUへ出力。
70	XRST	I	システムリセット。“L” でリセット。
71	DATA	I	CPUより、シリアルデータ入力。
72	XLAT	I	CPUより、ラッチ入力。立下がり、シリアルデータをラッチ。
73	VDD	—	電源 (+3.5V)
74	CLOK	I	CPUより、シリアルデータ転送クロック入力。
75	SEIN	I	SSPより、センサ入力。

端子番号	端子名称	I/O	機 能 説 明
76	CNIN	I	トラックジャンプ数カウント信号入力。
77	DATO	O	SSPへシリアルデータ出力。
78	XLTO	O	SSPへシリアルデータラッチ出力。立下がりでラッチ。
79	CLKO	O	SSPへシリアルデータ転送クロック出力。
80	MIRR	I	ミラー信号入力。オートシーケンサで、128トラック以上のジャンプに使う。

IC, SM5877AM

端子番号	端子名称	I/O	機 能 説 明
1	MUTE	I	MODE=H: ソフトミュートON/OFF端子。(Hでミュート) MODE=L: アッテネータレベルDOWN/UP端子。(HでDOWN)
2	DEEM	I	ディエンファシスON/OFF端子。(HでディエンファシスON)
3	CKO	O	発振部クロック出力。(16.9344MHz)
4	DVSS	—	デジタルVSS端子。
5	BCKI	I	ビットクロック入力端子。
6	DI	I	シリアルデータ入力端子。
7	DVDD	—	デジタルVDD端子。
8	LRCl	I	サンプルレートクロック (fs) 入力端子。(H=Lch/L=Rch)
9	TSTN	I	LSIのテスト用入力。(Lでテスト)
10	TO1	O	テスト用出力1。(通常時Lowレベル出力)
11	AVDDL	—	アナログVDD端子。(L-ch用)
12	LO	O	L-chアナログ出力端子。
13	AVSS	—	アナログVSS端子。
14	RO	O	R-chアナログ出力端子。
15	AVDDR	—	アナログVDD端子。(R-ch用)
16	MUTEO	O	インフィニティ・ゼロ検出出力。
17	XVDD	—	X'tal系VDD端子。
18	XTI	I	X'tal発振端子。(又は、外部クロック入力端子16.9344MHz)
19	XTO	O	X'tal発振端子。
20	XVSS	—	X'tal系VSS端子。
21	DS	I	倍速／ノーマル再生モード選択。(Hで倍速再生)
22	RSTN	I	リセット端子。(Lでリセット)
23	MODE	I	ソフトミュート／アッテネータモード選択。(Hでソフトミュートモード)
24	ATCK	I	アッテネータレベル設定クロック。(MODE=Hの時は、無視)

IC, MB89627

端子番号	端子名称	I/O	機 能 説 明
1	CCLK	O	SSP、DSPコントロールクロック。
2	DATA	O	SSP、DSPコントロールクデータ。
3	SENS	I	SSP、DSPステータス。
4	XLAT	O	SSP、DSPコマンドラッチ。
5	XRST	O	SSP、DSPリセット。
6	TVMSW	O	OFF/NTSC/PAL/PAL60 AUTO/AUTO/TEST。*注参照。
7	DMUTE	O	デジタルミュート。
8	AMUTE	O	アナログミュート。
9	LDON	O	サーボ基板電源ON。
10	VCDRST	O	ビデオCDリセット。
11	OPTON	O	光学デジタル出力ON。
12	VCC	—	A/DコンバータV _{cc} 。
13	VCC	—	A/DコンバータV _{ref} 。
14	VSS	—	A/DコンバータV _{ss} 。
15	HOSTIRQ	I	ホストCPUインタラプトリクエスト。
16	SCOR	I	サブコードシンク0(サブコードIRQ)。
17	ILSW	I	内側リミットスイッチ。
18	VCDIRQ	I	ビデオCDデコーダインタラプトリクエスト。
19	N. C.	—	未使用。
20	RST	I	CPUリセット。
21	MODE0	I	CPUモード(プルダウン)。
22	MODE1	I	CPUモード(プルダウン)。
23	CLKIN	O	8 MHz システムクロック。
24	CLKOUT	I	8 MHz システムクロック。
25	VSS	—	GND。
26	ALE	O	アドレスラッチストローブ。
27	RD	O	データリードストローブ。
28	WR	O	データライトストローブ。
29	CLK	O	クロック出力。
30	READY	I	ビデオCDデコーダレディ。
31	OSDCS	O	OSDCイネーブル。
32	OSDCLK	O	OSDCデータクロック。
33	OSDSIN	O	OSDCデータ。
34~41	A8~A15	O	アドレスバス8~15。
42~49	AD0~AD7	I/O	アドレスバス0~7。
50	VSS	—	GND。
51	VCD/CDG	O	ビデオCD/CDGスイッチ。
52	HCLK	I	ホストCPUコントロールクロック。
53	ST	O	ホストCPU送信データ。
54	RT	I	ホストCPU受信データ。
55	TRACK	I	トラバースカウンタ。

端子番号	端子名称	I/O	機 能 説 明
56	ENCRST	O	ビデオエンコーダリセット。
57	DVCC	—	DVCC。
58	PAL/PAL60	O	PAL/PAL60スイッチ。
59	XNTSC	O	PAL/NTSCスイッチ。
60	SQCK	O	サブコードQリードクロック。
61	SQSO	I	サブコードQシリアルデータ。
62	BUSY	I/O	ホストCPUインターフェースビジー信号。
63	FOK	I	フォーカスサーボOK検出。
64	GFS	I	フレームシンク検出

NOTE:

- ・マイコンのアナログ入力 (TVMSW:6ピン) を下記の通り7分割しコントロールします。
- ・出力は、PAL/PAL60 (58ピン)、XNTSC (59ピン) の2つのポートとIC301 (CL484) に対してのコマンド設定 (Set Video Format) です。

TVMSW(6ピン)		DISCのエンコード方式	TV出力モード	PAL/PAL60 (58ピン)	XNTSC (59ピン)	Set Video Format
電圧(V)	モード					
5.00	OFF	—	未使用(NTSC出力モード)			
4.58						
3.75	NTSC	—	NTSC	H	L	NTSC
2.92	PAL	—	PAL	H	H	PAL
2.08	PAL60	—	PAL60	L	H	NTSC
1.25	PAL AUTO	NTSC	PAL60	L	H	NTSC
		PAL	PAL	H	H	PAL
	AUTO	NTSC	NTSC	H	L	NTSC
		PAL	PAL	H	H	PAL
0.42	TEST	—	サーボ回路調整用(NTSC出力モード)			
0.00						

- *1 DISCのエンコード方式の判別は、MPEGデータのV_SIZE (1A1h/Word) から判断する。
- *2 サーボ回路調整用とは、調整時 (可変抵抗を操作中) にサーボが外れすぎるとエマージェンシー処理に入ってしまうので、その処理に入らないようにしている。
- *3 上記の他、ENCRST (56ピン) は、TV Encoderに対するリセット信号でIC401 (BU1417AK) のCDGSW、NTB、CVSY、HSY、PIXCLK、GCLK、PAL60B、VCLKの各入力ポートが変化したときにアクティブ“L”のパルスを出力する。

- ① CD部の基板に電源が入ったとき
- ② TOCを読み始めるとき
- ③ 上記のようなモード変化時

- ・ TVMSW切り替え
- ・ Video CD Discの取り替えによるエンコード方式の切り替え
- ・ Video CD DiscとCD-DAまたはCD-Gとの取り替え

IC, BU1417AK

端子番号	端子名称	I/O	機能説明
1	BOSD	I	OSDブルーデータ入力。
2	GD0	I	グリーンデータビット0 (LSB)。
3～8	GD1～GD6	I	グリーンデータビット1～6。
9	GND	—	ディジタルGND。
10	GD7	I	グリーンデータビット7 (MSB)。
11	BD0	I	ブルーデータビット0 (LSB)。
12～14	BD1～BD3	I	ブルーデータビット1～3。
15	OSDSW	I	OSD入力イネーブル。
16	CDGSWB	I	Video-C/CD-G選択。
17～19	BD4～BD6	I	ブルーデータビット4～6。
20	BD7	I	ブルーデータビット7 (MSB)。
21	GND	—	ディジタルGND。
22	NTB	I	Video-NTSC/PAL選択。
23、24	IM0、IM1	I	入力モードセットビット0、1。
25、26	TEST1、TEST2	I	通常GNDへプルダウン。
27	CVSY	I	C-SYNC又はV-SYNC入力。
28	HSY	I	H-SYNC入力。
29	PIXCLK	O	内部クロックの1/2周波数。
30	BLKB	I	データブランキング入力イネーブル。
31	VDD	—	ディジタルVDD。
32	INT	I	インターレース/ノンインターレース。
33	SLABEB	I	マスター/スレーブモードセット。
34	ADDH	I	ノンインターレース時1ライン追加。
35	VREF	I	基準電圧 (1.29 V)。
36	CGND	—	クロマ出力GND。
37	COUT	O	クロマ出力。
38	VGND	—	コンポジット出力GND。
39	VOUT	O	コンポジット出力。
40	AVSS	—	アナログ (DAC、VREF) GND。
41	NC	—	未使用。
42	IR	I	基準抵抗 (1.2 K)。
43	AVDD	—	アナログ (DAC、VREF) VDD。
44	YGND	—	ルミナンス出力GND。
45	YOUT	O	ルミナンス出力。
46	G4FSC	I	GNDへプルダウン。
47	GCLK	I	CD-Gへのビデオクロック入力。
48	YCOFF	I	DAC (YOUT、COUT) OFF。
49	YFILON	I	GNDへプルダウン。
50	PAL60B	I	NTB = HIGH時PAL60 ON。
51	VCLK	I	VCDへのビデオクロック入力。
52	RSTB	I	ロジック部イニシアルリセット。

端子番号	端子名称	I/O	機 能 説 明
53	CLKSW	I	入力クロックイネーブル分割。
54	RD0	I	レッドデータビット0 (LSB)。
55、56	RD1、RD2	I	レッドデータビット1、2。
57	ROSD	I	OSDレッドデータ入力。
58～60	RD3～RD5	I	レッドデータビット3～5。
61	VDD	—	デジタルGND。
62	RD6、RD7	I	レッドデータビット6。
63	GOSD	I	レッドデータビット7。

IC, CL484

端子番号	端子名称	I/O	機能説明
1	HSEL2	I	ホスト・アドレス・バス。
2	-DS	I	データ・ストロープ。
3	R/-W	I	リード/ライト。
4	CFLEVEL	O	符合化データFIFOレベルステータス。オープンドレイン。
5	-DACK	O	ホスト・データ・アクノリッジ。オープンドレイン。
6	HD0	I/O	ホスト・データ・バス。
7	VDD3	—	電源。3.3Vで使用。
8、9	HD1、HD2	I/O	ホスト・データ・バス。
10	VSS	—	グラウンド。
11～15	HD3～HD7	I/O	ホスト・データ・バス。。
16	VSS	—	グラウンド。
17	-TEST	I	テスト端子。通常はHighに固定。
18	VSS	—	グラウンド。
19	XTL IN	I	グローバルロック 40.5MHz。
20	XTL OUT	O	グローバルロック 40.5MHz。
21、22	VDD3	—	電源。3.3Vで使用。
23～28	MD0～MD5	I/O	メモリ・データ・バス。
29	VDD3	—	電源。3.3Vで使用。
30、31	MD6、MD7	I/O	メモリ・データ・バス。
32、33	-MCE0、-MCE1	O	チップ・イネーブル。
34～37	MD8～MD11	I/O	メモリ・データ・バス。
38	VSS	—	グラウンド。
39～42	MD12～MD15	I/O	メモリ・データ・バス。
43	VDDMAX	—	電源。5.0Vで使用。
44	-LCAS	O	下位カラム・アドレス・ストロープ。
45	-LCASIN	I	下位データ・ラッチ・イネーブル。
46	VSS	—	グラウンド。
47	-MWE	O	ライト・イネーブル。
48	-UCAS	O	上位カラム・アドレス・ストロープ。
49	VDD3	—	電源。3.3Vで使用。
50	-UCASIN	I	上位データ・ラッチ・イネーブル。
51、52	RAS0、RAS1	O	ロー・アドレス・ストロープ。
53～57	MA9～MA5	O	メモリ・アドレス・バス。
58	VSS	—	グラウンド。
59～63	MA4～MA0	O	メモリ・アドレス・バス。
64	RESERVED	—	リザーブ。
65	VDD3	—	電源。3.3Vで使用。
66～72	VD0～VD6	O	ピクセル・データ・バス。RGBまたは、YCbCrフォーマット。
73	VSS	—	グラウンド。
74～76	VD7～VD9	O	ピクセル・データ・バス。RGBまたは、YCbCrフォーマット。
77	VDD3	—	電源。3.3Vで使用。

端子番号	端子名称	I/O	機 能 説 明
78～80	VD10～VD12	O	ピクセル・データ・バス。RGBまたは、YCbCrフォーマット。
81	VDD3		電源。3.3Vで使用。
82～84	VD13～VD15	O	ピクセル・データ・バス。RGBまたは、YCbCrフォーマット。
85	VSS	—	グランド。
86～89	VD16～VD19	O	ピクセル・データ・バス。RGBまたは、YCbCrフォーマット。
90	VSS	—	グランド。
91～94	VD20～VD23	O	ピクセル・データ・バス。RGBまたは、YCbCrフォーマット。
95	-VSYNC or CSY	I/O	垂直同期信号。
96	-HSYNC	I/O	水平同期信号。
97	-VOE	I	ビデオ出力イネーブル。
98	VDD3	—	電源。3.3Vで使用。
99	VCLK	I/O	ビデオクロック。
100	VSS	—	グランド。
101	-RESET	I	ハードウェアリセット。
102	VSS	—	グランド。
103	CD-C2PO	I	データエラー。CD-ROMデータ入力時に使用。
104	CD-LRCK	I	LRクロック。
105	CD-DATA	I	CD-DSPからのシリアル・データ入力。
106	CD-BCK	I	CDデコーダのビット・クロック。
107	DA-LRCK	O	LRクロック。
108	DA-DATA	O	ビット・シリアル・オーディオサンプル信号。
109	DA-BCK	O	オーディオ・ビット・クロック。
110	VDD3	—	電源。3.3Vで使用。
111	DA-XCLK	I	外部オーディオ周波数クロック。
112	VDD3	—	電源。3.3Vで使用。
113	-INT	O	割り込み要求。
114	CDG-S0S1	I	ブロック・スタートSYNC。
115	HOST_ENA	I	ホスト・イネーブル。
116	RAM_ENA	I	ブートROMイネーブル。
117	CDG-VFSY	I	フレーム・スタートまたは、コンポジットSYNC。
118	DAC_EMP	O	出力エンファシス・フラグ。
119	CDDA_EMP	I	入力エンファシス・フラグ。
120	CDG-SDATA	I	サブコード・データ。
121	CDG-SCLK	I/O	サブコード・データ・クロック。
122	CDDA/VCD	O	入力データ判別。H: CDDA。L: ビデオCD。
123	VDDMAX	I	電源。5.0Vで使用。
124	FSC1	O	126ピン (FSC4) の入力CLKを1/4分周した出力。
125	VSS	—	グランド。
126	FSC4	I	分周器用入力。
127、128	HSEL0、HSEL1	I	ホスト・アドレス・バス。

IC, BU2173AF

端子番号	端子名称	I/O	機 能 説 明
1	VDD	—	デジタルVDD。
2	TSTO	O	ノーマルモード時はオープン。(テスト時に使用)
3	XTALI	I	基準発振入力。
4	XTALO	O	基準発振出力。
5	CTRLA	I	CD-G/VCDクロック切り替え端子。
6	CTRLB	I	ノーマルモード時はHに固定。
7	CTRLC	I	CD-G PAL/NTSCクロック切り替え端子。
8	TSTI	I	ノーマルモード時はVSSに接続。(テスト時に使用)
9	VSS	—	デジタル GND。
10	AVSS	—	アナログ GND。
11	FOUT3	O	未使用 ノーマルモード時はオープン。
12	VSSIO	—	I/O GND。
13	FOUT2	O	クロック出力。(2)
14	TEST	—	テストモード設定 ノーマルモード時はVSSに接続。
15	FOUT1	O	クロック出力。(1)
16	VDDIO	—	I/O VDD。
17	FOUT4	O	クロック出力。(4)
18	AVDD	—	アナログ VDD。

IC, CXD2500BQ

Pin No.	Pin Name	I/O	Description
1	FOK	I	Focus OK input terminal. Used for SENS output and servo auto sequencer.
2	FSW	O	Spindle motor output filter selection output.
3	MON	O	Spindle motor ON-OFF control output.
4	MDP	O	Spindle motor servo control.
5	MDS	O	Spindle motor servo control.
6	LOCK	O	H output when GFS is sampled at 460 Hz and GFS is H. L output when L is continuously 8 times.
7	NC	—	Not used.
8	VCOO	O	Oscillator circuit output for analog EFM PLL.
9	VCOI	I	Oscillator circuit input for analog EFM PLL. fLOCK = 8.6436 MHz.
10	TEST	I	TEST terminal. Normally GND.
11	PDO	O	Charge pump output for analog EFM PLL.
12	VSS	—	GND.
13	NC	—	Not used.
14	NC	—	Not used.
15	NC	—	Not used.
16	VPCO	O	Charge pump output for vari-pitch PLL.
17	VCKI	I	Clock input from external VCO for vari-pitch. fc center = 16.9344 MHz.
18	FILO	O	Filter output for master PLL (slave = digital PLL).
19	FILI	I	Filter input for master PLL.
20	PCO	O	Charge pump output for
21	AVSS	—	Analog GND.
22	CLTV	I	VCO control voltage input for master.
23	AVDD	—	Analog power supply. (+3.5 V)
24	RF	I	EFM signal input.
25	BIAS	I	Asymmetry circuit constant current input.
26	ASYI	I	Asymmetry compare voltage input.
27	ASYO	O	EFM full swing output (L = Vss, H = VDD.)
28	ASYE	I	L: asymmetry circuit OFF, H: asymmetry circuit ON.
29	NC	—	Not used.
30	PSSL	I	Audio data output mode selection input. Serial output at L, parallel output at H.
31	WDCK	O	D/A interface for 48-bit slot. Word clock f = 2 Fs.
32	LRCK	O	D/A interface for 48-bit slot. LR clock f = Fs.
33	VDD		Power supply. (+3.5 V)
34	S DATA	O	DA16 (MSB) output when PSSL = H. 48-bit slot serial data when PSSL = L. (2's COMP, MSB first).
35	BCLK	O	DA15 output when PSSL = H. 48-bit slot bit clock when PSSL = L.
36	NC	O	DA14 output when PSSL = H. 64-bit slot serial data when PSSL = L. (2's COMP, MSB first).
37	NC	O	DA13 output when PSSL = H. 64-bit slot bit clock when PSSL = L.
38	NC	O	DA12 output when PSSL = H. 64-bit slot LR clock when PSSL = L.

Pin No.	Pin Name	I/O	Description
39	GTOP	O	DA11 output when PSSL = H. GTOP output when PSSL = L.
40	XUGF	O	DA10 output when PSSL = H. XUGF output when PSSL = L.
41	XPLCK	O	DA09 output when PSSL = H. XPLCK output when PSSL = L.
42	GFS	O	DA08 output when PSSL = H. GFS output when PSSL = L.
43	RFCK	O	DA07 output when PSSL = H. RFCK output when PSSL = L.
44	C2PO	O	DA06 output when PSSL = H. C2PO output when PSSL = L.
45	XRAOF	O	DA05 output when PSSL = H. XRAOF output when PSSL = L.
46	MNT3	O	DA04 output when PSSL = H. MNT3 output when PSSL = L.
47	MNT2	O	DA03 output when PSSL = H. MNT2 output when PSSL = L.
48	MNT1	O	DA02 output when PSSL = H. MNT1 output when PSSL = L.
49	MNT0	O	DA01 output when PSSL = H. MNT0 output when PSSL = L.
50	APTR	O	Aperture correction control output. H when R channel.
51	APTL	O	Aperture correction control output. H when L channel.
52	VSS	—	GND.
53	XTAI	I	Input to 16.9344 MHz X'tal oscillator circuit. or 33.8688 MHz input.
54	XTAO	O	16.9344 MHz X'tal oscillator output.
55	XTSL	I	X'tal selection input. L when X'tal is 16.9344 MHz. H when 33.8688 MHz.
56	FSTT	O	2/3 divider output of the pins 53 and 54. Does not change with vari-pitch.
57	C4M	O	4.2336 MHz output. When vari-pitch is performed, it changes too.
58	C16M	O	16.2336 MHz output. When vari-pitch is performed, it changes too.
59	MD2	I	Digital-out ON/OFF control. ON at H, OFF at L.
60	DOUT	O	Digital-out terminal.
61	EMPH	O	H output when the playback disc has emphasis. L output without emphasis.
62	WFCK	O	WFCK (Write Frame Clock) output.
63	SCOR	O	H output when S0 or S1 of the subcode sync is detected.
64	SBSO	O	Serial output of Sub P to W.
65	EXCK	I	Clock input for SBSO read out.
66	SQSO	O	SubQ 8-bit and PCM peak level data. 16-bit output.
67	SQCK	I	Clock input for SQSO readout.
68	MUTE	I	Mute at H. Release at L.
69	SENS	O	SENS output. Output to CPU.
70	XRST	I	System reset. Reset at L.
71	DATA	I	Serial data input from CPU.
72	XLAT	I	Latch input from CPU. Latches serial data at fall-down edge.
73	VDD	—	Power supply (+3.5 V).
74	CLOK	I	Serial data transfer clock input from CPU.
75	SEIN	I	Sensor input from SSP.
76	CNIN	I	Track jump number counted signal input.
77	DATO	O	Serial data output to SSP.
78	XLTO	O	Serial data latch output to SSP. Latches at fall-down edge.
79	CLKO	O	Serial data transfer clock output to SSP.
80	MIRR	I	Mirror signal input. Used for jump of 128 track or more at auto sequencer.

IC, SM5877AM

Pin No.	Pin Name	I/O	Description
1	MUTE	I	MODE = H: Soft mute ON/OFF terminal. (Mute at H). MODE = L: Attenuator level DOWN/UP terminal. (DOWN at H).
2	DEEM	I	De-emphasis ON/OFF terminal. (De-emphasis ON at H).
3	CKO	O	Oscillator clock output. (16.9344 MHz).
4	DVSS	—	Digital VSS terminal.
5	BCKI	I	Bit clock input terminal.
6	DI	I	Serial data input terminal.
7	DVDD	—	Digital VDD terminal.
8	LRCI	I	Sample rate clock (fs) input terminal. (H = L ch/L = R ch).
9	TSTN	I	LSI test input.
10	TO1	O	Test output 1. (Normally low level output).
11	AVDDL	—	Analog VDD terminal. (For L ch).
12	LO	O	Left channel analog output terminal.
13	AVSS	—	Analog VSS terminal.
14	RO	O	Right channel analog output terminal.
15	AVDDR	—	Analog VDD terminal. (For R ch).
16	MUTEO	O	Infinity zero detection output.
17	XVDD	—	X'tal system VDD terminal.
18	XTI	I	X'tal oscillator terminal. (Or external clock input terminal of 16.9344 MHz).
19	XTO	O	X'tal oscillator terminal.
20	XVSS	—	X'tal system VSS terminal.
21	DS	I	Double-speed/normal playback selection. (Double-speed at H).
22	RSTN	I	Reset terminal. (Reset at L).
23	MODE	I	Soft mute/Attenuator mode selection. (Soft mute at H).
24	ATCK	I	Attenuator level setup clock (Ignored when MODE = H).

IC, MB89627

Pin No.	Pin Name	I/O	Description
1	CCLK	O	SSP, DSP Control Clock.
2	DATA	O	SSP, DSP Control Data.
3	SENS	I	SSP, DSP Status.
4	XLAT	O	SSP, DSP Command Latch.
5	XRST	O	SSP, DSP Reset.
6	TVMSW	O	OFF/NTSC/PAL/PAL60/PAL AUTO/AUTO/TEST. *NOTE
7	DMUTE	O	Digital Mute.
8	AMUTE	O	Analog Mute.
9	LDON	O	Servo PCB Power on.
10	VCDRST	O	Video CD Reset.
11	OPTON	O	Optical Digital Output ON.
12	VCC	—	A/D Converter VCC.
13	VCC	—	A/D Converter VREF.
14	VSS	—	A/D Converter VSS.
15	HOSTIRQ	I	Host CPU Interrupt Request.
16	SCOR	I	Subcode Sync 0. (Subcode IRQ)
17	ILSW	I	Inter Limit Switch.
18	VCDIRQ	I	Video CD Decoder Interrupt Request.
19	N. C.	I	Not used.
20	RST	I	CPU Reset.
21	MODE0	I	CPU MODE. (Pull-down)
22	MODE1	I	CPU MODE. (Pull-down)
23	CLKIN	O	8MHz System Clock.
24	CLKOUT	I	8MHz System Clock.
25	VSS	—	GND.
26	ALE	O	Address Latch Strobe.
27	RD	O	Data Read Strobe.
28	WR	O	Data Write Strobe.
29	CLK	O	Clock out.
30	READY	I	Video CD Decoder Ready.
31	OSDCS	O	OSDC Enable.
32	OSDCLK	O	OSDC Data Clock.
33	OSDSIN	O	OSDC Data.
34-41	A8-A15	O	Address Bus 8-15.
42-49	AD0-AD7	I/O	Address/Data Bus 0-7.
50	VSS	—	GND.
51	VCD/CDG	O	Video CD/CDG Switch.
52	HCLK	I	Host CPU Control Clock.
53	ST	O	Host CPU Control Send Data.
54	RT	I	Host CPU Control Receive Data.
55	TRACK	I	Travase Counter.

Pin No.	Pin Name	I/O	Description
56	ENCRST	O	Video Encoder Reset.
57	DVCC	—	DVCC.
58	PAL/PAL60	O	PAL/PAL60 Switch.
59	XNTSC	O	PAL/NTSC Switch.
60	SQCK	O	Subcode Q Read Clock.
61	SQSO	I	Subcode Q Serial Data.
62	BUSY	I/O	Host CPU I/F Busy Signal.
63	FOK	I	Focus Servo OK Detect.
64	GFS	I	Frame Sync Detect.

Note

- Analog input (TVMSW: 6 pin) of the microprocessor is divided into 7, then controlled.
- The output are the command setting (Set Video Format) to the two ports of PAL/PAL60 (58 pin), XNTSC (59 pin) and IC301 (CL484).

TVMSW (6 pins)		DISC encoding system	TV output mode	PAL/PAL60 (58 pins)	XNTSC (59 pins)	Set Video Format
Volt (V)	Mode					
5.00	OFF	—	Not used (NTSC output mode).			
4.58	NTSC	—	NTSC	H	L	NTSC
3.75	PAL	—	PAL	H	H	PAL
2.92	PAL60	—	PAL60	L	H	NTSC
2.08	PAL AUTO	NTSC	PAL60	L	H	NTSC
		PAL	PAL	H	H	PAL
1.25	AUTO	NTSC	NTSC	H	L	NTSC
		PAL	PAL	H	H	PAL
0.42	TEST	—	For servo circuit adjustment (NTSC output mode).			
0.00						

- *1 As to identification of the disc encoding system, it is identified from the V_SIZE (1A1h/word) of the MPEG data.
- *2 “For servo circuit adjustment” is the process during adjustment (when variable resistor is operated by service engineer) that the microprocessor enters the emergency process routine if the servo system goes extremely out of the servo range.
- *3 In addition to the above, ENCRST (56 pin) is the reset signal for TV encoder, issues the active “L” pulse when each of the input port of CDGSW, NTB, CVSY, HSY, PIXCLK, GCLK, PAL60B and VCLK of IC401 (BU1417AK) has changed as follows:
- ① When the power is supplied to the circuit boards of the CD block,
 - ② When starting to reach TOC.
 - ③ The modes have changed as follows:
 - TVMSW is switched.
 - Switching of encoding system owing to exchange of video CD disc
 - Exchange of video CD disc with the CD-DA or CD-G.

IC, BU1417AK

Pin No.	Pin Name	I/O	Description
1	BOSD	I	OSD Blue Data input.
2	GD0	I	Green Data Bit 0. (LSB)
3-8	GD1-GD6	I	Green Data Bit 1-6.
9	GND	—	Digital ground.
10	GD7	I	Green Data Bit 7. (MSB)
11	BD0	I	Blue Data Bit 0. (LSB)
12-14	BD1-BD3	I	Blue Data Bit 1-3.
15	OSDSW	I	OSD input enable.
16	CDGSWB	I	Select Video-CD/CD-G.
17-19	BD4-BD6	I	Blue Data Bit 4-6.
20	BD7	I	Blue Data Bit 7. (MSB)
21	GND	—	Digital ground.
22	NTB	I	Select NTSC/PAL mode.
23, 24	IM0, IM1	I	Input mode set Bit 0, 1.
25, 26	TEST1, TEST2	I	Normally pulldown to GND.
27	CVSY	I	C-SYNC or V-SYNC input.
28	HSY	I	H-SYNC input.
29	PIXCLK	O	1/2 Freq. of internal CL.
30	BLKB	I	Data blanking $\overline{\text{ENABLE}}$.
31	VDD	—	Digital VDD.
32	INT	I	INTERLACE/NON-INTERLACE.
33	SLABEB	I	Set mode MASTER/SLABE.
34	ADDH	I	ADD One_line at Non-inter.
35	VREF	I	Reference voltage. (1.29V)
36	CGND	—	Chroma output ground.
37	COUT	O	Chroma output.
38	VGND	—	Composite output ground.
39	VOUT	O	Composite output.
40	AVSS	—	Analog (DAC, VREF) ground.
41	NC	—	Not used.
42	IR	I	Reference resistor. (1.2K)
43	AVDD	—	Analog (DAC, REF) VDD.
44	YGND	—	Luminance output ground.
45	YOUT	O	Luminance output.
46	G4FSC	I	Pulldown to GND.
47	GCLK	I	Video clock input for CD-G.
48	YCOFF	I	DAC (YOUT, COUT) off.
49	YFILON	I	Pulldown to GND.
50	PAL60B	I	PAL60 ON at NTB=HIGH.
51	VCLK	I	Video clock input for VCD.
52	RSTB	I	Logic part initial reset.

Pin No.	Pin Name	I/O	Description
53	CLKSW	I	Divide input CLK $\overline{\text{ENABLE}}$.
54	RD0	I	Red data Bit 0. (LSB)
55, 56	RD1, RD2	I	Red data Bit 1, 2.
57	ROSD	I	OSD Red data input.
58-60	RD3-RD5	I	Red data Bit 3-5.
61	VDD	—	Digital VDD.
62	RD6, RD7	I	Red data Bit 6, 7.
63	GOSD	I	OSD green data input.

IC, CL484

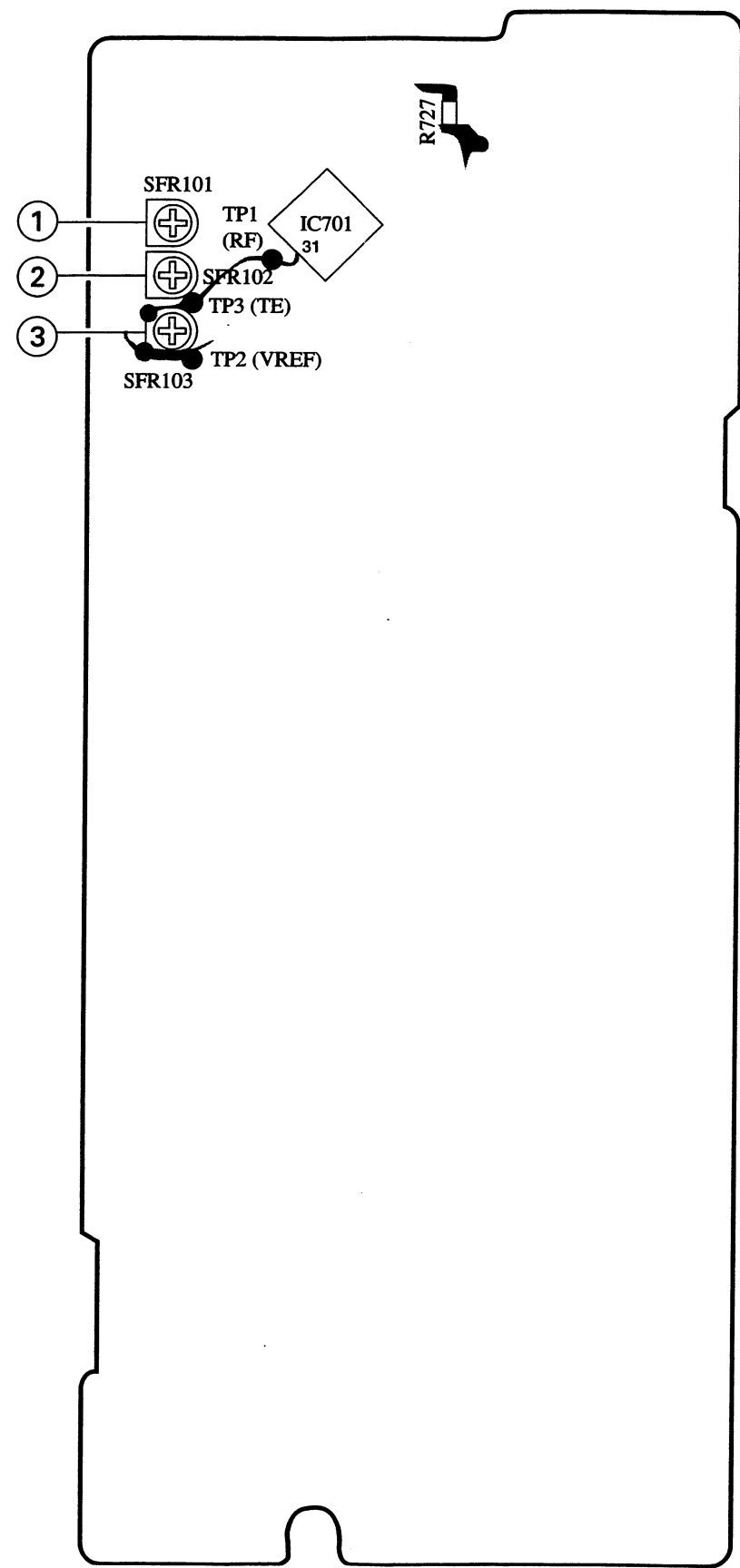
Pin No.	Pin Name	I/O	Description
1	HSEL2	I	Host address bus.
2	-DS	I	Data strobe.
3	R/-W	I	Read/write.
4	CFLEVEL	O	Coded data FIFO level status. Open drain.
5	-DACK	O	Host data acknowledge. Open drain.
6	HD0	I/O	Host data bus.
7	VDD3	—	Power supply pin. Used in 3.3 V.
8, 9	HD1, HD2	I/O	Host data bus.
10	VSS	—	GND.
11-15	HD3-HD7	I/O	Host data bus.
16	VSS	—	GND.
17	-TEST	I	Test terminal. Normally fixed to High.
18	VSS	—	GND.
19	XTL IN	I	Global clock. 40.5 MHz.
20	XTL OUT	O	Global clock. 40.5 MHz.
21, 22	VDD3	—	Power supply pin. Used in 3.3 V.
23-28	MD0-MD5	I/O	Memory data bus.
29	VDD3	—	Power supply pin. Used in 3.3 V.
30, 31	MD6, MD7	I/O	Memory data bus.
32, 33	-MCE0, -MCE1	O	Chip enable.
34-37	MD8-MD11	I/O	Memory data bus.
38	VSS	—	GND.
39-42	MD12-MD15	I/O	Memory data bus.
43	VDDMAX	—	Power supply pin. Used in 5.0 V.
44	-LCAS	O	Lower digit, column address strobe.
45	-LCASIN	I	Lower digit, data latch enable.
46	VSS	—	GND.
47	-MWE	O	Write enable.
48	-UCAS	O	Higher digit, column address strobe.
49	VDD3	—	Power supply pin. Used in 3.3 V.
50	-UCASIN	I	Higher digit, data latch enable.
51, 52	RAS0, RAS1	O	Lower address strobe.
53-57	MA9-MA5	O	Memory address bus.
58	VSS	—	GND.
59-63	MA4-MA0	O	Memory address bus.
64	RESERVED	—	Reserved.
65	VDD3	—	Power supply pin. Used in 3.3 V.
66-72	VD0-VD6	O	Pixel data bus. RGB or YCbCr format.
73	VSS	—	GND.
74-76	VD7-VD9	O	Pixel data bus. RGB or YCbCr format.
77	VDD3	—	Power supply pin. Used in 3.3 V.

Pin No.	Pin Name	I/O	Description
78-80	VD10-VD12	O	Pixel data bus. RGB or YCbCr format.
81	VDD3	—	Power supply pin. Used in 3.3 V.
82-84	VD13-VD15	O	Pixel data bus. RGB or YCbCr format.
85	VSS	—	GND.
86-89	VD16-VD19	O	Pixel data bus. RGB or YCbCr format.
90	VSS	—	GND.
91-94	VD20-VD23	O	Pixel data bus. RGB or YCbCr format.
95	-VSYNC or CSY	I/O	Vertical sync signal.
96	-HSYNC	I/O	Horizontal sync signal.
97	-VOE	I	Video output enable.
98	VDD3	—	Power supply pin. Used in 3.3 V.
99	VCLK	I/O	Video clock.
100	VSS	—	GND.
101	-RESET	I	Hardware reset.
102	VSS	—	GND.
103	CD-C2PO	I	Data error. Used during CD-ROM data input.
104	CD-LRCK	I	LR clock.
105	CD-DATA	I	Serial data input from CD-DSP.
106	CD-BCK	I	Bit clock from CD decoder.
107	DA-LRCK	O	LR clock.
108	DA-DATA	O	Bit serial audio sample signal.
109	DA-BCK	O	Audio bit clock.
110	VDD3	—	Power supply pin. Used in 3.3 V.
111	DA-XCLK	I	External audio frequency clock.
112	VDD3	—	Power supply pin. Used in 3.3 V.
113	-INT	O	Interrupt request.
114	CDG-S0S1	I	Block start sync.
115	HOST_ENA	I	Host enable.
116	RAM_ENA	I	Boot ROM enable.
117	CDG-VFSY	I	Frame start or composite sync.
118	DAC_EMP	O	Output emphasis flag.
119	CDDA_EMP	I	Input emphasis flag.
120	CDG-SDATA	I	Subcode data.
121	CDG-SCLK	I/O	Subcode data clock.
122	CDDA/VCD	O	Input data identification. H: CDDA. L: video CD.
123	VDDMAX	I	Power supply pin. Used in 5.0 V.
124	FSC1	O	Output generated by dividing-by-4 the pin-126 input CLK.
125	VSS	—	GND.
126	FSC4	I	Frequency divider input.
127, 128	HSEL0, HSEL1	I	Host address bus.

IC, BU2173AF

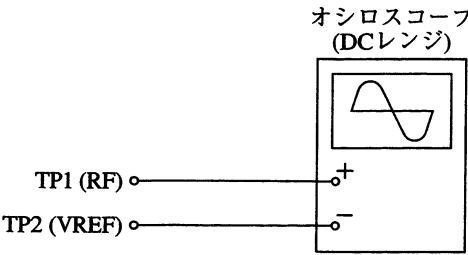
Pin No.	Pin Name	I/O	Description
1	VDD	—	Digital VDD.
2	TSTO	O	Open during normal mode. (Used in test mode.)
3	XTALI	I	Reference oscillator input.
4	XTALO	O	Reference oscillator output.
5	CTRLA	I	CD-G/VCD clock selector terminal.
6	CTRLB	I	Fixed to “H” during normal mode.
7	CTRLC	I	CD-G PAL/NTSC clock selector terminal.
8	TSTI	I	Connected to Vss during normal mode. (Used in test mode.)
9	VSS	—	Digital GND.
10	AVSS	—	Analog GND.
11	FOUT3	O	Not used. Open during normal mode.
12	VSSIO	—	I/O GND.
13	FOUT2	O	Clock output (2).
14	TEST	—	Test mode setting. Connected to Vss during normal mode.
15	FOUT1	O	Clock output (1).
16	VDDIO	—	I/O VDD.
17	FOUT4	O	Clock output (4).
18	AVDD	—	Analog VDD.

VCD MAIN C.B (PATTERN SIDE)

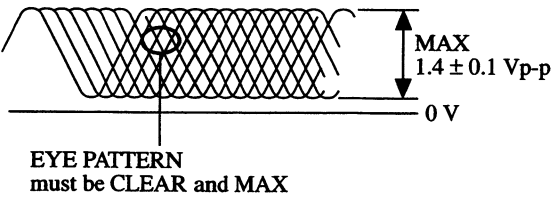


注意: ・ (10: 1) のプローブを接続して、調整して下さい。
・ 各調整には、オシロスコープの⊖側をTP2 (VREF) に接続して下さい。

1. フォーカスバイアス調整
この調整は、光学系ブロックを交換修理した場合に調整すること。

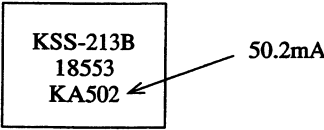


- 1) テストポイントTP1 (RF)、TP2 (VREF) にオシロスコープを接続する。
- 2) POWERスイッチをONにする。
- 3) テストディスクTCD-782 (YEDS-18) を入れて2曲目をPLAYさせる。
- 4) オシロスコープの波形の振幅が最大となり、かつ中央のひし形が、鮮明になるようにSFR11を調整する。



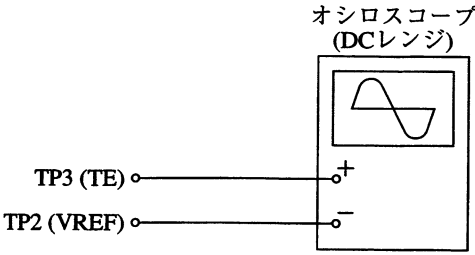
VOLT/DIV: 50mV
TIME/DIV: 0.5 μS

注意: レーザー電流の確認はR727 (10Ωの両端電圧) で行えます。レーザーピックアップの裏側のラベルの電流値に対して±6.0mAに入っていること。

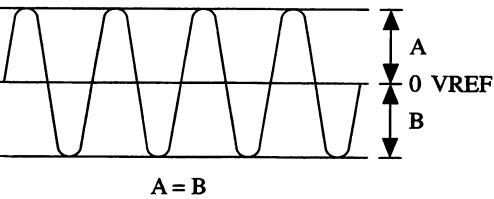


レーザー電流 I_{op} = $\frac{R727の両端電圧}{10\Omega}$

2. トラッキング・バランス調整



- 1) テストポイントTP3 (TE)、TP2 (VREF) にオシロスコープを接続する。
- 2) POWERスイッチをONにする。
- 3) テストディスクTCD-782 (YEDS-18) を入れて、▶PLAY状態にする。
- 4) SFR13を回しトラッキングゲインを絞る。
- 5) オシロスコープのトラバース波形が、下図のように上下対称になるようにSFR12を調整する。
- 6) 調整後、各端子のアースリード線ははずす。



VOLT/DIV: 20mV
TIME/DIV: 1mS

3. トラッキングゲイン調整
この調整を正確に行うためには、サーボアナライザーが必要です。しかし、このゲインはマージンを持っているため、通常では少し位ずれていてもほとんど問題はありません。したがってこの調整は行わないで下さい。フォーカス/トラッキングゲインは2軸デバイス動作時の機械的雑音と機械的ショックに対するピックアップの追従性を決めています。しかし、これは互いに相反するため、両方を満足する点に調整してあります。
- ゲインを上げると2軸デバイス動作時の雑音が増加する。
- ゲインを下げると機械的ショックに弱くなり音飛びを起こしやすくなる。
そしてゲインの調整がずれていると次頁の様な症状が出ます。

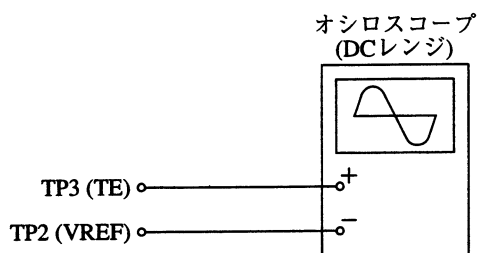
ゲイン 症状	(フォーカス)	トラッキング
● STOP→▶PLAY時,又は自動選曲時(⏮,⏭ボタンを押したとき)に演奏が始まるまでの時間が長くなる。(通常は2秒位です。)	低い	低い 又は 高い
● STOP→▶PLAY時,又は自動選曲時(⏮,⏭ボタンを押したとき)に演奏が始まらないでディスクが回転を続ける。	——	低い
● STOP→▶PLAY時,しばらくすると回転が止まる。	低い又は高い	——
● 演奏中に音がとぎれる。又、タイムカウンターの表示が進まなくなる。	——	低い
● 2軸デバイス動作時のノイズが多くなる。	高い	高い

なお、簡易調整として下記の方法があります。

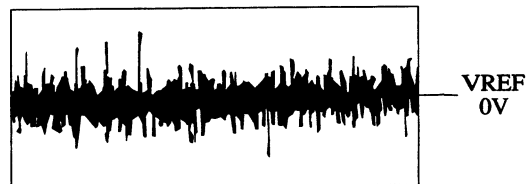
—— 簡易調整 ——

注意: 正確には調整できないため、調整を行う前にボリュームの位置を覚えておいて、簡易調整を行った後のボリュームの位置と比較して、そのずれが少ないときは元のボリュームの位置に戻しておいて下さい。

調整方法:



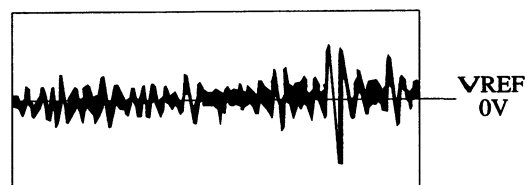
1. セットを水平に置く。
(セットを水平に置かないと2軸デバイスが重力の影響を受け、調整出来ません。)
2. テストディスクTCD-782 (YEDS-18)を入れて2曲目を再生する。
3. オシロスコープをTP3 (TE)、TP2 (VREF) に接続する。
4. オシロスコープの波形が下図の波形になるようにSFR13を調整する。(トラッキングゲイン調整)



VOLT/DIV: 50mV
TIME/DIV: 1mS

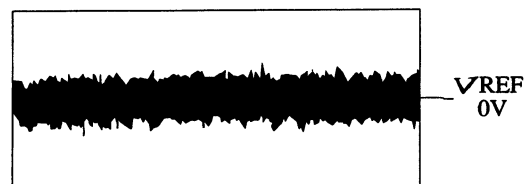
● 悪い例

トラッキングゲインが低い時
(調整されている波形と比べて基本波が表れるようになる。)



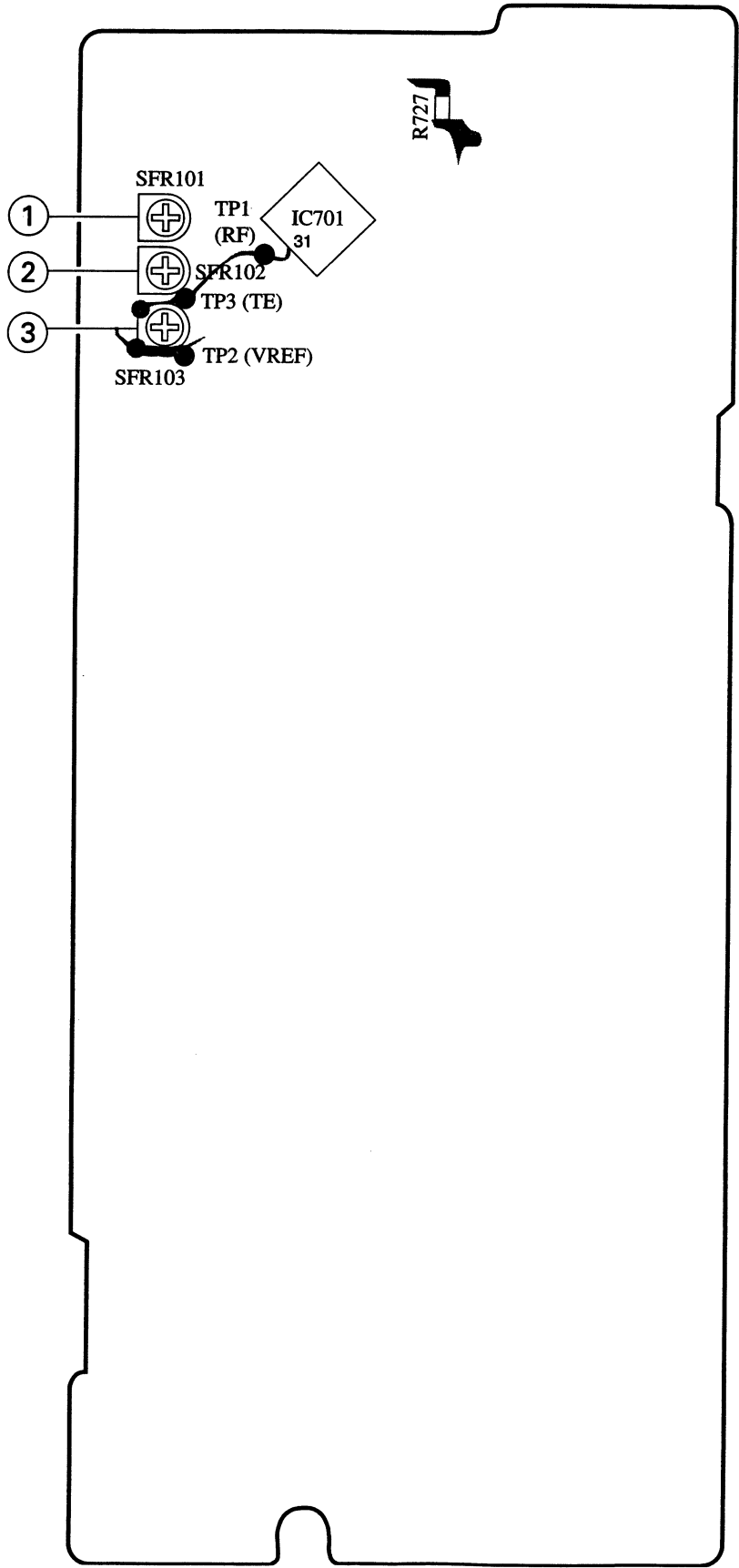
VOLT/DIV: 50mV
TIME/DIV: 1mS

トラッキングゲインが高い時
(ゲインが低い時と比べて基本波が高い)



VOLT/DIV: 50mV
TIME/DIV: 1mS

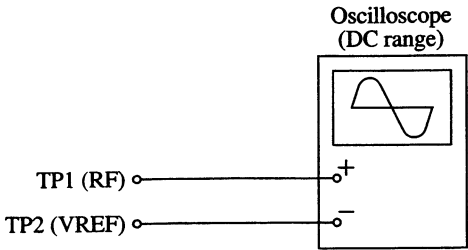
VCD MAIN C.B (PATTERN SIDE)



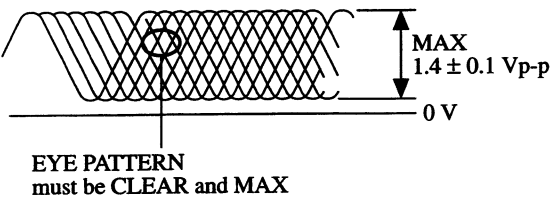
Note:

- Connect a probe (10: 1) of the oscilloscope or the frequency counter to a test point.
- During adjustment, connect (⊖) pin of an oscilloscope to TP2 (VREF).

1. Focus Bias Adjustment
- Make the focus bias adjustment when replacing and repairing the optical block.

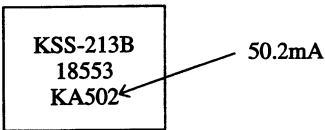


- 1) Connect an oscilloscope to test points TP1 (RF) and TP2 (VREF).
- 2) Turn on the power switch.
- 3) Insert test disc TCD-782 (YEDS-18) and play back the second composition.
- 4) Adjust SFR11 so that RF signal of test point TP1 (RF) is MAX and CLEARREST.



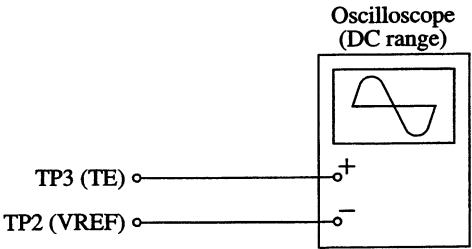
VOLT/DIV: 50mV
TIME/DIV: 0.5μS

Note: The current of the laser signal can be checked with the voltages on both sides of R727 (10Ω). The difference for the specified value shown on the level must be within ±6.0mA.

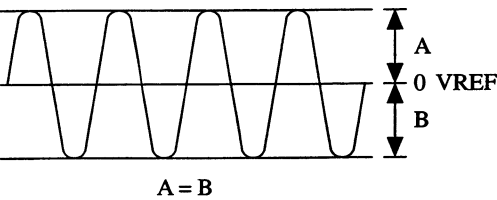


$$\text{Laser current } I_{op} = \frac{\text{Voltage across R727}}{10\Omega}$$

2. Tracking Balance Adjustment



- 1) Connect an oscilloscope to test points TP3 (TE) and TP2 (VREF).
- 2) Turn on the power switch.
- 3) Insert test disc TCD-782 (YEDS-18) and press the PLAY button.
- 4) Adjust SFR13 to decrease the tracking gain..
- 5) Adjust SFR12 so that the waveform on the oscilloscope is vertically symmetrical as shown in the figure below.
- 6) After the adjustment is completed, remove the connected lead wires from the terminals.



VOLT/DIV: 20mV
TIME/DIV: 1mS

3. Tracking Gain Adjustment

A servo analyzer is necessary in order to perform this adjustment exactly. However, this gain has a margin, so even if it is slightly off, there is no problem. Therefore, do not perform this adjustment.

Focus/tracking gain determines the pick-up follow-up (vertical and horizontal) relative to mechanical noise and mechanical shock when 2-axis device operates. However, as these reciprocate, the adjustment is at the point where both are satisfied.

- When gain is raised, the noise increases when the 2-axis device operates.
 - When gain is lowered, it is more susceptible to mechanical shock and skipping occurs more easily.
- When the gain adjustment is off, the symptoms below appear.

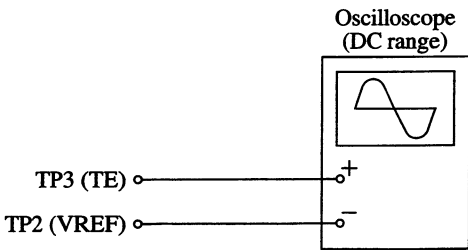
Symptoms	Gain (Focus)	Tracking
● The time until music starts becomes longer for STOP → ▶PLAY or automatic selection (⏮, ⏭ buttons pressed.) (Normally takes about 2 seconds.)	low	low or high
● Music does not start and disc continues to rotate for STOP → ▶PLAY or automatic selection (⏮, ⏭ buttons pressed.)	—	low
● Disc stops to rotate shortly after STOP → ▶PLAY.	low or high	—
● Sound is interrupted during PLAY. Or time counter display stops.	—	low
● More noises during the 2-axis device operation.	high	high

The following is simple adjustment method.

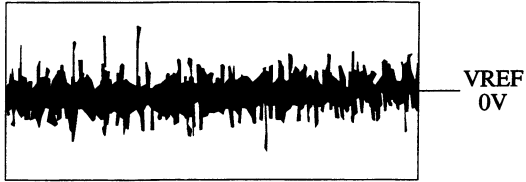
— Simple adjustment —

Note: Since the exact adjustment cannot be performed, remember the positions of the controls before the performing the adjustment. If the positions after the simple adjustment are only a little different, return the controls to the original position.

Procedure:



- 1) Keep the set horizontal. (If the set is not kept horizontally, this adjustment cannot be performed due to the gravity against the 2-axis device.)
- 2) Insert test disc TCD-782 (YEDS-18) and play back the second composition.
- 3) Connect an oscilloscope to TP3 (TE), TP2 (VREF).
- 4) Adjust SFR13 so that the waveform appears as shown in the figure below. (tracking gain adjustment)



VOLT/DIV: 50mV
TIME/DIV: 1mS

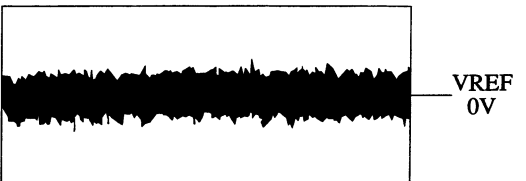
- Incorrect example

Low tracking gain
(The fundamental wave appears as compared with the waveform adjusted.)



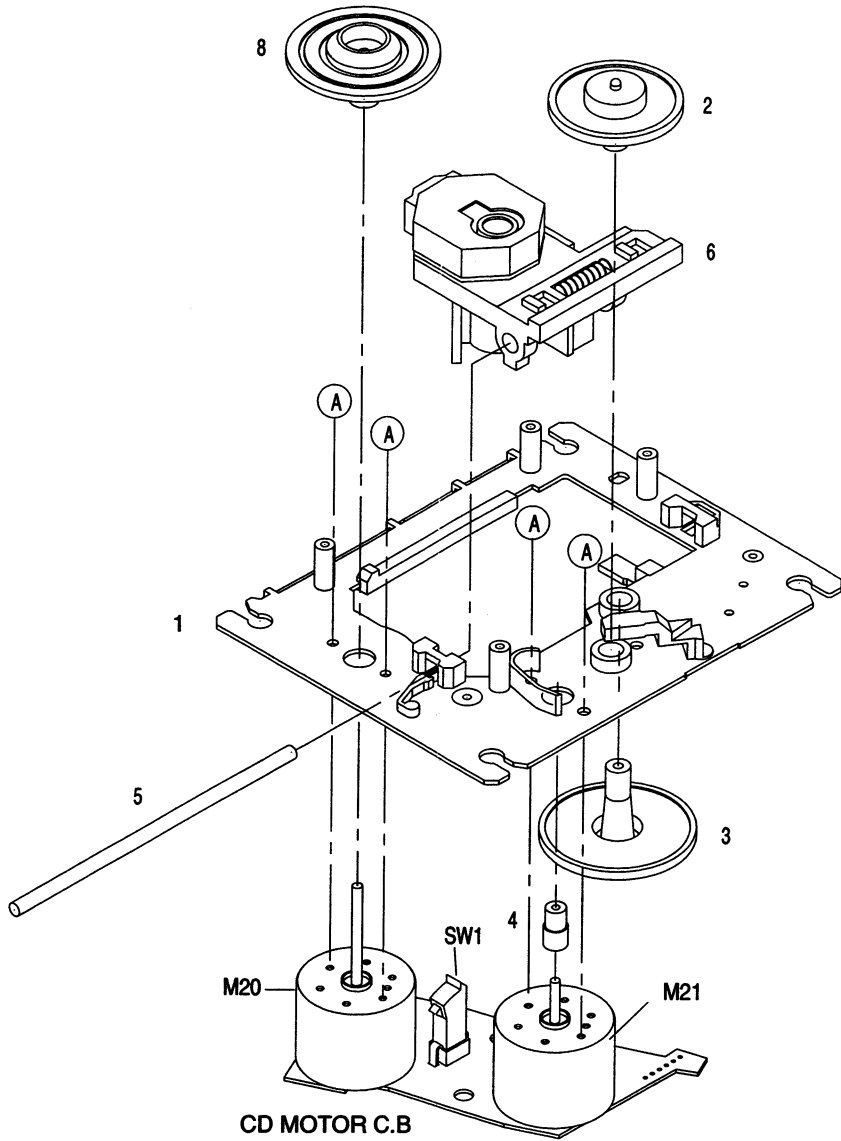
VOLT/DIV: 50mV
TIME/DIV: 1mS

High tracking gain
(The frequency of the fundamental wave is higher than that in low gain.)



VOLT/DIV: 50mV
TIME/DIV: 1mS

CD MECHANISM EXPLODED VIEW 1/1 (3ZG-2 C6N)



MODEL NO. 6ZG-1 (D, F, P, V1)
ELECTRICAL MAIN PARTS LIST

DESCRIPTIONで判断できない物は "REFERENCE NAME LIST" を参照してください。
If can't understand for Description please kindly refer to "REFERENCE NAME LIST".

REF.NO	PART NO.	KANRI NO.	DESCRIPTION	REF.NO	PART NO.	KANRI NO.	DESCRIPTION
IC	87-002-783-110	2Y	IC,CXD2500BQ	C301	87-010-549-040	0E	CAP,E 47-6.3 M 5L SRE
	87-A20-606-010	1C	IC,PQ05RD11	C302	87-010-549-040	0E	CAP,E 47-6.3 M 5L SRE
	87-017-825-010	1E	IC,GP1F32T<D>	C303	87-010-178-080	0E	C-CAP,S 1000P-50 K B
	84-ZG1-669-010	2M	C-IC,MB89627R-361	C304	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-A20-255-040	1B	C-IC,SN74LV373NS	C305	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-A20-464-040	1F	C-IC,LH5164AN-10L	C306	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-A20-252-040	0E	C-IC,SN74LV00NS	C307	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-A20-253-040	0E	C-IC,SN74LV04NS	C308	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-A20-254-040	0E	C-IC,SN74LV32NS	C309	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-A20-576-040	1A	C-IC,M51945A	C310	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-A20-244-010	3M	C-IC,CL484	C311	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-A20-200-040	2E	C-IC,HM514260CJ7/CLJ7	C312	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	86-NM1-621-040	1H	C-IC,LH5317W1	C313	87-010-318-080	0E	C-CAP,S 47P-50 J CH
	87-A20-256-040	1C	C-IC,PQ20VZ5U	C314	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012
	87-A20-372-010	2P	C-IC,TC9409BF	C315	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012
	87-017-888-080	1A	C-IC,NJM4558MD	C316	87-010-549-040	0E	CAP,E 47-6.3 M 5L SRE
	87-001-982-010	1C	IC,TA7291S	C317	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	87-017-745-010	2A	C-IC,CXA1782BQ	C320	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012
	87-A20-257-040	1H	C-IC,BA6791FP	C321	87-010-550-040	0E	CAP,E 100-6.3 5L SRE
	87-A20-247-010	2P	C-IC,BU1417AK	C322	87-010-197-080	0E	C-CAP,S 0.01-25 K B
TRANSISTOR	87-026-608-080	0E	C-TR,DTC123JK<F>	C323	87-010-550-040	0E	CAP,E 100-6.3 5L SRE
	89-421-722-380	0E	TR,2SD2172V/W	C324	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	89-320-011-080	0E	TR,2SC2001K	C330	87-010-152-080	0E	C-CAP,S 8P-50 D CH
	87-026-239-080	0E	C-TR,DTC114TK	C331	87-010-152-080	0E	C-CAP,S 8P-50 D CH
	87-026-470-080	1A	C-TR,HM1C03FB	C401	87-010-496-040	0E	CAP,E 3.3-50 M 5L SRE
	89-111-625-080	0E	C-TR,2SA1162GR	C402	87-010-496-040	0E	CAP,E 3.3-50 M 5L SRE
	87-026-235-080	0E	C-TR,DTC114EK	C501	87-010-498-040	0E	CAP,E 10-16 M 5L SRE
DIODE	87-020-027-080	0E	C-DIODE,1SS184	C503	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012
	87-A40-196-080	0E	C-ZENER,UDZ6.2B	C504	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012
				C505	87-010-313-080	0E	C-CAP,S 18P-50 J CH
				C506	87-010-313-080	0E	C-CAP,S 18P-50 J CH
				C507	87-010-549-040	0E	CAP,E 47-6.3 M 5L SRE
MAIN VCD C.B	C101	87-010-197-080	0E C-CAP,S 0.01-25 K B<D>	C508	87-010-498-040	0E	CAP,E 10-16 M 5L SRE
	C102	87-010-550-040	0E CAP,E 100-6.3 5L SRE<D>	C509	87-010-498-040	0E	CAP,E 10-16 M 5L SRE
	C103	87-010-318-080	0E C-CAP,S 47P-50 J CH<D>	C510	87-010-498-040	0E	CAP,E 10-16 M 5L SRE
	C104	87-010-197-080	0E C-CAP,S 0.01-25 K B	C511	87-010-549-040	0E	CAP,E 47-6.3 M 5L SRE
	C105	87-010-318-080	0E C-CAP,S 47P-50 J CH	C512	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	C106	87-010-549-040	0E CAP,E 47-6.3 M 5L SRE	C513	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	C107	87-012-156-080	0E C-CAP,S 220P-50 J CH GRM	C514	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012
	C108	87-010-184-080	0E C-CAP,S 3300P-50 K B	C515	87-010-318-080	0E	C-CAP,S 47P-50 J CH
	C109	87-010-194-080	0E C-CAP,S 0.047-25 Z F	C520	87-010-186-080	0E	C-CAP,S 4700P-50 K B
	C111	87-010-197-080	0E C-CAP,S 0.01-25 K B	C521	87-010-187-080	0E	C-CAP,S 5600P-50 K B
	C112	87-012-358-080	0E C-CAP,S 0.47-10 Z F	C522	87-010-177-080	0E	C-CAP,S 820P-50 J SL
	C113	87-010-196-080	0E C-CAP,S 0.1-25 Z F C2012	C524	87-010-805-080	0E	C-CAP,S 1-16 Z F
	C114	87-010-550-040	0E CAP,E 100-6.3 5L SRE	C530	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	C115	87-010-197-080	0E C-CAP,S 0.01-25 K B	C531	87-010-497-040	0E	CAP,E 4.7-35 5L SRE
	C116	87-010-550-040	0E CAP,E 100-6.3 5L SRE	C532	87-010-497-040	0E	CAP,E 4.7-35 5L SRE
	C117	87-010-196-080	0E C-CAP,S 0.1-25 Z F C2012	C533	87-010-318-080	0E	C-CAP,S 47P-50 J CH
	C118	87-010-196-080	0E C-CAP,S 0.1-25 Z F C2012	C534	87-010-318-080	0E	C-CAP,S 47P-50 J CH
	C130	87-010-178-080	0E C-CAP,S 1000P-50 K B	C535	87-010-497-040	0E	CAP,E 4.7-35 5L SRE
	C201	87-010-499-040	0E CAP,E 22-6.3 M 5L SRE	C536	87-010-497-040	0E	CAP,E 4.7-35 5L SRE
	C202	87-010-197-080	0E C-CAP,S 0.01-25 K B	C537	87-010-178-080	0E	C-CAP,S 1000P-50 K B
	C203	87-010-196-080	0E C-CAP,S 0.1-25 Z F C2012	C538	87-010-178-080	0E	C-CAP,S 1000P-50 K B
	C204	87-010-316-080	0E C-CAP,S 33P-50 J CH	C540	87-010-264-040	0E	CAP,E 100-10 M 5L SRE
	C205	87-010-316-080	0E C-CAP,S 33P-50 J CH	C541	87-010-264-040	0E	CAP,E 100-10 M 5L SRE
	C206	87-010-499-040	0E CAP,E 22-6.3 M 5L SRE	C601	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	C207	87-010-197-080	0E C-CAP,S 0.01-25 K B	C602	87-010-101-080	0E	CAP,E 220-16 SME
	C208	87-010-197-080	0E C-CAP,S 0.01-25 K B	C603	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012
	C209	87-010-197-080	0E C-CAP,S 0.01-25 K B	C701	87-010-313-080	0E	C-CAP,S 18P-50 J CH
	C210	87-010-197-080	0E C-CAP,S 0.01-25 K B	C702	87-010-193-080	0E	C-CAP,S 0.033-25 Z F C2012
	C211	87-010-197-080	0E C-CAP,S 0.01-25 K B	C703	87-010-958-080	0E	C-CAP,S 0.01-25 J B
	C212	87-010-196-080	0E C-CAP,S 0.1-25 Z F C2012	C704	87-016-369-080	0E	C-CAP,S 0.033-25 K B
	C208	87-010-197-080	0E C-CAP,S 0.01-25 K B	C705	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	C209	87-010-197-080	0E C-CAP,S 0.01-25 K B	C707	87-010-197-080	0E	C-CAP,S 0.01-25 K B
	C210	87-010-197-080	0E C-CAP,S 0.01-25 K B	C708	87-010-805-080	0E	C-CAP,S 1-16 Z F
	C211	87-010-197-080	0E C-CAP,S 0.01-25 K B	C709	87-012-155-080	0E	C-CAP,S 180P-50 J CH
	C212	87-010-196-080	0E C-CAP,S 0.1-25 Z F C2012	C710	87-016-369-080	0E	C-CAP,S 0.033-25 K B
				C711	87-010-499-040	0E	CAP,E 22-6.3 M 5L SRE
				C712	87-012-140-080	0E	C-CAP,S 470P-50 J CH
				C713	87-016-081-080	0E	C-CAP,S 0.1-16 K R

CD MECHANISM PARTS LIST 1/1 (3ZG-2 C6N)

DESCRIPTIONで判断できない物は "REFERENCE NAME LIST" を参照してください。
If can't understand for Description please kindly refer to "REFERENCE NAME LIST".

REF.NO	PART NO.	KANRI NO.	DESCRIPTION
1	83-ZG2-232-11K	--	O-SERT S ASSY,S5
2	83-ZG2-237-11K	--	GEAR,A5
3	83-ZG2-205-219	0E	GEAR,B
4	83-ZG2-238-01K	--	GEAR,MOTOR 5
5	83-ZG2-207-119	1A	SHAFT,SLIDE
6	87-070-445-010	2C	PICK-UP,KSS-213B
8	83-ZG2-227-01K	--	TURN TABLE,C1
A	87-261-032-219	0E	SCREW V+2-3

REF. NO	PART NO.	KANRI NO.	DESCRIPTION	REF. NO	PART NO.	KANRI NO.	DESCRIPTION
C714	87-010-197-080	0E	C-CAP,S 0.01-25 K B	L302	87-005-196-080	0E	COIL,10UH K EL0606KSI
C715	87-012-141-080	0E	C-CAP,S 0.22-16 Z F	L303	87-005-196-080	0E	COIL,10UH K EL0606KSI
C716	87-010-182-080	0E	C-CAP,S 2200P-50 K B	L801	87-005-196-080	0E	COIL,10UH K EL0606KSI
C717	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012	L821	87-005-189-080	0E	COIL,2.7UH K EL0606
C718	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012	L822	87-005-190-080	0E	COIL,3.3UH K EL0606
C719	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012	M601	87-045-305-010	1F	MOTOR, RF-500TB DC-5V (2MA)
C720	87-010-549-040	0E	CAP,E 47-6.3 M 5L SRE	R740	87-022-364-080	0E	C-RES,S 82K-1/10W F
C721	87-010-549-040	0E	CAP,E 47-6.3 M 5L SRE	R741	87-022-362-080	0E	C-RES,S 56K-1/10W F
C722	87-010-497-040	0E	CAP,E 4.7-35 5L SRE	R742	87-022-362-080	0E	C-RES,S 56K-1/10W F
C725	87-010-550-040	0E	CAP,E 100-6.3 5L SRE	R743	87-022-362-080	0E	C-RES,S 56K-1/10W F
C726	87-010-197-080	0E	C-CAP,S 0.01-25 K B	R744	87-022-362-080	0E	C-RES,S 56K-1/10W F
C727	87-010-549-040	0E	CAP,E 47-6.3 M 5L SRE	R745	87-022-364-080	0E	C-RES,S 82K-1/10W F
C728	87-010-549-040	0E	CAP,E 47-6.3 M 5L SRE	S101	87-036-109-010	1A	SW,MICRO SPPB61
C729	87-010-182-080	0E	C-CAP,S 2200P-50 K B	S102	87-036-109-010	1A	SW,MICRO SPPB61
C731	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012	S103	87-036-109-010	1A	SW,MICRO SPPB61
C733	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012	S201	87-A90-300-010	1B	SW,SL SSAA 1-3 B
C734	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012	SFR701	87-024-175-080	0E	SFR,47K H RH0638C
C735	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012	SFR702	87-024-176-080	0E	SFR,100K H RH0638C
C736	87-010-197-080	0E	C-CAP,S 0.01-25 K B	SFR703	87-024-175-080	0E	SFR,47K H RH0638C
C737	87-010-805-080	0E	C-CAP,S 1-16 Z F	X201	84-JP7-609-080	1B	VIB,XTAL 8.00MHZ
C738	87-010-178-080	0E	C-CAP,S 1000P-50 K B	X301	87-A70-062-080	1D	VIB,XTAL 40.5MHZ
C751	87-016-081-080	0E	C-CAP,S 0.1-16 K R	X501	87-030-270-080	1C	VIB,XTAL 16.9344MHZ HC-49/U03
C801	87-010-550-040	0E	CAP,E 100-6.3 5L SRE				
C802	87-010-197-080	0E	C-CAP,S 0.01-25 K B				
C803	87-010-197-080	0E	C-CAP,S 0.01-25 K B				
C804	87-010-197-080	0E	C-CAP,S 0.01-25 K B				
C805	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012				
C806	87-010-197-080	0E	C-CAP,S 0.01-25 K B				
C807	87-010-196-080	0E	C-CAP,S 0.1-25 Z F C2012				
C821	87-012-140-080	0E	C-CAP,S 470P-50 J CH				
C822	87-010-322-080	0E	C-CAP,S 100P-50 J CH				
C823	87-012-140-080	0E	C-CAP,S 470P-50 J CH				
C824	87-012-140-080	0E	C-CAP,S 470P-50 J CH				
C825	87-010-371-080	0E	CAP,E 470-6.3 M SME				
C826	87-012-140-080	0E	C-CAP,S 470P-50 J CH				
C827	87-010-175-080	0E	C-CAP,S 560P-50 J SL				
C828	87-010-317-080	0E	C-CAP,S 39P-50 J CH				
C829	87-010-197-080	0E	C-CAP,S 0.01-25 K B				
FC1	86-ZG1-605-010	1A	CABLE,FFC 16P				
FC2	86-ZG1-608-010	1B	CABLE,FFC 8P				
J502	87-009-393-010	1A	JACK,PIN 2P RED W/O SW				
J801	87-009-502-010	1A	JACK,PIN 1P YEL W/O SW				
L101	87-005-196-080	0E	COIL,10UH K EL0606KSI				
L201	87-005-196-080	0E	COIL,10UH K EL0606KSI				
L301	87-005-196-080	0E	COIL,10UH K EL0606KSI				

LED C.B<F>

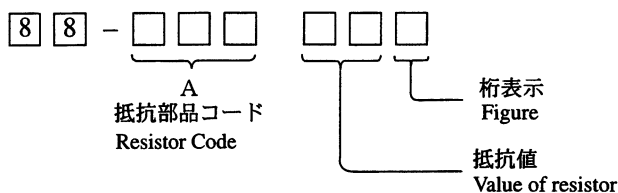
LED901	87-017-733-080	0E	LED,SEL1250SMTP5 RED<F>
LED902	87-017-350-080	0E	LED,SEL1550CM PGRN<F>
LED903	87-017-733-080	0E	LED,SEL1250SMTP5 RED<F>

T-T C.B

C411	87-018-214-080	0E	CAP TC U 0.1-50F
LED411	87-070-288-010	0E	LED,GL380
M401	87-A90-036-010	1D	MOT ASSY,RF-300CA-11
PS401	87-A90-156-010	1B	SNSR,SG-240
Q411	87-A30-031-010	1A	P-TR,PT380F
S401	87-036-109-010	1A	PUSH SWITCH

○ チップ抵抗部品コード / CHIP RESISTOR PART CODE

チップ抵抗部品コードの成り立ち
Chip Resistor Part Coding



チップ抵抗
Chip resistor

容量 Wattage	種類 Type	許容誤差 Tolerance	記号 Symbol	寸法 / Dimensions (mm)				抵抗コード : A Resistor Code : A
				外形 / Form	L	W	t	
1/16W	1608	5%	CJ		1.6	0.8	0.45	1 08
1/10W	2125	5%	CJ		2	1.25	0.45	1 18
1/8W	3216	5%	CJ		3.2	1.6	0.55	1 28

共通部分は、下記のページを参照して下さい。
Refer to the following pages for the common section.

■ IC DESCRIPTION

CXA1782BQ.....	24ページ参照
	See page 28
CXD2500BQ	56ページ参照
	See page 67
MB89627	60ページ参照
	See page 70
BU1417AK	62ページ参照
	See page 72
CL484.....	64ページ参照
	See page 74

■ IC BLOCK DIAGRAM

TA7291S	23ページ参照
	See page 23
BA6791FP	55ページ参照
	See page 55

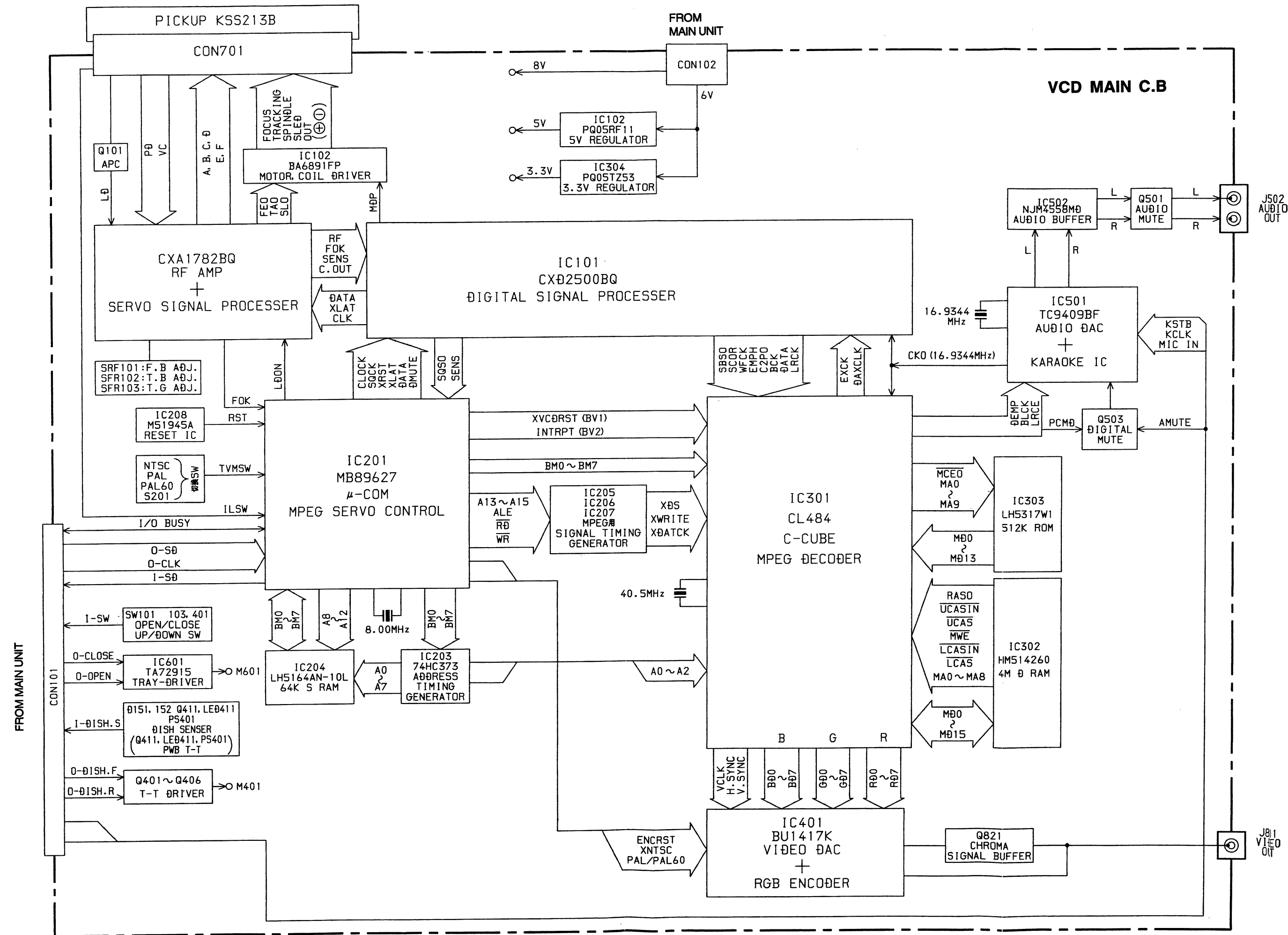
■ MECHANICAL EXPLODED VIEW/PARTS LIST

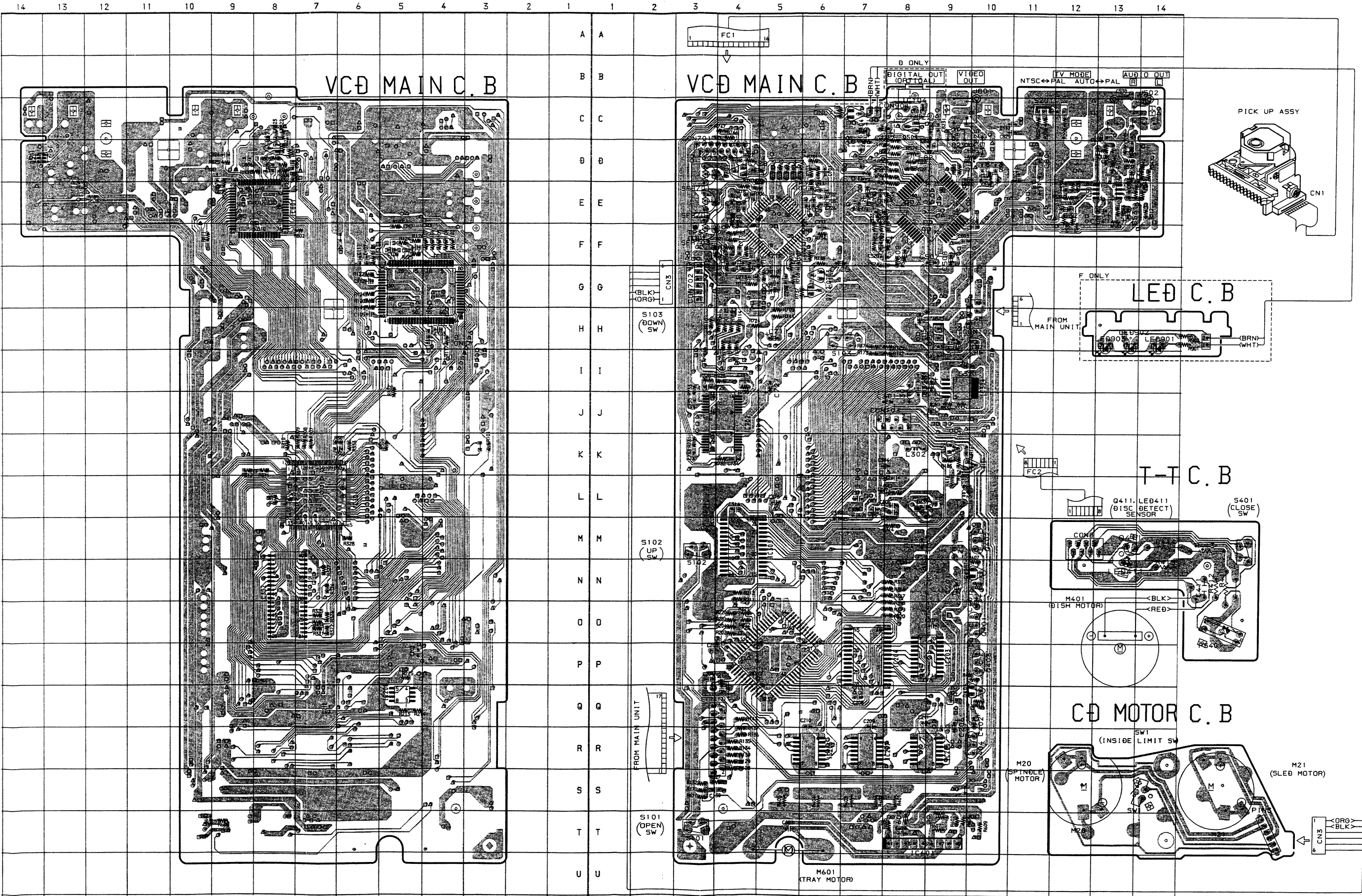
40ページ参照
See page 40

■ CD MECHANISM EXPLODED VIEW/PARTS LIST

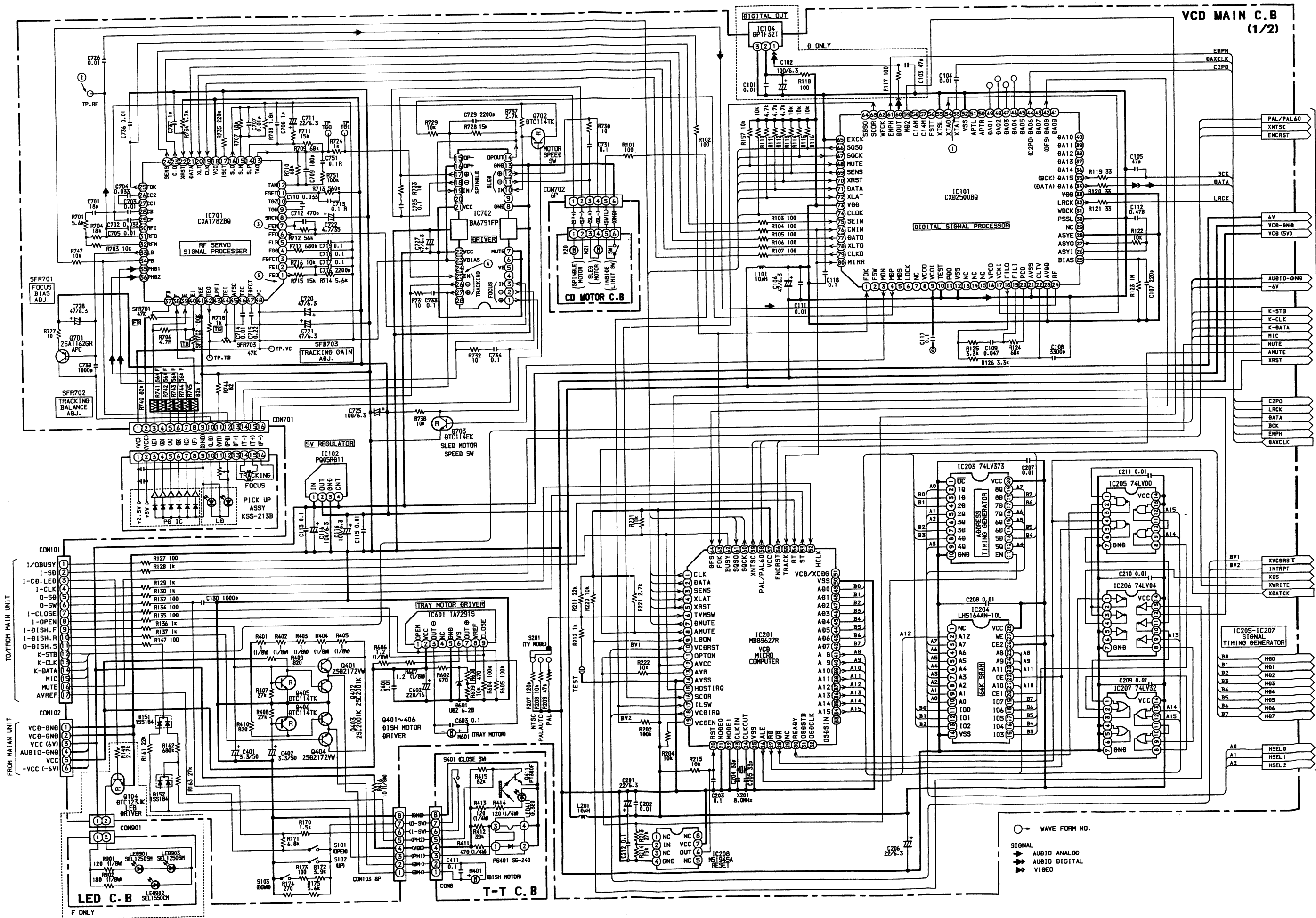
83ページ参照
See page 83

BLOCK DIAGRAM



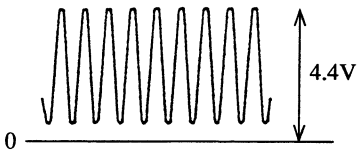


SCHEMATIC DIAGRAM-1

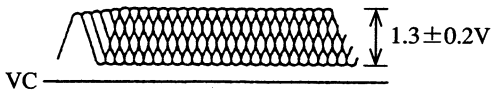


WAVE FORM

① SYSTEM CLOCK
f=16.9344MHz
IC101 Pin ⑰ (XCKI)
IC101 Pin ③ (XTAI)
VOLT/DIV: 2V
TIME/DIV: 0.1mS



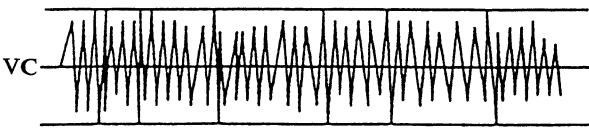
② RF
IC701 Pin ③ (RFO)
VOLT/DIV: 500mV
TIME/DIV: 0.5μS



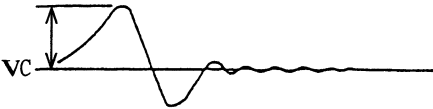
③ FOCUS
IC701 Pin ⑥ (FEO)
VOLT/DIV: 200mV
TIME/DIV: 2mS



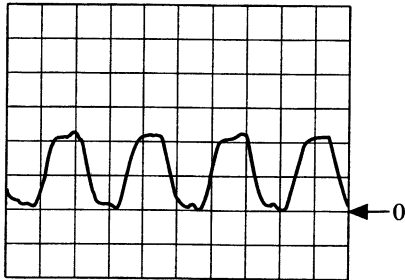
④ TRACKING
IC702 Pin ⑤ (Tracking IN)
TIME/DIV: 1mS



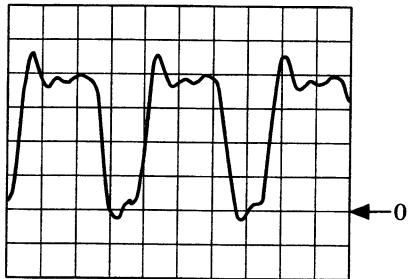
⑤ FOCUS SEARCH
IC701 Pin ① (FEO)
VOLT/DIV: 2V
TIME/DIV: 0.1mS



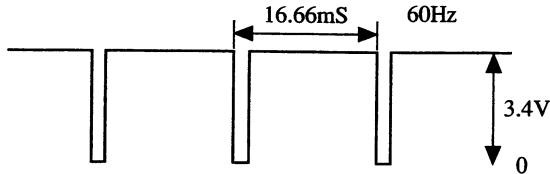
⑥ IC301 Pin ⑰ (XTLIN)
40.5MHz
VCD PLAY • NTSC
• PAL
• PAL AUTO
VOLT/DIV: 1V
TIME/DIV: 10nS



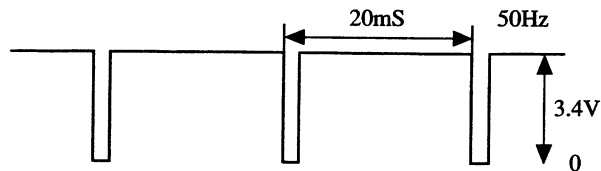
⑦ IC301 Pin ③ (VCLK)
13.5MHz±675Hz
VCD PLAY • NTSC
• PAL
• PAL AUTO
VOLT/DIV: 1V
TIME/DIV: 10nS



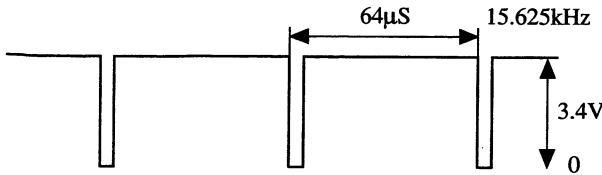
⑧ IC301 Pin ⑤ (V SYNC)
VCD, PLAY
TV MODE: • NTSC
• PAL AUTO
VOLT/DIV: 1V
TIME/DIV: 10nS



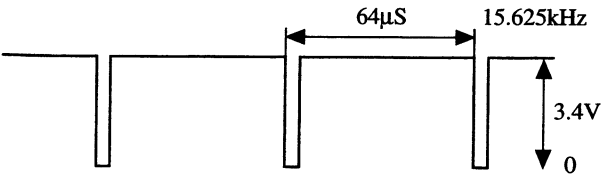
VCD, PLAY
TV MODE: • PAL



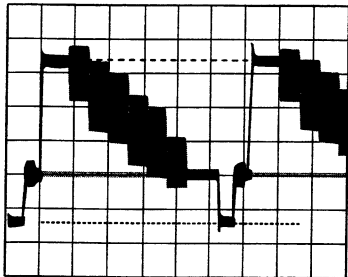
⑨ IC301 Pin ③ (H SYNC)
VCD, PLAY
TV MODE: • NTSC
• PAL AUTO
VOLT/DIV: 1V
TIME/DIV: 10nS



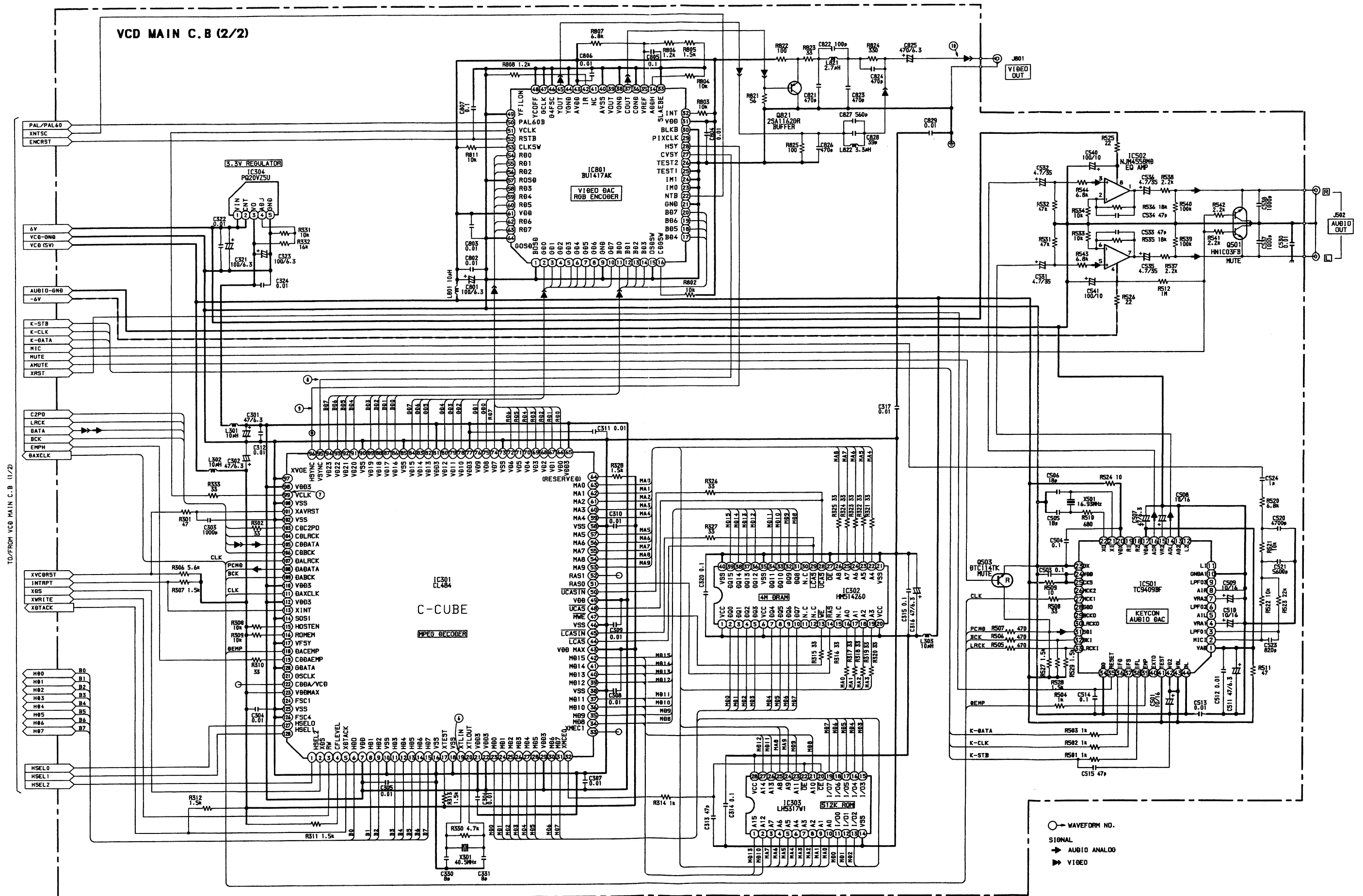
VCD, PLAY
TV MODE: • PAL



⑩ VIDEO OUT (C825 ⊖ side)
VCD PLAY: CD-T05 TRACK4
TV MODE: • NTSC
VOLT/DIV: 200mV
TIME/DIV: 10μS



SCHEMATIC DIAGRAM-2



IC DESCRIPTION			
IC, TC9409BF			
端子番号	端子名称	I/O	機 能 説 明
1	VDA1	—	ADC電源。
2	MICI	I	MIC入力用LPF入力。
3	LPFO1	O	MIC入力用LPF出力。
4	VRA1	—	ADC基準電圧。
5	AIL	I	ライン入力L-ch用LPF入力。
6	LPFO2	O	ライン入力L-ch用LPF出力。
7	VRA2	—	ADC用基準電源。
8	AIR	I	ライン入力R-ch用LPF入力。
9	LPFO3	O	ライン入力R-ch用LPF出力。
10	GNDA1	—	ADCグラウンド。
11	LI	I	L-chアナログ加算入力。(未使用時オープン)
12	LZ	O	L-chデジタル入力ゼロ検出。
13	GNDA2	—	DACグラウンド。
14、16	AOL、AOR	O	DAC出力L-ch、DAC出力R-ch。
15	VR2	—	DAC基準電圧。
17	VDA2	—	DAC電源。
18	RZ	O	R-chデジタル入力ゼロ検出。
19	RI	I	R-chアナログ加算入力。(未使用時オープン)
20	VDX	—	発振部電源。
21	XI	I	発振子接続端子。(256、384、512、768fsのいずれか)
22	XO	O	発振子接続端子。
23	GNDX	—	発振部グラウンド。
24、42	VDD1、VDD2	—	デジタル電源。
25	CKS	I	マスタクロック選択。(“H”：256/384fs “L”：512/768fs)
26	MCK2	O	発振クロック1/2分周出力。
27	MCK1	O	発振クロック出力。
28	SDO	O	デジタルオーディオデータ出力。
29	BCKO	O	ビットクロック出力。
30	LRCKO	O	チャネルクロック出力。
31	SDI	I	デジタルオーディオデータ入力。
32	BCKI	I	ビットクロック入力。
33	LRCKI	I	チャネルクロック入力。
34	GNDD	—	デジタルグラウンド。
35	RESET	I	リセット。(“L”でリセット)
36	IFD	I	マイコンI/Fデータ入力。
37	IFS	I	マイコンI/Fデータシフトクロック入力。
38	IFL	I	マイコンI/Fラッチパルス入力。
39	EMP	I	ディエンファシス設定。(“H”でディエンファシスフィルタON)
40	EXTO	O	拡張出力端子。
41	TEST	I	テストモード設定。(通常“H”：固定)
43	VDL	—	DRAM用デジタル電源。
44	GNDL	—	DRAM用デジタルグラウンド。

IC, TC9409BF			
Pin No.	Pin Name	I/O	Description
1	VDA1	—	ADC power supply.
2	MICI	I	Input to MIC input low-pass filter.
3	LPFO1	O	Output from MIC input low-pass filter.
4	VRA1	—	ADC reference voltage.
5	AIL	I	Input to LINE input L-ch low-pass filter.
6	LPFO2	O	Output from LINE input L-ch low-pass filter.
7	VRA2	—	ADC reference power supply.
8	AIR	I	Input to LINE input R-ch low-pass filter.
9	LPFO3	O	Output from LINE input R-ch low-pass filter.
10	GNDA1	—	ADC ground.
11	LI	I	Input to L-ch analog adder. (Open when not used.)
12	LZ	O	Zero is detected when L-ch digital is input.
13	GNDA2	—	DAC ground.
14, 16	AOL, AOR	O	DAC output L-ch. DAC output R-ch.
15	VR2	—	DAC reference voltage.
17	VDA2	—	DAC power supply.
18	RZ	O	Zero is detected when R-ch digital is input.
19	RI	I	Input to R-ch analog adder. (Open when not used.)
20	VDX	—	Oscillator block power supply.
21	XI	I	Terminal where external oscillator is connected. (Any of 256, 384, 512 or 768 fs).
22	XO	O	Terminal where external oscillator is connected.
23	GNDX	—	Oscillator ground.
24, 42	VDD1, VDD2	—	Digital power supply.
25	CKS	I	Master clock selection. (H: 256/384 fs, L: 512/768 fs).
26	MCK2	O	Oscillator clock divided-by-2 output.
27	MCK1	O	Oscillator clock output.
28	SDO	O	Digital audio data output.
29	BCKO	O	Bit clock output.
30	LRCKO	O	Channel clock output.
31	SDI	I	Digital audio data input.
32	BCKI	I	Bit clock input.
33	LRCKI	I	Channel clock input.
34	GNDD	—	Digital ground.
35	RESET	I	Reset. (Reset at L).
36	IFD	I	Microprocessor I/F data input.
37	IFS	I	Microprocessor I/F data shift clock input.
38	IFL	I	Microprocessor I/F latch pulse input.
39	EMP	I	De-emphasis setting. (De-emphasis filter ON at H).
40	EXTO	O	Expansion output terminal.
41	TEST	I	Test mode setting. (Fixed to normally H).
43	VDL	—	Digital power supply for DRAM.
44	GNDL	—	Digital ground for DRAM.

TEST MODE

● テストモードについて

KARAOKE KEY+POWER KEYでTEST MODEに入り全灯表示。

FOCUS.....PLAY KEYでMODEに入る。

DISC無時→ フォーカスONせずにフォーカスサーチを続ける

DISC有時→ 通常PLAY

STOP KEYでフォーカスサーチorPLAY終る。

※ TEST MODE時はDISC CHANGEはしない

1度POWER OFFするとTEST MODEから抜ける。

● How to Enter the Test Mode

Press the KARAOKE key and the POWER key at the same time. Then all indicators turn on.

Press the PLAY key, and the machine enters the focus search or normal play as follows.

When disk is not inserted:

Focus search is continued without locking-n the focus servo.

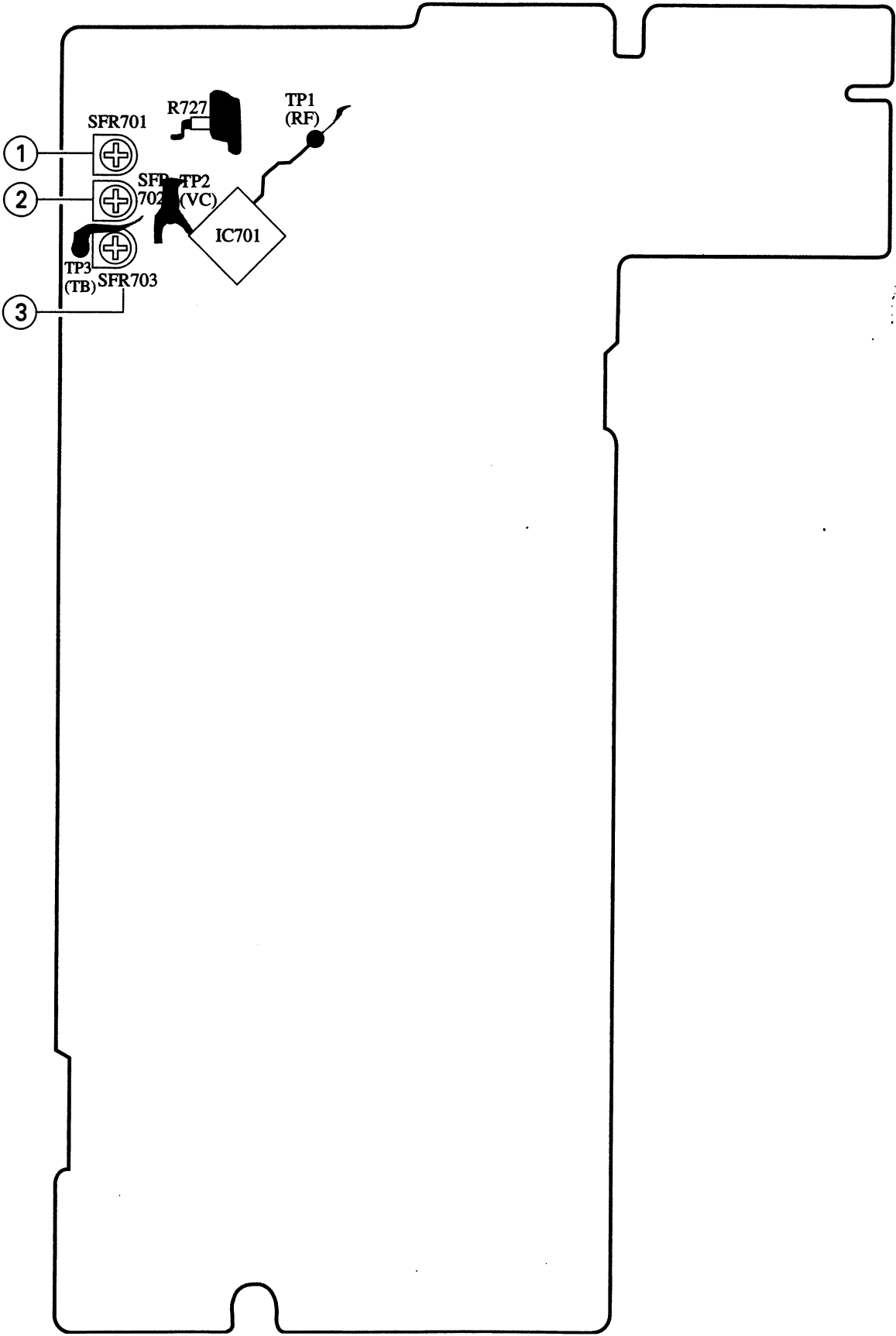
When disk is inserted, the machine enters the normal play.

To terminate the focus search or normal play, press the STOP key.

* Do not change discs during the Test mode.

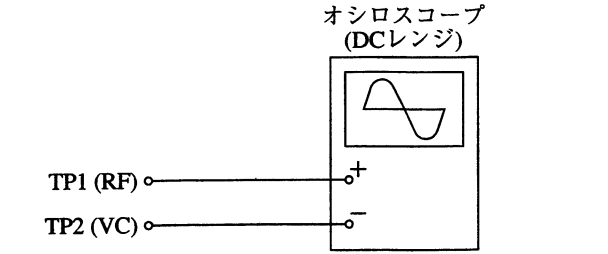
The machine can exit the Test mode by turning off the main power.

VCD MAIN C.B (PATTERN SIDE)

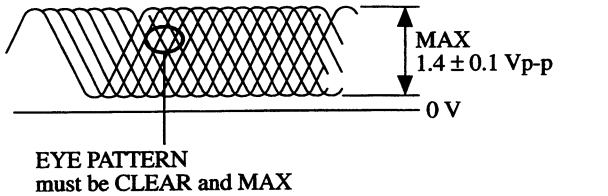


注意: ・ (10: 1) のプローブを接続して、調整して下さい。
・ 各調整には、オシロスコープの⊖側をTP2 (VC) に接続して下さい。

1. フォーカスバイアス調整
この調整は、光学系ブロックを交換修理した場合に調整すること。

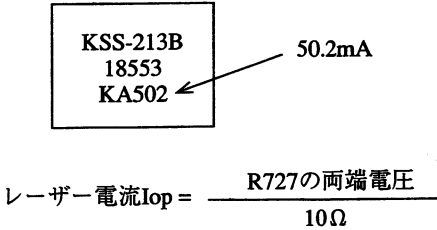


- 1) テストポイントTP1 (RF)、TP2 (VC) にオシロスコープを接続する。
2) POWERスイッチをONにする。
3) テストディスクTCD-782 (YEDS-18) を入れて2曲目をPLAYさせる。
4) オシロスコープの波形の振幅が最大となり、かつ中央のひし形が、鮮明になるようにSFR701を調整する。

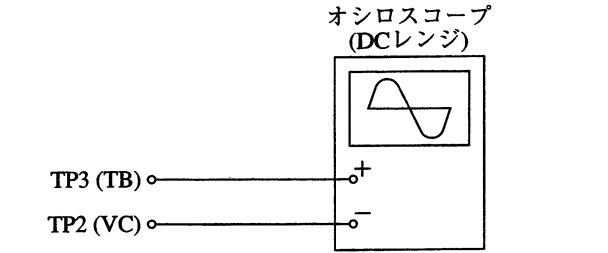


VOLT/DIV: 50mV
TIME/DIV: 0.5 μS

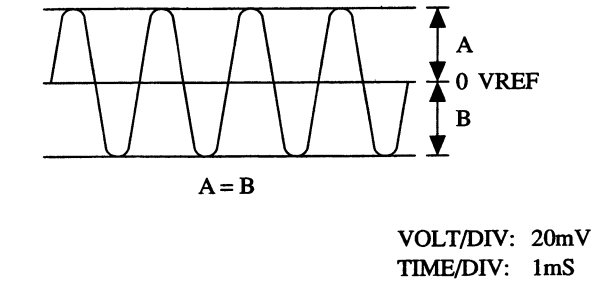
注意: レーザー電流の確認はR727 (10Ωの両端電圧) で行えます。レーザーピックアップの裏側のラベルの電流値に対して±6.0mAに入っていること。



2. トラッキング・バランス調整



- 1) テストポイントTP3 (TB)、TP2 (VC) にオシロスコープを接続する。
2) POWERスイッチをONにする。
3) テストディスクTCD-782 (YEDS-18) を入れて、▶PLAY状態にする。
4) SFR703を回しトラッキングゲインを絞る。
5) オシロスコープのトラバース波形が、下図のように上下対称になるようにSFR702を調整する。
6) 調整後、各端子のアースリード線ははずす。



3. トラッキングゲイン調整
この調整を正確に行うためには、サーボアナライザーが必要です。しかし、このゲインはマージンを持っているため、通常では少し位ずれていてもほとんど問題はありません。したがってこの調整は行わないで下さい。フォーカス/トラッキングゲインは2軸デバイス動作時の機械的雑音と機械的ショックに対するピックアップの追従性を決めています。しかし、これは互いに相反するため、両方を満足する点に調整してあります。
● ゲインを上げると2軸デバイス動作時の雑音が増加する。
● ゲインを下げると機械的ショックに弱くなり音飛びを起こしやすくなる。
そしてゲインの調整がずれていると次頁の様な症状が出ます。

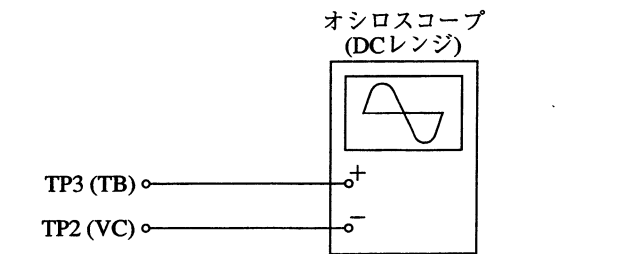
ゲイン 症状	(フォーカス)	トラッキング
● STOP→▶PLAY時、又は自動選曲時(⏮⏭ボタンを押したとき)に演奏が始まるまでの時間が長くなる。(通常は2秒位です。)	低い	低い 又は 高い
● STOP→▶PLAY時、又は自動選曲時(⏮⏭ボタンを押したとき)に演奏が始まらないでディスクが回転を続ける。	—	低い
● STOP→▶PLAY時、しばらくすると回転が止まる。	低い又は高い	—
● 演奏中に音がとぎれる。又、タイムカウンターの表示が進まなくなる。	—	低い
● 2軸デバイス動作時のノイズが多くなる。	高い	高い

なお、簡易調整として下記の方法があります。

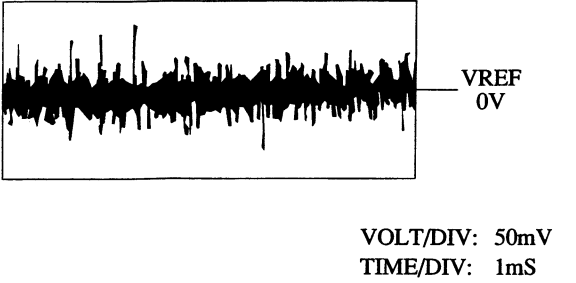
—— 簡易調整 ——

注意: 正確には調整できないため、調整を行う前にボリュームの位置を憶えておいて、簡易調整を行った後のボリュームの位置と比較して、そのずれが少ないときは元のボリュームの位置に戻しておいて下さい。

調整方法:

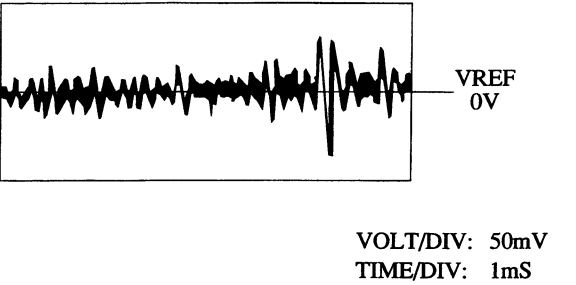


1. セットを水平に置く。
(セットを水平に置かないと2軸デバイスが重力の影響を受け、調整出来ません。)
2. テストディスクTCD-782 (YEDS-18)を入れて2曲目を再生する。
3. オシロスコープをTP3 (TB)、TP2 (VC) に接続する。
4. オシロスコープの波形が下図の波形になるようにSFR703を調整する。(トラッキングゲイン調整)

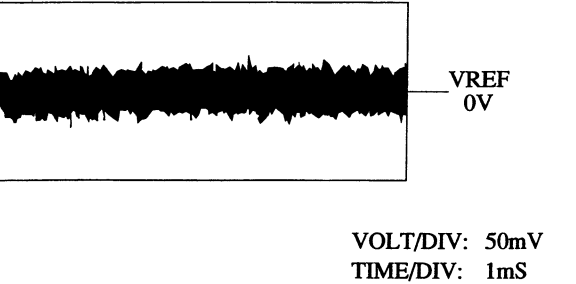


● 悪い例

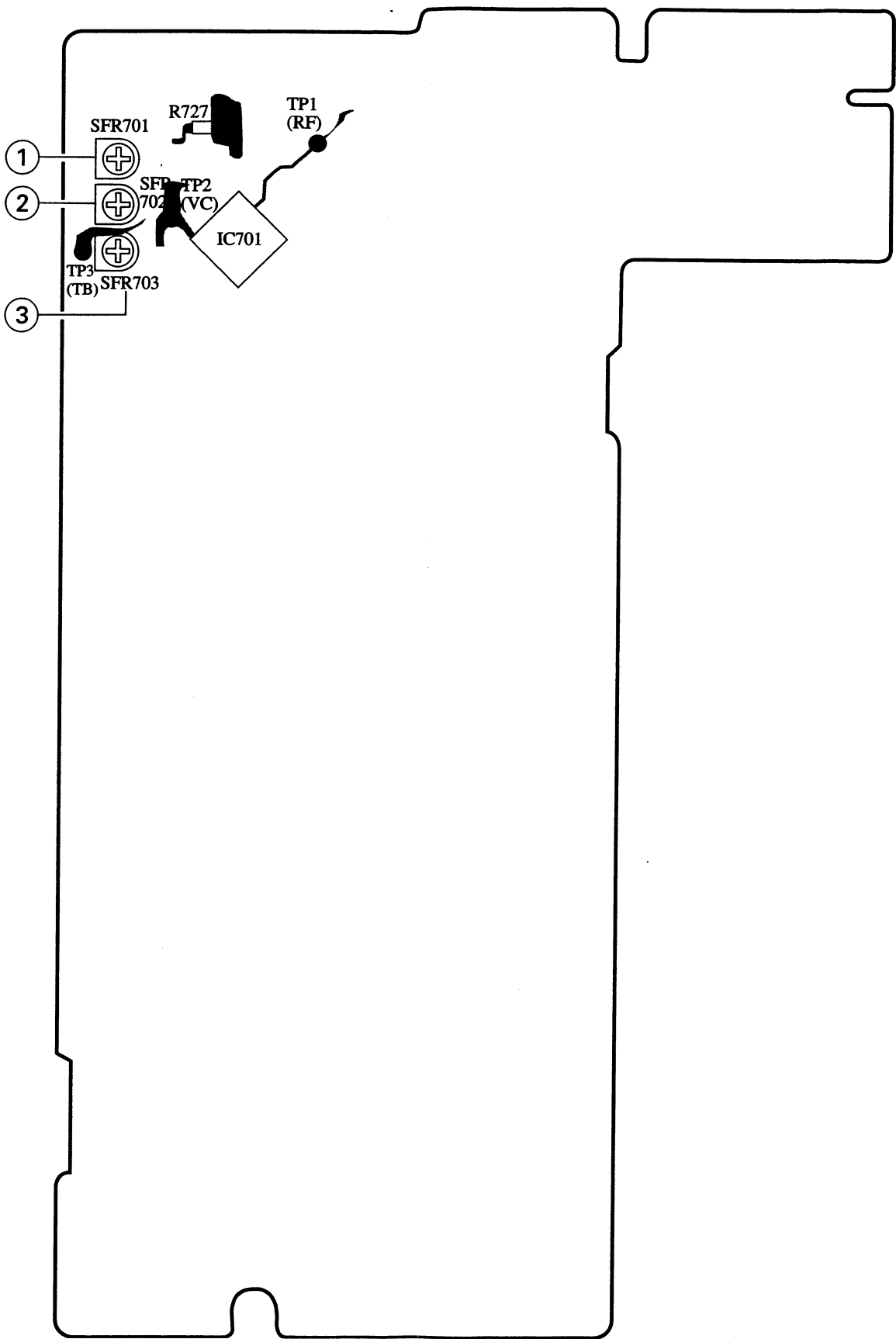
トラッキングゲインが低い時
(調整されている波形と比べて基本波が表れるようになる。)



トラッキングゲインが高い時
(ゲインが低い時と比べて基本波が高い)



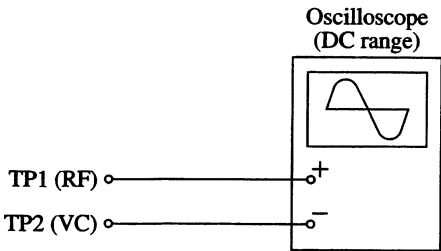
VCD MAIN C.B (PATTERN SIDE)



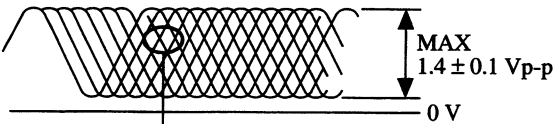
Note:

- Connect a probe (10: 1) of the oscilloscope or the frequency counter to a test point.
- During adjustment, connect (⊖) pin of an oscilloscope to TP2 (VC).

1. Focus Bias Adjustment
- Make the focus bias adjustment when replacing and repairing the optical block.



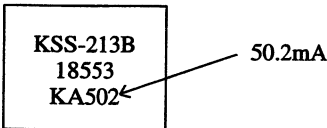
- 1) Connect an oscilloscope to test points TP1 (RF) and TP2 (VC).
- 2) Turn on the power switch.
- 3) Insert test disc TCD-782 (YEDS-18) and play back the second composition.
- 4) Adjust SFR701 so that RF signal of test point TP1 (RF) is MAX and CLEARREST.



EYE PATTERN
must be CLEAR and MAX

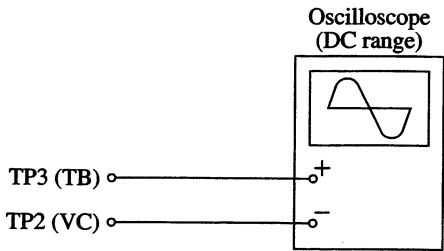
VOLT/DIV: 50mV
TIME/DIV: 0.5μS

Note: The current of the laser signal can be checked with the voltages on both sides of R727 (10Ω). The difference for the specified value shown on the level must be within±6.0mA.

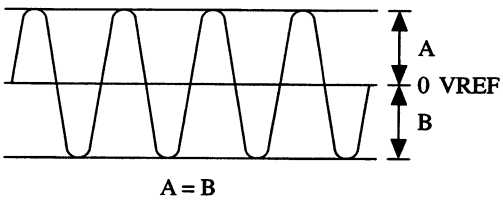


$$\text{Laser current } I_{op} = \frac{\text{Voltage across R727}}{10\Omega}$$

2. Tracking Balance Adjustment



- 1) Connect an oscilloscope to test points TP3 (TB) and TP2 (VC).
- 2) Turn on the power switch.
- 3) Insert test disc TCD-782 (YEDS-18) and press the PLAY button.
- 4) Adjust SFR703 to decrease the tracking gain..
- 5) Adjust SFR702 so that the waveform on the oscilloscope is vertically symmetrical as shown in the figure below.
- 6) After the adjustment is completed, remove the connected lead wires from the terminals.



VOLT/DIV: 20mV
TIME/DIV: 1mS

3. Tracking Gain Adjustment

A servo analyzer is necessary in order to perform this adjustment exactly. However, this gain has a margin, so even if it is slightly off, there is no problem. Therefore, do not perform this adjustment.

Focus/tracking gain determines the pick-up follow-up (vertical and horizontal) relative to mechanical noise and mechanical shock when 2-axis device operates. However, as these reciprocate, the adjustment is at the point where both are satisfied.

- When gain is raised, the noise increases when the 2-axis device operates.
 - When gain is lowered, it is more susceptible to mechanical shock and skipping occurs more easily.
- When the gain adjustment is off, the symptoms below appear.

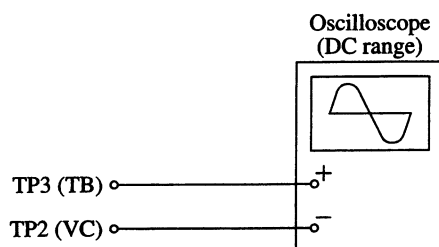
Symptoms \ Gain	(Focus)	Tracking
● The time until music starts becomes longer for STOP → ▶PLAY or automatic selection (⏮, ⏭ buttons pressed.) (Normally takes about 2 seconds.)	low	low or high
● Music does not start and disc continues to rotate for STOP → ▶PLAY or automatic selection (⏮, ⏭ buttons pressed.)	—	low
● Disc stops to rotate shortly after STOP → ▶PLAY.	low or high	—
● Sound is interrupted during PLAY. Or time counter display stops.	—	low
● More noises during the 2-axis device operation.	high	high

The following is simple adjustment method.

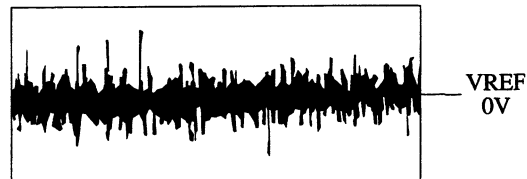
— Simple adjustment —

Note: Since the exact adjustment cannot be performed, remember the positions of the controls before the performing the adjustment. If the positions after the simple adjustment are only a little different, return the controls to the original position.

Procedure:



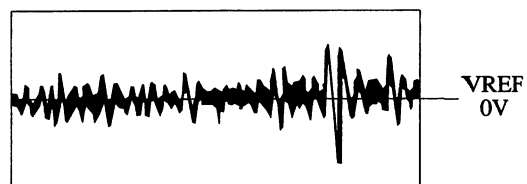
- 1) Keep the set horizontal. (If the set is not kept horizontally, this adjustment cannot be performed due to the gravity against the 2-axis device.)
- 2) Insert test disc TCD-782 (YEDS-18) and play back the second composition.
- 3) Connect an oscilloscope to TP3 (TB), TP2 (VC).
- 4) Adjust SFR703 so that the waveform appears as shown in the figure below. (tracking gain adjustment)



VOLT/DIV: 50mV
TIME/DIV: 1mS

● Incorrect example

Low tracking gain
(The fundamental wave appears as compared with the waveform adjusted.)



VOLT/DIV: 50mV
TIME/DIV: 1mS

High tracking gain
(The frequency of the fundamental wave is higher than that in low gain.)



VOLT/DIV: 50mV
TIME/DIV: 1mS

MODEL NO. 6ZG-1S/S1 (D, F)

ELECTRICAL MAIN PARTS LIST

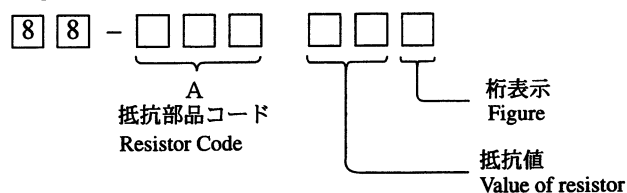
DESCRIPTIONで判断できない物は "REFERENCE NAME LIST" を参照してください。
If can't understand for Description please kindly refer to "REFERENCE NAME LIST".

REF. NO	PART NO.	KANRI NO.	DESCRIPTION	REF. NO	PART NO.	KANRI NO.	DESCRIPTION
IC				C210	87-012-154-020	0E	C-CAP,S 150P-50 J CH GRM
	87-A20-547-010	1E	C-IC,CXA1992AR	C211	87-010-176-020	0E	C-CAP,S 680P-50 J SL
	87-A20-546-010	2A	C-IC,CXD2589Q	C212	87-010-176-020	0E	C-CAP,S 680P-50 J SL
	87-A20-592-040	1A	C-IC,M51943 AML	C213	87-010-382-040	0E	CAP,E 22-25 SME
	87-070-305-010	1F	IC,BA6897S	C214	87-010-382-040	0E	CAP,E 22-25 SME
	87-001-982-010	1C	IC,TA7291S	C215	87-010-318-020	0E	C-CAP,S 47P-50 CH
TRANSISTOR				C216	87-010-318-020	0E	C-CAP,S 47P-50 CH
	89-406-555-080	0E	TR,2SD655 (0.5W)<S>	C217	87-010-380-040	0E	CAP,E 47-16 SME
	87-026-463-080	0E	TR,2SA933S (0.3W)	C218	87-010-197-020	0E	C-CAP,S 0.01-25 B
	89-421-722-380	0E	TR,2SD2172V/W	C219	87-010-196-020	0E	C-CAP,S 0.1-25 F
	89-320-011-080	0E	TR,2SC2001 (15W)	C220	87-010-370-040	0E	CAP,E 330-6.3 SME
	87-026-239-080	0E	TR,DTC114TK (0.2W)<S1>	C221	87-010-197-020	0E	C-CAP,S 0.01-25 B
	87-026-223-080	0E	TR,DTC143TK<S>	C222	87-010-186-020	0E	C-CAP,S 4700P-50 B
	89-110-155-080	0E	TR,2SA1015 (0.4W)	C223	87-016-081-020	0E	C-CAP,S 0.1-16 RK
	87-026-608-080	0E	C-TR,DTC 123 JK<F>	C226	87-015-785-020	0E	C-CAP,0.1-25 F<S1>
	89-327-125-080	0E	CHIP TR,2SC2712GR<D>	C231	87-018-209-080	0E	CAP, CER 0.1-50V<S>
DIODE				C401	87-010-403-080	0E	CAP, ELECT 3.3-50V
	87-020-465-080	0E	DIODE,1SS133 (110MA)	C402	87-010-403-040	0E	CAP,E 3.3-50 SME
CD MAIN C.B				C501	87-016-459-040	0E	CAP,E 470-10 SMG
C1	87-010-196-020	0E	C-CAP,S 0.1-25 F<S>	C502	87-010-197-020	0E	C-CAP,S 0.01-25 B
C2	87-010-260-080	0E	CAP, ELECT 47-25V<S>	C503	87-010-263-040	0E	CAP,E 100-10
C4	87-010-197-020	0E	C-CAP,S 0.01-25 B<S>	C504	87-010-196-020	0E	C-CAP,S 0.1-25 F
C101	87-010-263-040	0E	CAP,E 100-10	C505	87-010-196-020	0E	C-CAP,S 0.1-25 F
C102	87-010-178-020	0E	C-CAP,S 1000P-50 B	C506	87-010-196-020	0E	C-CAP,S 0.1-25 F
C103	87-010-550-040	0E	CAP,E 100-6.3 GAS	C507	87-010-196-020	0E	C-CAP,S 0.1-25 F
C104	87-010-182-020	0E	C-CAP,S 2200P-50 B	C508	87-016-459-040	0E	CAP,E 470-10 SMG
C105	87-010-198-020	0E	C-CAP,S 0.022-25 B	C509	87-010-196-020	0E	C-CAP,S 0.1-25 F
C106	87-016-081-020	0E	C-CAP,S 0.1-16 RK	C510	87-010-196-020	0E	C-CAP,S 0.1-25 F
C107	87-016-081-020	0E	C-CAP,S 0.1-16 RK	C601	87-010-197-020	0E	C-CAP,S 0.01-25 B
C108	87-016-081-020	0E	C-CAP,S 0.1-16 RK	C602	87-016-251-040	0E	CAP,E 220-16 SMG
C109	87-010-497-040	0E	CAP,E 4.7-35 GAS	C603	87-010-196-020	0E	C-CAP,S 0.1-25 F
C110	87-016-081-020	0E	C-CAP,S 0.1-16 RK	C701	87-010-322-020	0E	C-CAP,S 100P-50 CH
C111	87-010-197-020	0E	C-CAP,S 0.01-25 B	C702	87-010-318-020	0E	C-CAP,S 47P-50 CH
C112	87-010-402-040	0E	CAP,E 2.2-50 SME	C703	87-010-318-020	0E	C-CAP,S 47P-50 CH
C113	87-010-382-040	0E	CAP,E 22-25 SME	C705	87-010-178-020	0E	C-CAP,S 1000P-50 B
C114	87-010-213-020	0E	C-CAP,S 0.015-25 B	C706	87-018-199-080	0E	CAP, CER 3300P
C115	87-010-263-040	0E	CAP,E 100-10	C901	87-010-260-040	0E	CAP,E 47-25 SME<D>
C116	87-010-197-020	0E	C-CAP,S 0.01-25 B	C902	87-010-196-020	0E	C-CAP,S 0.1-25 F<D>
C117	87-016-369-020	0E	C-CAP,S 0.033-25 B K	CN3	86-ZG1-609-010	1D	CONN ASSY, 6P
C118	87-010-197-020	0E	C-CAP,S 0.01-25 B	FB1	87-003-223-080	0E	FERRITE BEAD BL02RN2
C119	87-016-369-020	0E	C-CAP,S 0.033-25 B K	FB2	87-003-223-080	0E	FERRITE BEAD BL02RN2
C120	87-010-197-020	0E	C-CAP,S 0.01-25 B	FC1	86-ZG1-605-010	1A	CABLE,FFC 16P
C121	87-010-494-040	0E	CAP,E 1-50 GAS	FC2	86-ZG1-608-010	1B	CABLE,FFC 8P
C122	87-010-154-020	0E	C-CAP,S 10P-50 CH	L101	87-003-102-080	0E	COIL, 10UH
C123	87-010-154-020	0E	C-CAP,S 10P-50 CH	L201	87-003-102-080	0E	COIL, 10UH
C124	87-010-154-020	0E	C-CAP,S 10P-50 CH	LED901	87-A40-123-010	0E	LED,SLZ-8128A-01-B<D>
C125	87-010-596-020	0E	C-CAP,S 0.047-16 RK	M601	87-045-305-010	1F	MOTOR, RF-500TB DC-5V (2MA)
C126	87-010-596-020	0E	C-CAP,S 0.047-16 RK	△PR1	87-026-689-080	0E	PROTECTOR,1A 60V 491<S>
C127	87-012-140-020	0E	C-CAP,S 470P-50 CH	R101	87-022-363-020	0E	C-RES,S 68K-1/10W F
C128	87-010-596-020	0E	C-CAP,S 0.047-16 RK	R102	87-022-363-020	0E	C-RES,S 68K-1/10W F
C129	87-010-198-020	0E	C-CAP,S 0.022-25 B	R103	87-022-363-020	0E	C-RES,S 68K-1/10W F
C130	87-016-081-020	0E	C-CAP,S 0.1-16 RK	R104	87-022-363-020	0E	C-RES,S 68K-1/10W F
C131	87-010-550-040	0E	CAP,E 100-6.3 GAS	R105	87-022-365-020	0E	C-RES,S 100K-1/10W F
C132	87-010-550-040	0E	CAP,E 100-6.3 GAS	R106	87-022-365-020	0E	C-RES,S 100K-1/10W F
C133	87-012-158-020	0E	C-CAP,S 390P-50 J CH	R420	87-029-060-080	0E	RES,FUSE 33-1/4 W<S>
C150	87-010-145-020	0E	C-CAP,S 1P-50 C CH	S601	87-036-109-010	1A	PUSH SWITCH
C202	87-010-596-020	0E	C-CAP,S 0.047-16 RK	S602	87-036-109-010	1A	PUSH SWITCH
C203	87-010-188-020	0E	C-CAP,S 6800P-50 B	S603	87-036-109-010	1A	PUSH SWITCH
C204	87-012-156-020	0E	C-CAP,S 220P-50 CH	X201	87-A70-046-010	1B	VIB,XTAL 16.934MHZ
C205	87-018-134-080	0E	CAPACITOR,TC-U 0.01-16	LED C.B<F>			
C206	87-010-400-040	0E	CAP,E 0.47-50	LED701	87-017-733-080	0E	LED,SEL1250SM
C207	87-010-197-020	0E	C-CAP,S 0.01-25 B	LED702	87-017-350-080	0E	LED,SEL1550CM
C208	87-010-318-020	0E	C-CAP,S 47P-50 CH<D>	LED703	87-017-733-080	0E	LED,SEL1250SM
C209	87-012-154-020	0E	C-CAP,S 150P-50 J CH GRM	T-T C.B			
				C411	87-018-214-080	0E	CAP TC U 0.1-50F
				LED411	87-070-288-010	0E	LED,GL380

REF. NO	PART NO.	KANRI NO.	DESCRIPTION
M401	87-A90-036-010	1D	MOT ASSY, RF-300CA-11
PS401	87-A90-156-010	1B	SNSR, SG-240
Q411	87-A30-031-010	1A	P-TR, PT380F
S401	87-036-109-010	1A	PUSH SWITCH

○ チップ抵抗部品コード / CHIP RESISTOR PART CODE

チップ抵抗部品コードの成り立ち
Chip Resistor Part Coding



チップ抵抗
Chip resistor

容量 Wattage	種類 Type	許容誤差 Tolerance	記号 Symbol	寸法 / Dimensions (mm)				抵抗コード : A Resistor Code : A
				外形 / Form	L	W	t	
1/16W	1608	5%	CJ		1.6	0.8	0.45	108
1/10W	2125	5%	CJ		2	1.25	0.45	118
1/8W	3216	5%	CJ		3.2	1.6	0.55	128

共通部分は、下記のページを参照して下さい。
Refer to the following pages for the common section.

■ IC BLOCK DIAGRAM

TA7291S	23ページ参照 See page 23
BA6897S	23ページ参照 See page 23

■ MECHANICAL EXPLODED VIEW/PARTS LIST

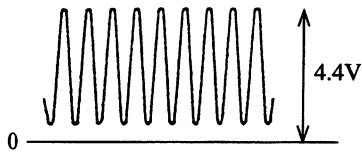
40ページ参照
See page 40

■ CD MECHANISM EXPLODED VIEW/PARTS LIST

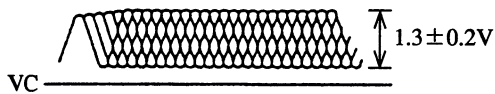
42ページ参照
See page 42

WAVE FORM

① SYSTEM CLOCK
f=16.9344MHz
VOLT/DIV: 2V
TIME/DIV: 0.1μS



② RF
VOLT/DIV: 500mV
TIME/DIV: 0.5μS



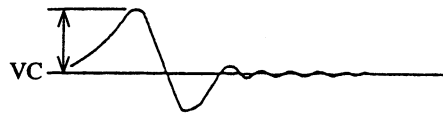
③ FOCUS
VOLT/DIV: 200mV
TIME/DIV: 2mS



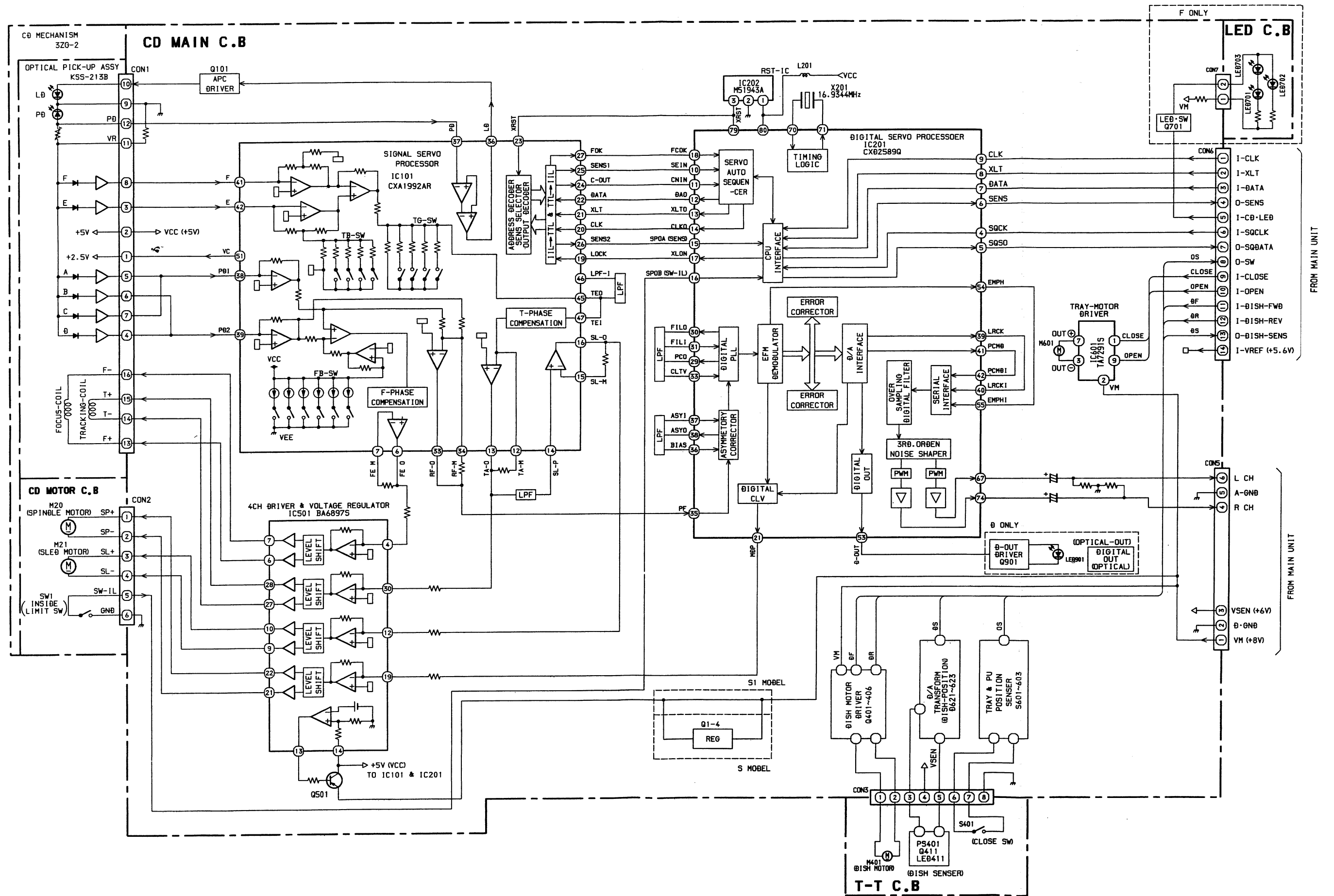
④ TRACKING
TIME/DIV: 1mS

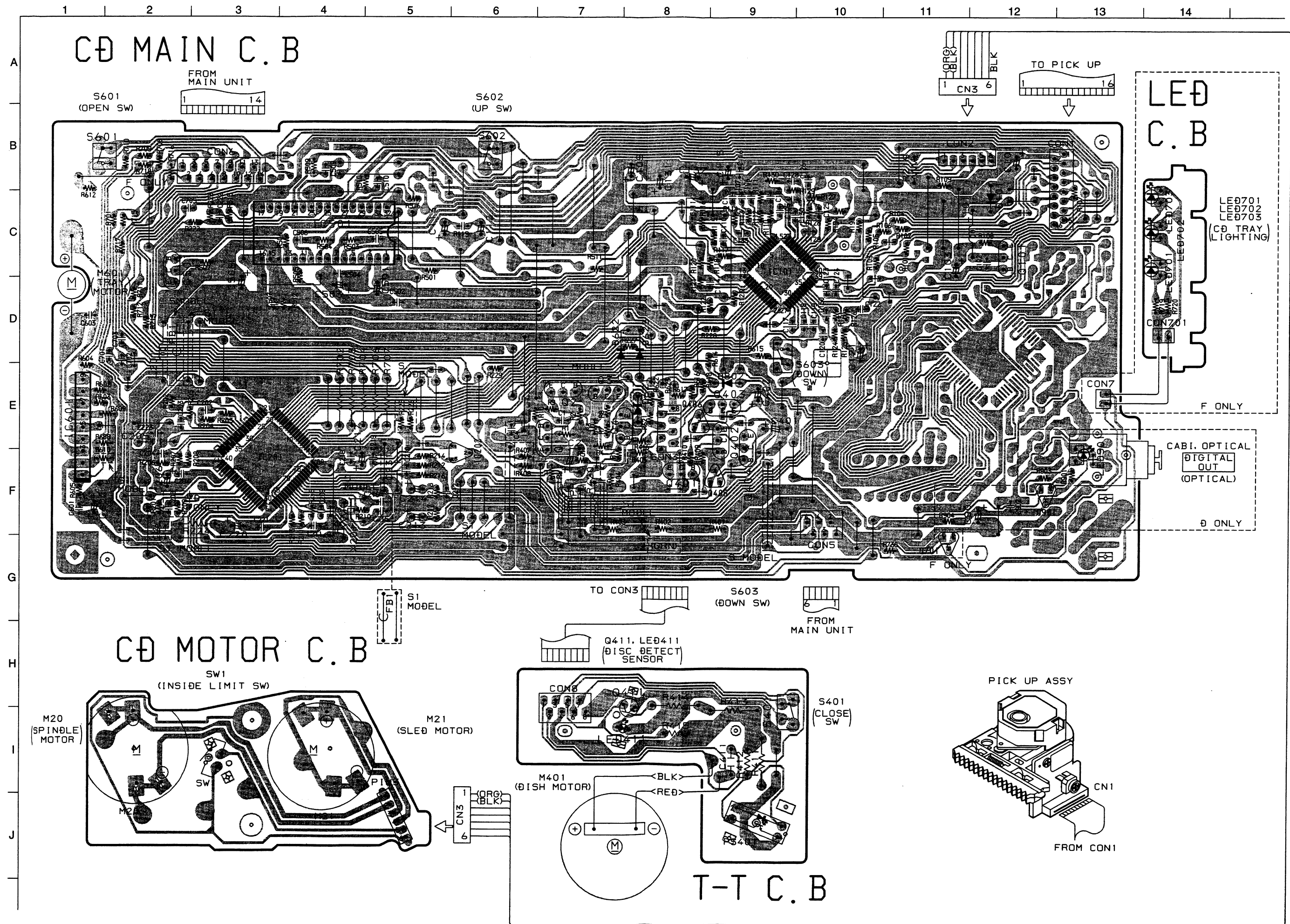


⑤ FOCUS SEARCH

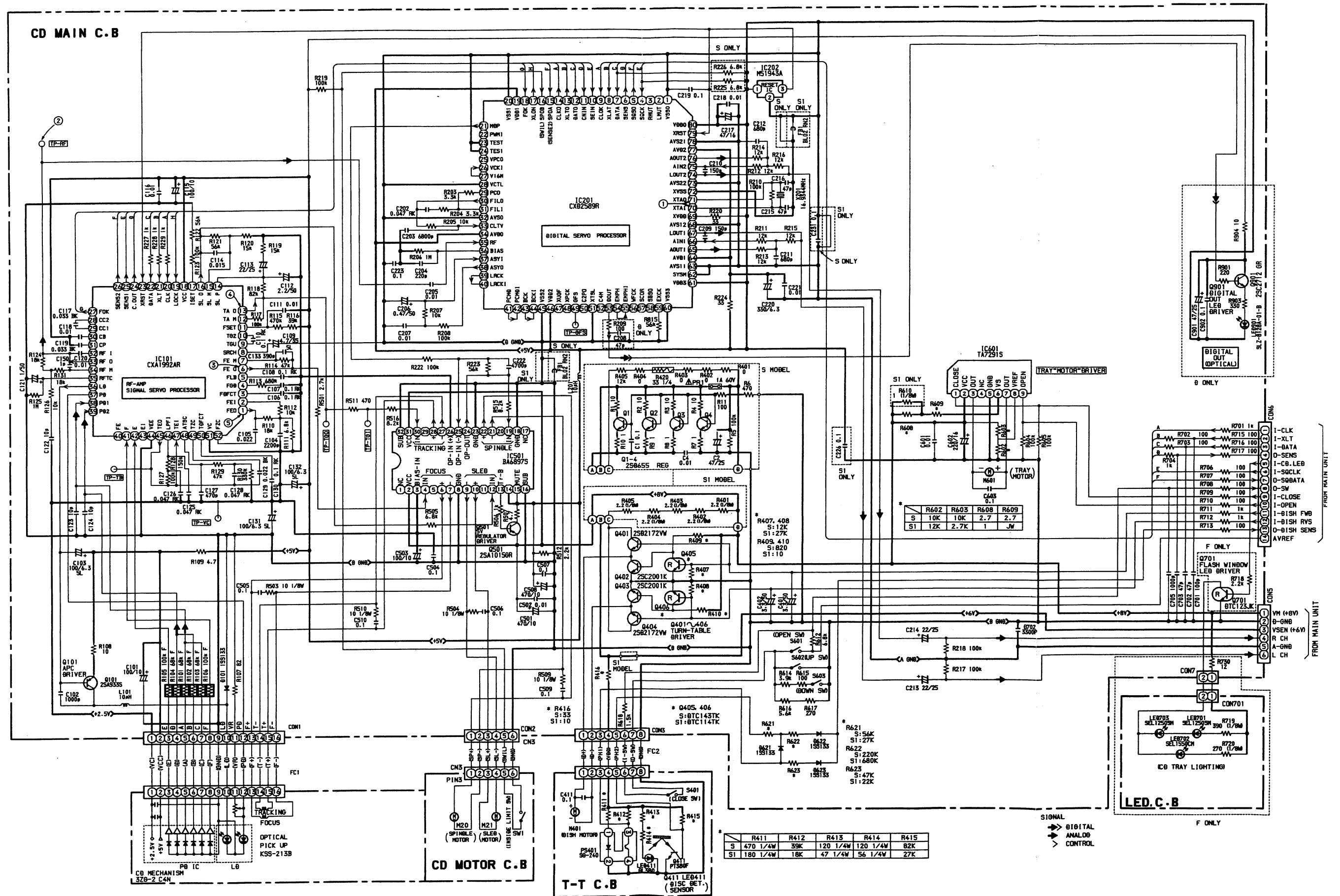


BLOCK DIAGRAM





SCHEMATIC DIAGRAM



IC DESCRIPTION
IC, CXA1992AR

端子番号	端子名称	I/O	機 能 説 明
1	FEO	O	フォーカス・エラーアンプの出力端子です。 内部でバイアス調整用のウィンドウコンパレータ入力に接続されています。
2	FEI	I	フォーカス・エラーの入力端子です。
3	FDFCT	I	ディフェクト時の時定数用コンデンサ接続端子です。
4	FGD	I	フォーカス・サーボの高域ゲインを落とす場合、この端子をコンデンサで接地します。
5	FLB	I	フォーカス・サーボの低域持ち上げ用時定数外付け端子です。
6	FE_O	O	フォーカス・ドライブ出力です。
7	FEM	I	フォーカス・アンプの反転入力端子です。
8	SRCH	I	フォーカス・サーチ波形を作るための時定数外付け端子です。
9	TGU	I	トラッキング高域ゲイン切り換え用時定数外付け端子です。
10	TG2	I	トラッキング高域ゲイン切り換え用時定数外付け端子です。
11	FSET	I	フォーカス・トラッキングの位相補償のピーク設定用端子です。
12	TA_M	I	トラッキング・アンプの反転入力端子です。
13	TA_O	O	トラッキングドライブ出力。
14	SL_P	I	スレッド・アンプの非反転入力端子です。
15	SL_M	I	スレッド・アンプの反転入力端子です。
16	SL_O	O	スレッドドライブ出力。
17	ISSET	I	フォーカスサーチ、トラックジャンプ、スレッドキックの高さを決める電流を設定します。
18	Vcc	I	+5V電源供給端子。
19	LOCK	I	“L”でスレッド暴走防止回路が働きます。
20	CLK	I	シリアルデータ転送クロック入力です。
21	XLT	I	ラッチ入力です。
22	DATA	I	シリアルデータ入力です。
23	XRST	I	リセット入力端子 “L” でリセットします。
24	C_OUT	O	トラック数カウント用信号出力です。
25	SENS1	O	コマンドにより、FZC、DFCT1、TZC、BALH、TGH、FOH、ATSCなどを出力します。
26	SENS2	O	コマンドにより、DFCT2、MIRR、BALL、TGL、FOLなどを出力します。
27	FOK	O	フォーカスOKコンパレータの出力端子です。
28	CC2	I	DEFECTボトム・ホールド出力が容量結合されて入力される入力端子です。
29	CC1	O	DEFECTボトム・ホールド出力端子です。
30	CB	I	DEFECTボトム・ホールドコンデンサ接続端子です。
31	CP	I	MIRRホールド・コンデンサの接続端子です。かつ、MIRRコンパレータの非反転入力端子です。
32	RF_I	I	RFサミングアンプの出力が容量結合されて入力される入力端子です。
33	RF_O	O	RFサミングアンプの出力端子です。(EYEパターンのチェックポイント)
34	RF_M	I	RFサミングアンプの反転入力端子です。 この端子とRFO端子間に接続された抵抗でRFアンプのゲインが決まります。
35	RFTC	I	RFレベルコントロール時の時定数外付け端子です。

端子番号	端子名称	I/O	機 能 説 明
36	LD	O	APCアンプの出力端子です。
37	PD	I	APCアンプの入力端子です。
38、39	PD1、PD2	I	RF I-Vアンプの反転入力端子です。光学ピックアップのA+C、B+D端子に接続して電流入力で受けます。
40	FEBIAS	I/O	フォーカス・エラーアンプのバイアス調整用端子です。自動調整する場合、OPEN。
41、42	F、E	I	F、EのI-Vアンプの反転入力端子です。光学ピックアップのF、Eに接続して電流入力で受けます。
43	EI	—	I-VアンプEのゲイン調整用端子です。
44	VEE	—	GND接続端子。
45	TEO	O	トラッキング・エラーアンプの出力端子です。E-F信号が出力されます。
46	LPFI	I	BAL調整用コンパレータ入力端子です。
47	TEI	I	トラッキング・エラーの入力端子です。
48	ATSC	I	ATSC検出用ウィンドウコンパレータ入力端子です。
49	TZC	I	トラッキング・ゼロクロスコンパレータの入力端子です。
50	TDFCT	I	ディフェクト時の時定数用コンデンサ接続端子。
51	VC	O	(VCC+VEE)/2 の直流電圧出力端子です。
52	FZC	I	フォーカス・ゼロクロスコンパレータの入力端子です。

IC, CXD2589Q

端子番号	端子名称	I/O	機 能 説 明
1、20、45、60	VSS	—	GND。
2	LMUT	O	Lch・“0”検出フラグ。
3	RMUT	O	Rch・“0”検出フラグ。
4	SQCK	I	SQSOリード・アウト用クロック入力。
5	SQSO	O	SubQ 80bitのシリアル出力。
6	SENS	O	SENS出力 CPUへ出力。
7	DATA	I	CPUよりシリアルデータ入力。
8	XLAT	I	CPUよりラッチ入力 立ち下がりでシリアルデータをラッチ。
9	CLOK	I	CPUよりシリアルデータ転送クロック入力。
10	SEIN	I	SSPよりセンス入力。
11	CNIN	I	トラックジャンプ数カウント信号入力。
12	DATO	O	SSPへシリアルデータ出力。
13	XLTO	O	SSPへシリアルデータラッチ出力 立ち下がりでラッチ。
14	CLKO	O	SSPへシリアルデータ転送クロック出力。
15	SPOA	I	マイコン拡張インタフェース。(入力A)
16	SPOB	I	マイコン拡張インタフェース。(入力B)
17	XLON	O	マイコン拡張インタフェース。(出力)
18	FOK	I	フォーカスOK入力端子。SENS出力とサーボ・オートシーケンサに使用。
19、46、61、80	VDD	—	電源。(+5V)
21	MDP	O	スピンドルモータのサーボ制御。
22	PWMI	I	スピンドルモータの外部制御入力。
23	TEST	I	TEST用端子 通常GND。
24	TESI		
25	VPCO	O	広帯域EFM PLL用チャージポンプ出力。
26	VCKI	I	広帯域EFM PLL用VCO2発振入力。
27	V16M	O	広帯域EFM PLL用VCO2発振出力。
28	VCTL	I	広帯域EFM PLL用VCO2コントロール電圧入力。
29	PCO	O	マスタPLL用チャージポンプ出力。
30	FILO	O	マスタPLL用(スレーブ=デジタルPLL) フィルタ出力。
31	FILI	I	マスタPLL用フィルタ入力。
32	AVSS	—	アナログGND。
33	CLTV	I	マスタ用VCOコントロール電圧入力。
34	AVDD	—	アナログ電源。(+5V)
35	RF	I	EFM信号入力。
36	BIAS	I	アシンメトリー回路定電流入力。
37	ASYI	I	アシンメトリーコンパレート電圧入力。
38	ASYO	O	EFMフルシング出力。(L=VSS、H=VDD)
39	LRCK	O	D/Aインタフェース LRクロック出力 f=Fs。
40	LRCKI	I	LRクロック入力。
41	PCMD	O	D/Aインタフェース シリアルデータ出力。(2's COMP、MSBファースト)
42	PCMDI	I	D/Aインタフェース シリアルデータ入力。(2's COMP、MSBファースト)

端子番号	端子名称	I/O	機 能 説 明
43	BCK	O	D/Aインタフェース ビットクロック出力。
44	BCKI	I	D/Aインタフェース ビットクロック入力。
47	XUGF	O	XUGF出力、コマンドによる切り換えでMNT1、RFCK出力。
48	XPCK	O	XPLCK出力、コマンドによる切り換えでMNT0出力。
49	GFS	O	GFS出力、コマンドによる切り換えでMNT3、XRAOF出力。
50	C2PO	O	C2PO出力、コマンドによる切り換えでGTOP出力。
51	XTSL	I	X'tal選択入力端子 X'talが16.9344MHzの時“L” 33.8688MHzの時“H”。
52	C4M	O	4.2336MHz出力 CAV-Wモード時はVCKIの1/4分周が出力。
53	DOUT	O	Digital Out出力端子。
54	EMPH	O	再生Discがエンファシス有りの時“H”出力 無しの時“L”出力。
55	EMPHI	I	ディエンファシスONの時“H”入力 OFFの時“L”入力。
56	WFCK	O	WFCK出力。
57	SCOR	O	サブコードシンクS0かS1どちらか検出された時“H”出力。
58	SESO	O	SubP～Wのシリアル出力。
59	EXCK	I	SBSOリード・アウト用クロック入力。
62	SYSM	I	ミュート入力端子“H”の時アクティブ。
63	AVSS	—	アナログGND。
64	AVDD	—	アナログ電源。(+5V)
65	AOUT1	O	Lch・アナログ出力端子。
66	AIN1	I	Lch・OPAMP入力端子。
67	LOUT1	O	Lch・LINE出力端子。
68	AVSS	—	アナログGND。
69	XVDD	—	マスタクロック用電源。
70	XTAI	I	水晶発振回路入力端子。マスタクロックを外部から入力する場合この端子から入力。
71	XTAO	O	水晶発振回路出力端子。
72	XVSS	—	マスタクロック用GND端子。
73	AVSS	—	アナログGND。
74	LOUT2	O	Rch・LINE出力端子。
75	AIN2	I	Rch・OPAMP入力端子。
76	AOUT2	O	Rch・アナログ出力端子。
77	AVDD	—	アナログ電源。(+5V)
78	AVSS	—	アナログGND。
79	XRST	I	システムリセット Lでリセット。

- 注) ・ PCMDは、MSBファーストの2'sコンプリメント出力です。
・ GTOPは、Frame Syncの保護状況をモニタするものです。(“H”：シンク保護ウインドウ開放)
・ XUGFは、EFM信号から得られたFrame Syncで、ネガティブパルスです。シンク保護前の信号。
・ XPLCKは、EFM PLLのクロックの反転。立ち下がりエッジとEFM信号の変化点が、合うようにPLLが作られています。
・ GFSは、Frame Syncと内挿タイミングが一致した時“H”となる信号です。
・ RFCKは、X'tal精度で作られる136μ周期の信号(通常速時)です。
・ C2POは、Dataのエラー状態を表す信号です。
・ XRAOFは、16K RAMが、±4Fのジッタマージンを越えた時、発生する信号です。

IC, CXA1992AR

Pin No.	Pin Name	I/O	Description
1	FEO	O	Output terminal for focus error amplifier. Internally connected to window comparator input for bias condition.
2	FEI	I	Input terminal for focus error.
3	FDFCT	I	Capacitor connection terminal for time constant used when there is defect.
4	FGD	I	This pin is connected to GND via capacitor when high frequency gain of the focus servo is attenuated.
5	FLB	I	This is a pin where the time constant is externally connected to raise the low frequency gain of the focus servo.
6	FE_O	O	Focus drive output.
7	FEM	I	Focus amplifier inverted input pin.
8	SRCH	I	This is a pin where the time constant is externally connected to generate the focus search waveform.
9	TGU	I	This is a pin where the selection time constant is externally connected to set the tracking servo the high frequency gain.
10	TG2	I	This is a pin where the selection time constant is externally connected to set the tracking high frequency gain.
11	FSET	I	Pin for setting peak of the phase compensator of the focus tracking.
12	TA_M	I	Tracking amplifier inverted input pin.
13	TA_O	O	Tracking drive output.
14	SL_P	I	Sled amplifier non-inverted input pin.
15	SL_M	I	Sled amplifier inverted input pin.
16	SL_O	O	Sled drive output.
17	ISSET	I	The current which determines height of the focus search, track jump and sled kick is input with external resistance connected.
18	Vcc	I	Power supply.
19	LOCK	I	“L” setting starts sled disorder-prevention circuit. (Not pull-up resistance)
20	CLK	I	Clock input for serial data transfer from CPU. (No pull-up resistance)
21	XLT	I	Latch input from CPU. (No pull-up resistance)
22	DATA	I	Serial data input from CPU. (No pull-up resistance)
23	XRST	I	Reset system at “L” setting. (No pull-up resistance)
24	C_OUT	O	Signal output for track number counting.
25	SENS1	O	FZC, DFCT1, TZC, BALH, TGH, FOH, or ATSC is output depending on the command from CPU.
26	SENS2	O	DFCT2, MIRR, BALL, TGL or FOL is output depending on the command from CPU.
27	FOK	O	Output terminal for focus OK comparator.
28	CC2	I	Input pin where the DEFECT bottom hold output is capacitance coupled.
29	CC1	O	DEFECT bottom-hold output terminal. Internally connected to interruption comparator input.
30	CB	I	Connection terminal for DEFECT bottom-hold capacitor.
31	CP	I	Connection terminal for MIRR hold-capacitor. Anti-reverse input terminal for MIRR comparator.

Pin No.	Pin Name	I/O	Description
32	RF_I	I	Input terminal by capacity combination of RF summing amplifier.
33	RF_O	O	Output terminal of RF summing amplifier. Checkpoint of Eye pattern.
34	RF_M	I	Anti-reverse input terminal for RF summing amplifier. The gain of RF amplifier is decided by the connection resistance between RF_M and RFO terminals.
35	RFTC	I	This is a pin where the selection time constant is externally connected to control the RF level.
36	LD	O	APC amplifier output terminal.
37	PD	I	APC amplifier input terminal.
38, 39	PD1, PD2	I	RFI-V amplifier inverted input pin. These pins are connected to the A+C and B+C pins of the optical pickup, receiving by currents input.
40	FEBIAS	I/O	Bias adjustment pin of the focus error amplifier.
41, 42	F, E	I	F and EIV amplifier inverted input pins. These pins are connected to the F and E of the optical pickup, receiving by current input.
43	EI	—	Gain adjustment pin of the I-V amplifier E. (When not in use of BAL automatic adjustment)
44	VEE	—	GND connection pin.
45	TEO	O	Output terminal for tacking-error amplifier. Output E-F signal.
46	LPFI	I	BAL adjustment comparator input pin. (Input through LPF from TEO)
47	TEI	I	Input terminal for tracking error.
48	ATSC	I	Window-comparator input terminal for detecting ATSC.
49	TZC	I	Input terminal for tracking-zero cross comparator.
50	TDFCT	I	Capacitor connection pin for the time constant used when there is defect.
51	VC	O	Output terminal for DC voltage reduced to half of VCC+VEE.
52	FZC	I	Input terminal for focus-zero cross comparator.

IC, CXD2589Q

Pin No.	Pin Name	I/O	Description
1, 20, 45, 60	VSS	—	GND.
2	LMUT	O	Lch-“0” detect flag.
3	RMUT	O	Rch-“0” detect flag.
4	SQCK	I	Clock input for SQSO read out.
5	SQSO	O	SubQ 80 bit serial output.
6	SENS	O	SENS signal output to CPU.
7	DATA	I	Serial data input from CPU.
8	XLAT	I	Latch input from CPU, Latch serial data at fall down.
9	CLOK	I	Clock input to serial data transfer from CPU.
10	SEIN	I	SENS input from SSP.
11	CNIN	I	Numbers of track jump are counted and input.
12	DATO	O	Serial data output to SSP.
13	XLTO	O	Serial-data latch output to SSP. Latch at fall down.
14	CLKO	O	Clock output for serial data transfer to SSP.
15	SPOA	I	Microcomputer expansion interface. (Input A)
16	SPOB	I	Microcomputer expansion interface. (Input B)
17	XLON	O	Microcomputer expansion interface. (Output)
18	FOK	I	Focus OK input terminal. Used for SENS output and servo-auto sequencer.
19, 46, 61, 80	VDD	—	Power supply. (+5V)
21	MDP	O	Servo control for spindle motor.
22	PWMI	I	External control input for spindle motor.
23	TEST	I	TEST terminal. (Connected to GND)
24	TESI	I	TEST terminal. (Connected to GND)
25	VPCO	O	Charge pump output for extensive EFM PLL.
26	VCKI	I	VCO2 oscillator input for extensive EFM PLL.
27	V16M	O	VCO2 oscillator output for extensive EFM PLL.
28	VCTL	I	VCO2 control voltage input for extensive EFM PLL.
29	PCO	O	Charge pump output for master PLL.
30	FILO	O	Filter (slave = digital PLL) output for master PLL.
31	FILI	I	Filter input for master PLL.
32	AVSS	—	Analog GND.
33	CLTV	I	VCO control voltage input for master.
34	AVDD	—	Analog power. (+5V)
35	RF	I	EFM signal input.
36	BIAS	I	Constant current input to asymmetry circuit.
37	ASYI	I	Comparison voltage input to asymmetry circuit.
38	ASYO	O	EFM full-swing output. (L=VSS, H=VDD)
39	LRCK	O	D/A interface, LR clock output f=FS.
40	LRCKI	I	LR clock input.
41	PCMD	O	D/A interface, serial data output. (2's COMP, MSB first)
42	PCMDI	I	D/A interface, serial data input. (2's COMP, MSB first)

Pin No.	Pin Name	I/O	Description
43	BCK	O	D/A interface bit clock output.
44	BCKI	I	D/A interface bit clock input.
47	XUGF	O	XUGF output, MNT1 or RPCK output by switching command.
48	XPCK	O	XPLCK output, MNT0 output by switching command.
49	GFS	O	GFS output, MNT3 or XRAOF output by switching command.
50	C2PO	O	C2PO output, GTOP output by switching command.
51	XTSL	I	X'tal select input terminal, X'tal: 16.9344MHz = “L” 33.8688MHz = “H”.
52	C4M	O	4.2336MHz output, Output 1/4 divided frequency of VCKI at CAV-W mode.
53	DOUT	O	Digital Out connector output signal.
54	EMPH	O	“H” when the playback disc has emphasis. “L” when it does not.
55	EMPHI	I	De-emphasis ON/OFF, “H” when ON, “L” when OFF.
56	WFCK	O	WFCK output.
57	SCOR	O	H output when the subcode sync S0 or S1 is detected.
58	SESO	O	Serial output for SubP-W.
59	EXCK	I	SBSO read out clock input.
62	SYSM	I	Mute input terminal, Active the “H” setting.
63	AVSS	—	Analogue GND.
64	AVDD	—	Analogue power supply. (+5V)
65	AOUT1	O	Lch/analogue output terminal.
66	AINI	I	Lch/OP AMP input terminal.
67	LOUT1	O	Lch/LINE output terminal.
68	AVSS	—	Analogue GND.
69	XVDD	—	Power supply for master clock.
70	XTAI	I	Input terminal for crystal oscillator circuit. Input external master clock from this terminal.
71	XTAO	O	Output terminal for crystal oscillator circuit.
72	XVSS	—	GND terminal for master clock.
73	AVSS	—	Analogue GND.
74	LOUT2	O	Rch/LINE output terminal.
75	AIN2	I	Rch/OP AMP input terminal.
76	AOUT2	O	Rch/analogue output terminal.
77	AVDD	—	Analogue power supply. (+5V)
78	AVSS	—	Analogue GND.
79	XRST	I	Reset system at “L” setting.

Note)

- PCMD is the two's complement output with MSB first.
- GTOP monitors the protection status of the Frame Sync. (H: Sync protection window opened).
- XUGF is the Frame Sync negative pulse which is obtained from the EFM signal. This is the signal before the sync protection.
- XPLCK is the inverted signal of the EFM PLL clock. The PLL works so that the fall-down edge and the changed point of the EFM signal agree.
- GFS is the signal that goes “H” when the Frame Sync and the internally inserted timing agree.
- RFCK is the signal having 136 micro-seconds (during normal speed) that is generated to have the same accuracy as X'tal.
- C2PO is the signal indicating the error status of the data.
- XRAOF is the signal that is generated when the 16k RAM goes outside the jitter margin ±4F.

CD TEST MODE

<テストモードにするには>

PROGRAMキーを押しながら、ACコードをコンセントに差しします。

<テストモードにはいると>

システムが初期化され、パワーオンします。テストモード中は、CDブロックの電源は、常にオンしています。まず始めに[スレッドモード]になります。

<テストモードの種類>

[スレッドモード]

FL表示が全点灯します。「<<」「>>」キーでピックアップを移動できます。

「□」キーを押すと、[フォーカスモード]になります。「▷」キーを押すと、[プレイモード]になります。

「<<」キーを押すと、スレッドが外周方向に動作します。「>>」キーを押すと、スレッドが内周方向に動作します。OPEN/CLOSEキーを押すと、トレイの開閉ができます。

[フォーカスモード]

FL表示の全点灯が解除され、通常表示に戻ります。ディスクの有無、フォーカスOK/NGに関係なく、フォーカスサーチを行います。(サーチの回数は無制限、オートシーケンスは使用しません。)フォーカスが合ってもフォーカスサーボはオンしません。「▷」キーを押すと、[プレイモード]になります。

「<<」キーを押すと、トラックナンバーを-1します。「>>」キーを押すと、トラックナンバーを+1します。OPEN/CLOSEキーを押すと、トレイの開閉ができます。[スレッドモード]になります。

[プレイモード]

FL表示の全点灯が解除され、通常表示に戻ります。フォーカスサーチ(サーチの回数は無制限)を行い、フォーカスが合うと、フォーカスサーボをオンとなり、通常の演奏モードになります。[プレイモード]中は、GFSと音飛びは監視しません。フォーカスが落ちたら、再度フォーカスを合わせます。「▷」キーでトラッキングとスレッドのサーボをオン/オフできます。

「□」キーを押すと、[スレッドモード]になります。「▷」キーを押すと、[]表示を点灯/消灯を切り換えます。

[] 消灯中は、
CLV-A トラッキングサーボ ON
 スレッドサーボ ON

[] 点灯中は、
CLV-A トラッキングサーボ OFF
 スレッドサーボ OFF
「<<」キーを押すと、トラックナンバーを-1します。
「>>」キーを押すと、トラックナンバーを+1します。
OPEN/CLOSEキーを押すと、トレイの開閉ができます。[スレッドモード]になります。

<テストモードを解除するには>

ACコードを抜く。または、システムをパワーオフする。

下記は全てTEST-MODEのPLAY-MODEの時にのみ実行する。PLAY中にPRGM釦を押すとFocus-BIASの調整値を表示する。その後

- Focus-BIAS
DISC PLAY中RANDOM-KEYを押すとFocus-BIAS設定値を表示する。
⌘ KEYを一回押す度に1STEP DOWNする。
⌘ KEYを一回押す度に1STEP UPする。
設定後PLAY-KEYを押す事により確定し、設定した状態でPLAYする。また、STOP-KEYを押す事により設定値は解除する。
- TRACKING-BALANCE
DISC PLAY中REPEAT-KEYを押すとT-BALANCE設定値を表示する。設定値の変更、確定、解除はFocus-BIASと同様とする。
- TRACKING-GAIN
DISC PLAY中DISPLAY-KEYを押すとT-GAIN設定値を表示する。設定値の変更、確定、解除はFocus-BIASと同様とする。

表示方法

888--88:88

- Focus-BIAS

F8--88

- TRACKING-BALANCE

8L--88

- TRACKING-GAIN

GA--88

< How to Enter the Test Mode >

While pressing the PROGRAM key, insert the AC power cord to AC wall outlet.

< When the Machine Has Entered the Test Mode >

The system is initialized and the main power is turned on. During the test mode, the main power of the CD block is turned on always. The test mode starts with the [Sled mode].

< Types of Test Mode >

[Sled mode]

All displays of the FL tubes light. The optical pickup can be moved by pressing [<<] or [>>] key.

Pressing the [□] key establishes the [Focus mode]. Pressing the [▷] key establishes the [Play mode].

Pressing the [<<] key moves the sled to outer circumference.
Pressing the [>>] key moves the sled to inner circumference.
Pressing OPEN/CLOSE key opens or closes the tray.

[Focus mode]

Lighting of all displays of the FL tubes are turned off and returns to normal display. The focus search is performed in the focus mode regardless whether disc is inserted or not, or focus OK or NG. (Numbers of times of focus search is unlimited. Auto sequence is not used.) Focus servo is not locked in even the focus is obtained.

Pressing the [▷] key establishes the [Play mode]. Pressing the [<<] key decreases the track number to -1. Pressing the [>>] key increases the track number to +1. Pressing OPEN/CLOSE key opens or closes the tray. The machine enters the [Sled mode].

[Play mode]

Lighting of all displays of the FL tubes are turned off and returns to normal display. The focus search (numbers of search is unlimited) is performed. When focus comes to in-focus, the focus servo is locked in and the machines enters the normal play mode. During [Play mode], GFS and sound skipping are not monitored. When focus becomes out-of-focus, another attempt is made to search for focus. The tracking servo and the sled servo can be turned on and off by pressing the [▷] key.

Pressing the [□] key establishes the [Sled mode]. The [] display can be turned on and off by pressing the [▷] key .

While the [] display is turned off:
CLV-A Tracking servo: on
 Sled servo: on
While the [] display is turned on:
CLV-A Tracking servo: off
 Sled servo: off

Pressing the [<<] key decreases the track number to -1. Pressing the [>>] key increases the track number to +1. Pressing OPEN/CLOSE key opens or closes the tray. The machine enters the [Sled mode].

< How to Exit the Test Mode >

Remove the AC power cord from power outlet, or turn off the system power.

The focus bias, tracking balance and the tracking gain adjustment values can be displayed, modified, set and released in the Play mode only of the following Test mode. When the PRGM button is pressed during Play, the adjustment value of the focus bias is displayed. After that, you can enter the followings:

- FOCUS - BIAS
[Display]: Pressing the RANDOM key during disc play, the focus bias setting value is displayed.
[Adjustment]: Every pressing of the ⌘ key decrements the adjustment value by 1 step. Every pressing of the ⌘ key increments the adjustment value by 1 step.
[Set]: The adjustment value is set by pressing the PLAY key after adjustment. Playback a disc after setting.
[Release]: The set value can be released by pressing the STOP key.
- TRACKING - BALANCE
[Display]: Pressing the REPEAT key during disc play, the tracking balance setting value is displayed.
[Adjustment]: The same procedure as in the FOCUS - BIAS.
[Set]: The same procedure as in the FOCUS - BIAS.
[Release]: The same procedure as in the FOCUS - BIAS.
- TRACKING - GAIN
[Display]: Pressing the DISPLAY key during disc play, the tracking balance setting value is displayed.
[Adjustment]: The same procedure as in the FOCUS - BIAS.
[Set]: The same procedure as in the FOCUS - BIAS.
[Release]: The same procedure as in the FOCUS - BIAS.

Display method

888--88:88

- FOCUS - BIAS
F8--88
- TRACKING - BALANCE
8L--88
- TRACKING - GAIN
GA--88

MODEL NO. 6ZG-1VZ (D, F)

ELECTRICAL MAIN PARTS LIST

DESCRIPTIONで判断できない物は "REFERENCE NAME LIST" を参照してください。
If can't understand for Description please kindly refer to "REFERENCE NAME LIST".

REF. NO	PART NO.	KANRI NO.	DESCRIPTION	REF. NO	PART NO.	KANRI NO.	DESCRIPTION
IC				C138	87-016-369-080	0E	C-CAP,S 0.033-25 B K
				C139	87-010-805-080	0E	CAP, S 1-16
	87-A20-446-010	1E	C-IC,LA9241ML	C140	87-010-178-080	0E	CHIP CAP 1000P
	87-A20-019-010	2P	C-IC,LC78630E	C141	87-016-669-080	0E	C-CAP,S 0.1-25 K B
	87-017-825-010	1E	IC,GPIF32T<D>	C142	87-010-374-040	0E	CAP,E 47-10
	87-001-982-010	1C	IC,TA7291S				
	87-A20-405-040	1E	C-IC,LA6541	C143	87-010-549-040	0E	CAP,E 47-6.3 GAS
				C144	87-010-498-040	0E	CAP,E 10-16 GAS
	86-ZG1-630-010	2A	C-IC,LC865632A-5E67	C145	87-016-669-080	0E	C-CAP,S 0.1-25 K B
	87-001-792-080	1B	IC,NJM2100M	C147	87-016-369-080	0E	C-CAP,S 0.033-25 B K
	87-A20-406-010	2F	C-IC,LC74201NE	C148	87-016-669-080	0E	C-CAP,S 0.1-25 K B
	87-A20-549-010	2A	C-IC,LC78011E				
	87-A20-583-040	2M	C-IC,HM514260CJ/CLJ-6	C151	87-010-992-080	0E	C-CAP,S 0.047-25 B
				C152	87-016-669-080	0E	C-CAP,S 0.1-25 K B
	87-A20-557-040	2A	C-IC,LC321667CT-25P	C153	87-016-669-080	0E	C-CAP,S 0.1-25 K B
	87-A20-602-040	1B	C-IC,M5291FP	C154	87-012-154-080	0E	C-CAP,S 150P-50 CH
	87-A20-601-010	1C	IC,PQ20RVIE	C155	87-010-374-040	0E	CAP,E 47-10
TRANSISTOR				C156	87-016-669-080	0E	C-CAP,S 0.1-25 K B
				C157	87-016-669-080	0E	C-CAP,S 0.1-25 K B
	89-110-373-080	0E	CHIP-TR,2SA1037 S	C158	87-010-374-040	0E	CAP,E 47-10
	87-026-223-080	0E	TR,DTC143TK	C159	87-010-312-080	0E	C-CAP,S 15P-50 CH
	89-320-011-080	0E	TR,2SC2001 (15W)	C160	87-010-312-080	0E	C-CAP,S 15P-50 CH
	89-421-722-380	0E	TR,2SD2172V/W				
	87-026-608-080	0E	C-TR,DTC 123 JK<F>	C161	87-016-669-080	0E	C-CAP,S 0.1-25 K B
				C162	87-016-669-080	0E	C-CAP,S 0.1-25 K B
	89-327-125-080	0E	CHIP TR,2SC2712GR	C163	87-010-149-080	0E	C-CAP,S 5P-50 CH
	87-026-470-080	1A	TR,HN1C03F (0.3W)	C164	87-010-196-080	0E	CHIP CAPACITOR,0.1-25
	87-026-580-080	0E	C-TR,DTA123JK	C181	87-016-669-080	0E	C-CAP,S 0.1-25 K B<D>
	87-026-467-080	0E	TR,HN1C01F (0.3W)				
	87-026-473-080	0E	C-TR HN1A01F GR	C182	87-010-374-040	0E	CAP,E 47-10<D>
				C223	87-010-386-080	0E	CAP,E 330-25 SME
	87-026-237-080	0E	CHIP-TR,DTC124XK	C224	87-010-197-080	0E	CAP, CHIP 0.01 DM
	89-213-292-080	0E	TR,2SB1329	C225	87-010-197-080	0E	CAP, CHIP 0.01 DM
	87-A30-117-010	1A	TR,2SA1357	C226	87-010-178-080	0E	CHIP CAP 1000P
DIODE				C227	87-010-197-080	0E	CAP, CHIP 0.01 DM
				C251	87-010-248-040	0E	CAP,E 220-10 SME
	87-020-027-080	0E	CHIP-DIODE 1SS184	C252	87-010-196-080	0E	CHIP CAPACITOR,0.1-25
	87-A40-180-040	0E	C-DIODE,SB07-015C	C253	87-010-196-080	0E	CHIP CAPACITOR,0.1-25
MAIN VCD C.B				C255	87-010-403-040	0E	CAP,E 3.3-50 SME
				C256	87-010-403-040	0E	CAP,E 3.3-50 SME
C101	87-016-369-080	0E	C-CAP,S 0.033-25 B K	C302	87-010-322-080	0E	C-CAP,S 100P-50 CH
C102	87-A10-201-080	0E	C-CAP,S0.33-16 KB	C303	87-010-322-080	0E	C-CAP,S 100P-50 CH
C103	87-016-460-080	0E	C-CAP,S 0.22-16 B	C304	87-010-322-080	0E	C-CAP,S 100P-50 CH
C104	87-010-213-080	0E	C-CAP,S 0.015-50 B	C305	87-010-322-080	0E	C-CAP,S 100P-50 CH
C105	87-012-157-080	0E	C-CAP,S 330P-50 CH				
C106	87-016-369-080	0E	C-CAP,S 0.033-25 B K	C306	87-010-178-080	0E	CHIP CAP 1000P
C107	87-010-181-080	0E	CAP,CHIP S 1800P	C307	87-010-374-040	0E	CAP,E 47-10
C109	87-010-198-080	0E	CAP, CHIP 0.022	C308	87-010-196-080	0E	CHIP CAPACITOR,0.1-25
C110	87-010-178-080	0E	CHIP CAP 1000P	C401	87-010-805-080	0E	CAP, S 1-16
C111	87-016-460-080	0E	C-CAP,S 0.22-16 B	C402	87-010-196-080	0E	CHIP CAPACITOR,0.1-25
C112	87-016-669-080	0E	C-CAP,S 0.1-25 K B				
C113	87-016-083-080	0E	C-CAP,S 0.15-16 RK	C403	87-010-549-040	0E	CAP,E 47-6.3 GAS
C114	87-010-197-080	0E	CAP, CHIP 0.01 DM	C404	87-010-196-080	0E	CHIP CAPACITOR,0.1-25
C115	87-010-186-080	0E	CAP,CHIP 4700P	C405	87-010-318-080	0E	C-CAP,S 47P-50 CH
C116	87-010-322-080	0E	C-CAP,S 100P-50 CH	C406	87-010-318-080	0E	C-CAP,S 47P-50 CH
C117	87-010-184-080	0E	CHIP CAPACITOR 3300P(K)	C407	87-010-321-080	0E	CHIP CAPACITOR,82P(J)
C118	87-016-526-080	0E	C-CAP,S 0.47-16 BK				
C119	87-010-403-040	0E	CAP,E 3.3-50 SME	C408	87-010-321-080	0E	CHIP CAPACITOR,82P(J)
C120	87-010-379-040	0E	CAP,E 22-16 M SME	C409	87-010-320-080	0E	CHIP CAP 68P
C122	87-010-186-080	0E	CAP,CHIP 4700P	C410	87-010-320-080	0E	CHIP CAP 68P
C123	87-010-150-080	0E	C-CAP,S 6P-50 CH	C411	87-010-320-080	0E	CHIP CAP 68P
C124	87-010-320-080	0E	CHIP CAP 68P	C412	87-010-320-080	0E	CHIP CAP 68P
C126	87-016-669-080	0E	C-CAP,S 0.1-25 K B				
C128	87-016-669-080	0E	C-CAP,S 0.1-25 K B	C413	87-010-321-080	0E	CHIP CAPACITOR,82P(J)
C129	87-010-421-040	0E	CAP,E 4.7-50 5L	C414	87-010-321-080	0E	CHIP CAPACITOR,82P(J)
C130	87-010-550-040	0E	CAP,E 100-6.3 GAS	C415	87-010-404-040	0E	CAP,E 4.7-50 SME
C132	87-016-669-080	0E	C-CAP,S 0.1-25 K B	C416	87-010-404-040	0E	CAP,E 4.7-50 SME
C133	87-016-669-080	0E	C-CAP,S 0.1-25 K B	C417	87-010-186-080	0E	CAP,CHIP 4700P
C134	87-010-549-040	0E	CAP,E 47-6.3 GAS				
C135	87-010-498-040	0E	CAP,E 10-16 GAS	C418	87-010-186-080	0E	CAP,CHIP 4700P
C137	87-A10-201-080	0E	C-CAP,S0.33-16 KB	C419	87-010-263-040	0E	CAP,E 100-10
				C420	87-010-196-080	0E	CHIP CAPACITOR,0.1-25
				C421	87-010-196-080	0E	CHIP CAPACITOR,0.1-25
				C501	87-010-197-080	0E	CAP, CHIP 0.01 DM
				C502	87-A10-484-080	0E	C-CAP,S 1.0U-10 K B
				C503	87-010-196-080	0E	CHIP CAPACITOR,0.1-25
				C504	87-010-196-080	0E	CHIP CAPACITOR,0.1-25
				C508	87-010-196-080	0E	CHIP CAPACITOR,0.1-25
				C509	87-010-314-080	0E	C-CAP,S 22P-50V

REF. NO	PART NO.	KANRI NO.	DESCRIPTION	REF. NO	PART NO.	KANRI NO.	DESCRIPTION
C510	87-010-314-080	0E	C-CAP,S 22P-50V	L503	87-005-196-080	0E	COIL,10UH
C511	87-010-196-080	0E	CHIP CAPACITOR,0.1-25	L504	87-005-196-080	0E	COIL,10UH
C513	87-010-196-080	0E	CHIP CAPACITOR,0.1-25	L511	87-005-207-080	0E	COIL,82UH
C514	87-010-196-080	0E	CHIP CAPACITOR,0.1-25	L601	87-005-469-080	0E	COIL 4.7UH FLR50
C515	87-010-314-080	0E	C-CAP,S 22P-50V	L602	87-A50-095-010	1A	COIL,68UH RCR875D
C516	87-010-314-080	0E	C-CAP,S 22P-50V	M601	87-045-305-010	1F	MOTOR, RF-500TB DC-5V (2MA)
C527	87-010-196-080	0E	CHIP CAPACITOR,0.1-25	R171	87-022-368-080	--	C-RES,S 180K-1/10W F
C531	87-010-197-080	0E	CAP, CHIP 0.01 DM	R172	87-022-366-080	0E	C-RES,S 120K-1/10WF
C532	87-010-196-080	0E	CHIP CAPACITOR,0.1-25	R173	87-022-366-080	0E	C-RES,S 120K-1/10WF
C534	87-010-196-080	0E	CHIP CAPACITOR,0.1-25	R174	87-022-366-080	0E	C-RES,S 120K-1/10WF
C535	87-010-196-080	0E	CHIP CAPACITOR,0.1-25	R175	87-022-366-080	0E	C-RES,S 120K-1/10WF
C537	87-010-371-040	0E	CAP,E 470-6.3	R176	87-022-368-080	--	C-RES,S 180K-1/10W F
C538	87-010-374-040	0E	CAP,E 47-10	R605	87-022-343-080	0E	C-RES,S 820-1/10W F
C539	87-010-196-080	0E	CAP,E 10-16	R606	87-022-355-080	0E	C-RES,S10K-1/10W F
C541	87-010-196-080	0E	CHIP CAPACITOR,0.1-25	R607	87-022-339-080	0E	C-RES,S,390-1/10W F
C542	87-010-374-040	0E	CAP,E 47-10	S301	87-036-109-010	1A	PUSH SWITCH
C543	87-010-374-040	0E	CAP,E 47-10	S302	87-036-109-010	1A	PUSH SWITCH
C545	87-010-196-080	0E	CHIP CAPACITOR,0.1-25	S303	87-036-109-010	1A	PUSH SWITCH
C546	87-010-549-040	0E	CAP,E 47-6.3 GAS	X151	87-030-270-080	1C	VIB,XTAL 16.9344MHZ
C547	87-010-196-080	0E	CHIP CAPACITOR,0.1-25	X301	87-030-422-080	1A	VIB,CER CST 6.00MGW
C548	87-010-322-080	0E	C-CAP,S 100P-50 CH	X501	80-JUC-601-080	1E	VIB,XTAL 14.31MHZ
C549	87-010-148-080	0E	CAP, CHIP S 4P-50 CH	X502	80-JUC-602-080	1E	VIB,XTAL 17.73MHZ
C551	87-010-314-080	0E	C-CAP,S 22P-50V				
C553	87-012-153-080	0E	C-CAP,S 120P-50 CH				
C554	87-010-154-080	0E	CAP CHIP 10P				
C555	87-010-197-080	0E	CAP, CHIP 0.01 DM				
C556	87-010-318-080	0E	C-CAP,S 47P-50 CH				
C557	87-010-318-080	0E	C-CAP,S 47P-50 CH				
C558	87-010-197-080	0E	CAP, CHIP 0.01 DM				
C601	87-010-263-040	0E	CAP,E 100-10				
C602	87-010-196-080	0E	CHIP CAPACITOR,0.1-25				
C603	87-010-384-040	0E	CAP,E 100-25 SME				
C604	87-012-140-080	0E	CAP 470P				
C605	87-010-178-080	0E	CHIP CAP 1000P				
C606	87-010-178-080	0E	CHIP CAP 1000P				
C607	87-010-248-040	0E	CAP,E 220-10 SME				
C608	87-010-196-080	0E	CHIP CAPACITOR,0.1-25				
C609	87-010-263-040	0E	CAP,E 100-10				
C610	87-010-374-040	0E	CAP,E 47-10				
C611	87-010-384-040	0E	CAP,E 100-25 SME				
C615	87-010-197-080	0E	CAP, CHIP 0.01 DM				
C618	87-010-805-080	0E	CAP, S 1-16				
CN3	86-ZG1-609-010	1D	CONN ASSY,6P				
FC1	86-ZG1-605-010	1A	CABLE,FFC 16P				
FC2	86-ZG1-608-010	1B	CABLE,FFC 8P				
J501	87-009-502-010	1A	JACK,PIN 1P Y EARTH				
L101	87-005-196-080	0E	COIL,10UH				
L102	87-005-196-080	0E	COIL,10UH				
L501	87-005-196-080	0E	COIL,10UH				
L502	87-005-196-080	0E	COIL,10UH				

LED C.B<F>

LED801	87-017-733-080	0E	LED,SEL1250SM<F>
LED802	87-017-733-080	0E	LED,SEL1250SM<F>
LED803	87-017-350-080	0E	LED,SEL1550CM<F>

T-T C.B

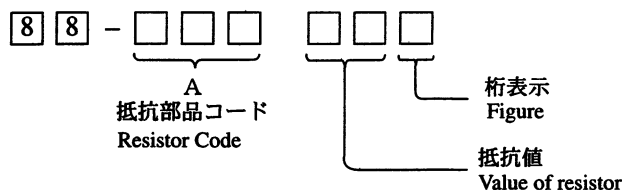
C411	87-018-214-080	0E	CAP TC U 0.1-50F
LED411	87-070-288-010	0E	LED,GL380
M401	87-A90-036-010	1D	MOT ASSY,RF-300CA-11
PS401	87-A90-156-010	1B	SNSR,SG-240
Q411	87-A30-031-010	1A	P-TR,PT380F
S401	87-036-109-010	1A	PUSH SWITCH

VIDEO SW C.B


S851	87-A90-238-010	1A	SW,SL 1-1-3 9L
------	----------------	----	----------------

○ チップ抵抗部品コード / CHIP RESISTOR PART CODE

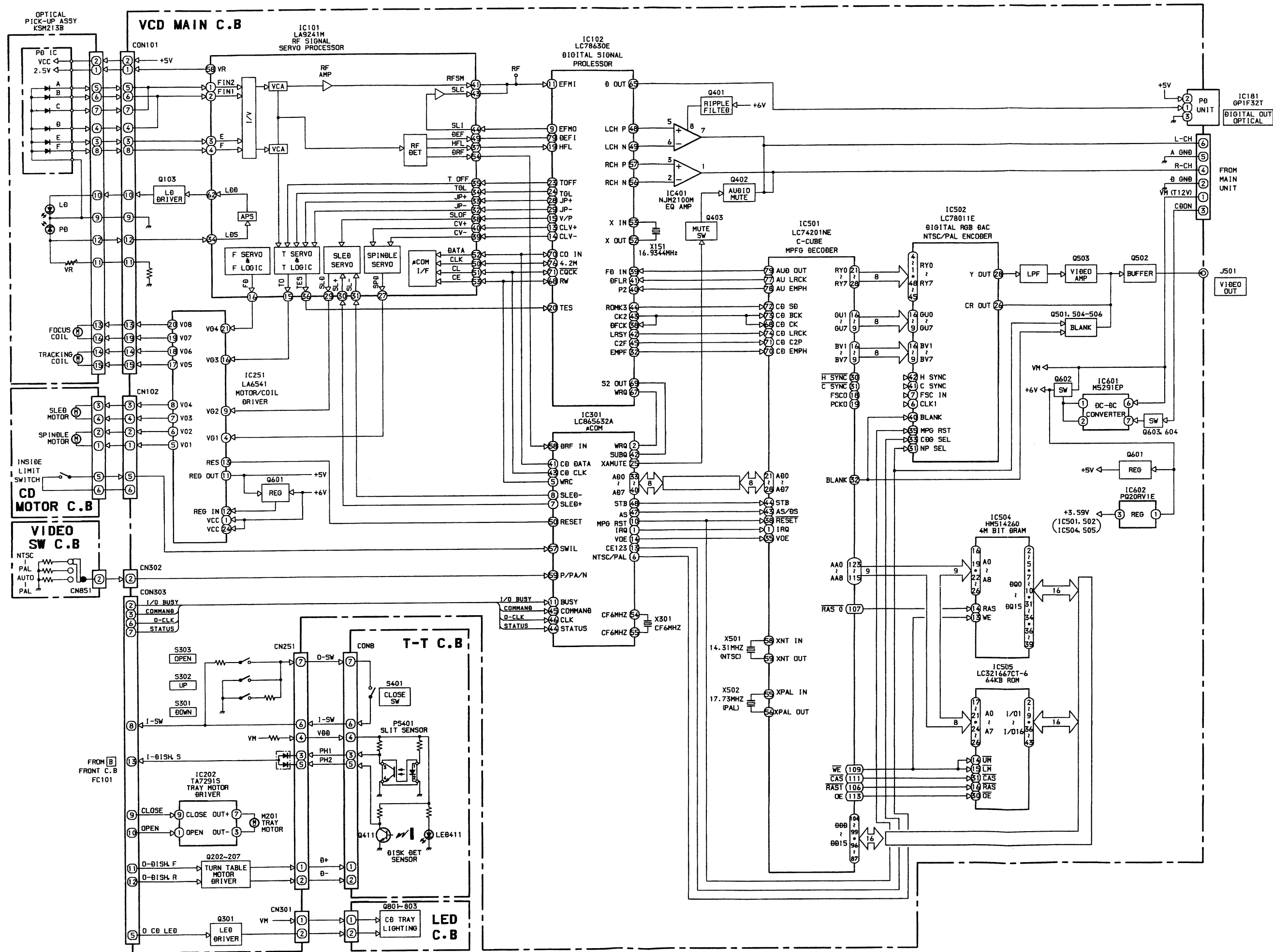
チップ抵抗部品コードの成り立ち
Chip Resistor Part Coding

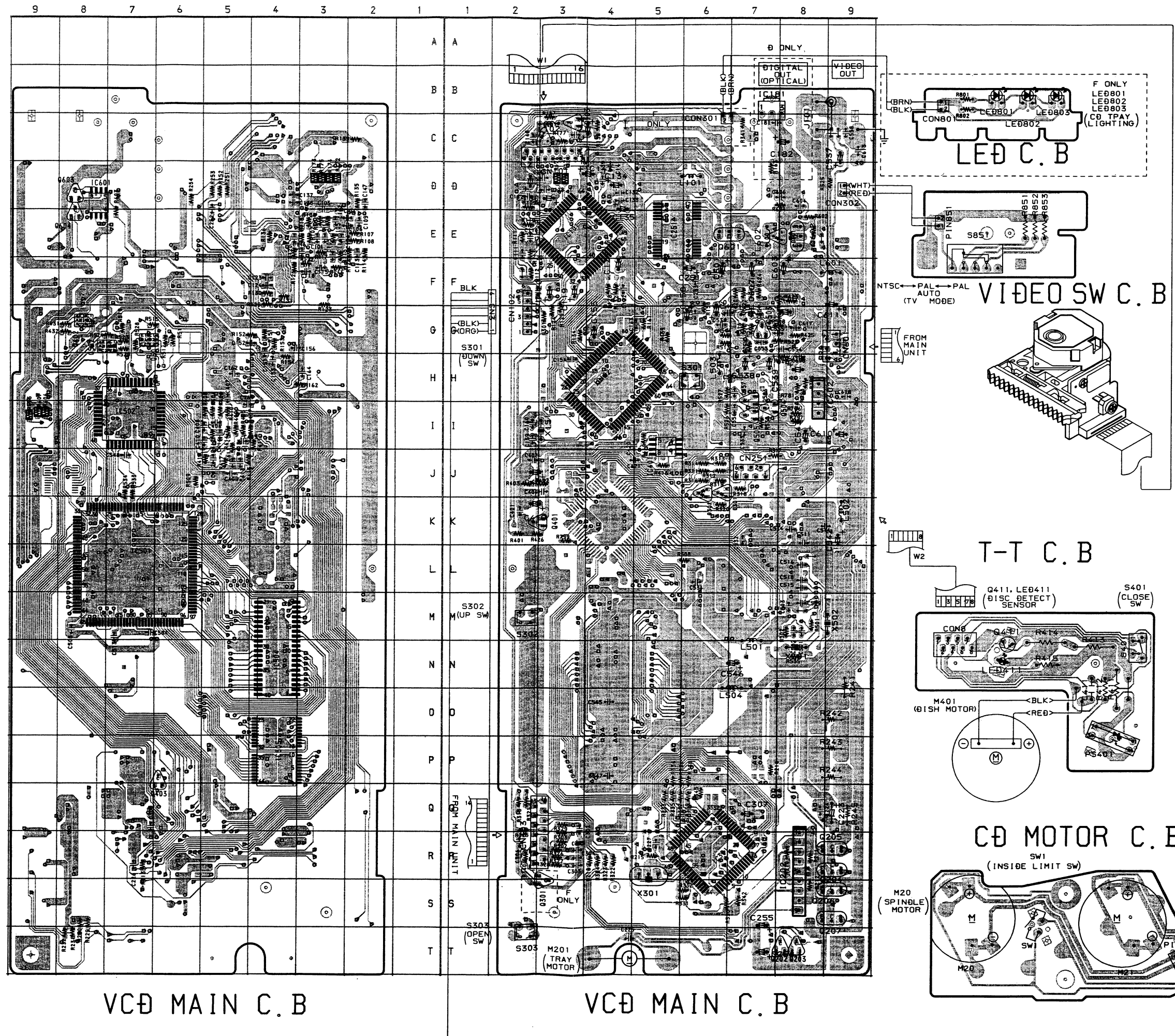


チップ抵抗
Chip resistor

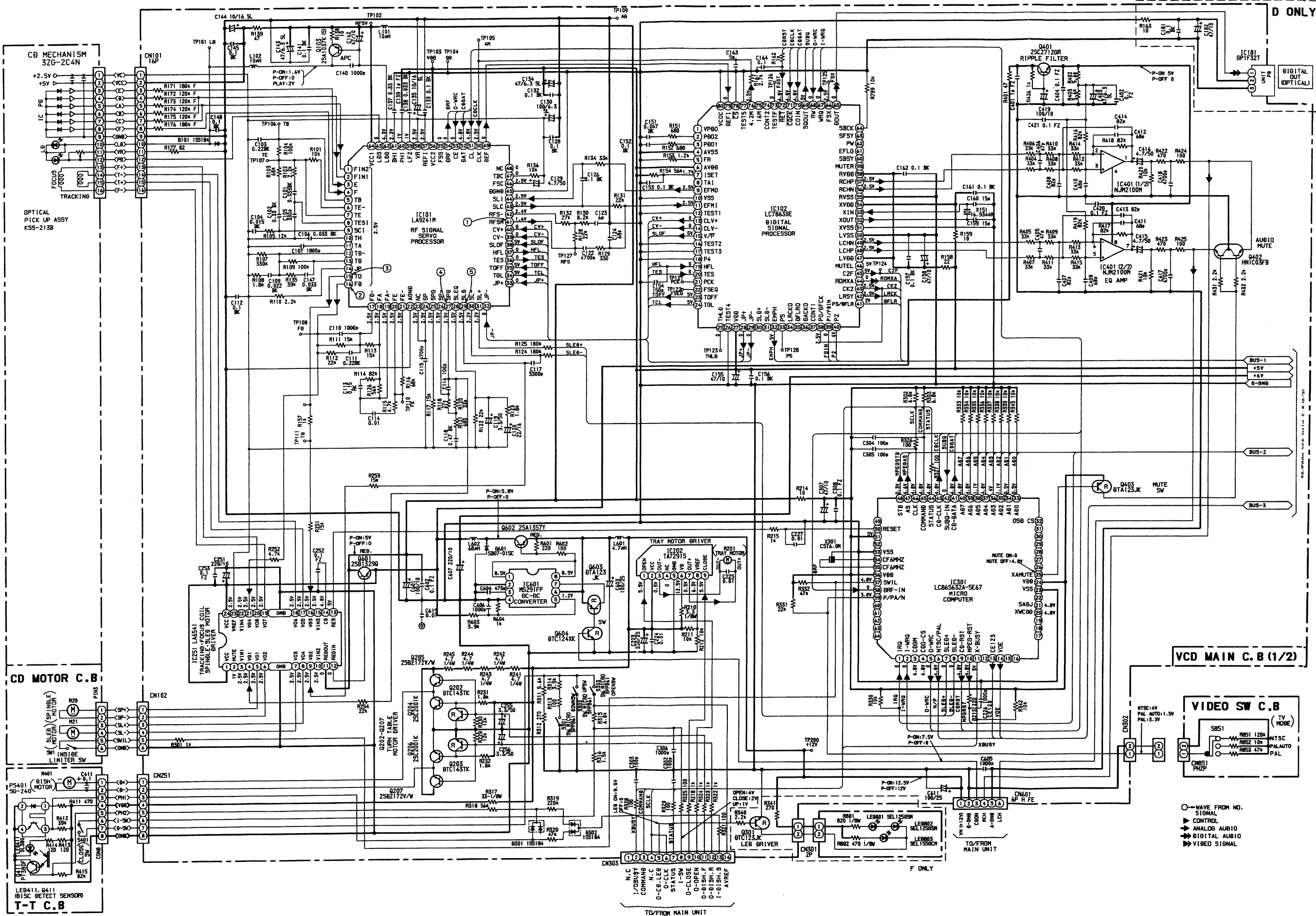
容量 Wattage	種類 Type	許容誤差 Tolerance	記号 Symbol	寸法 / Dimensions (mm)				抵抗コード : A Resistor Code : A
				外形 / Form	L	W	t	
1/16W	1608	5%	CJ		1.6	0.8	0.45	108
1/10W	2125	5%	CJ		2	1.25	0.45	118
1/8W	3216	5%	CJ		3.2	1.6	0.55	128

BLOCK DIAGRAM

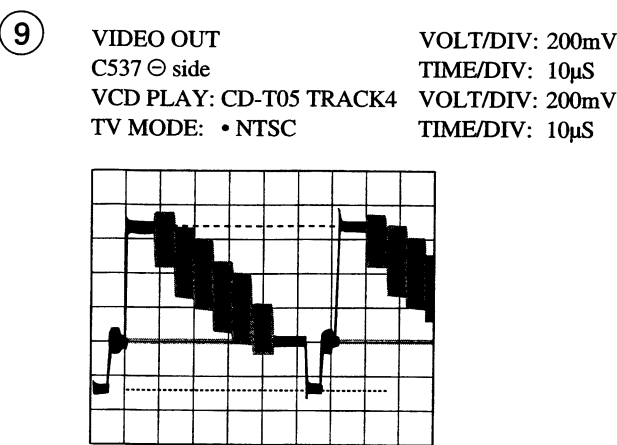
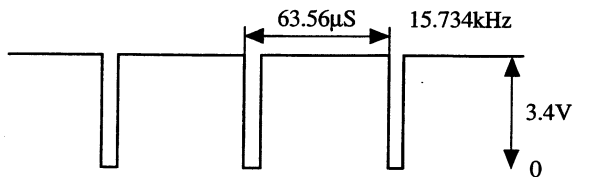
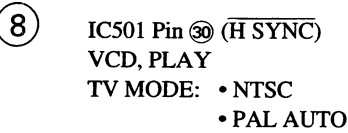
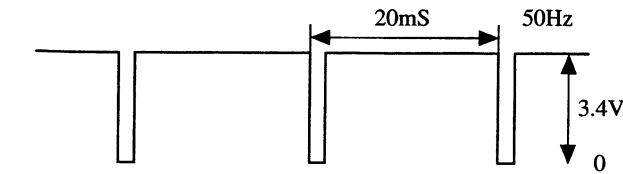
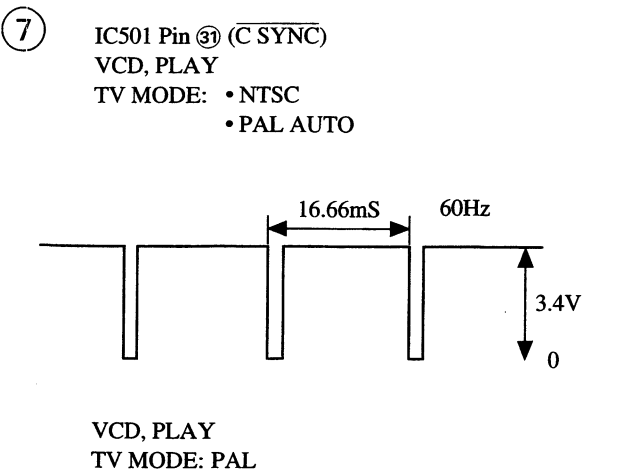
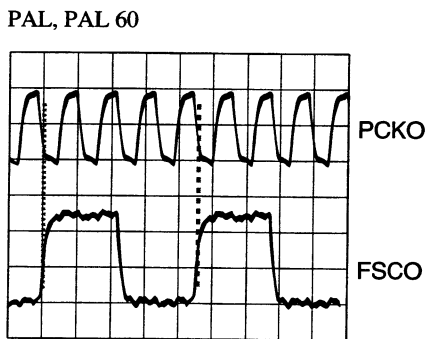
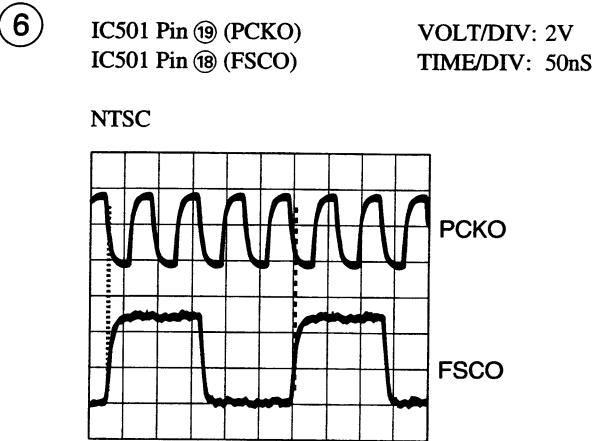
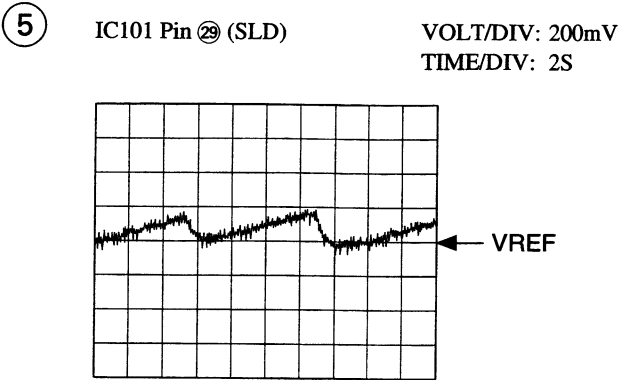
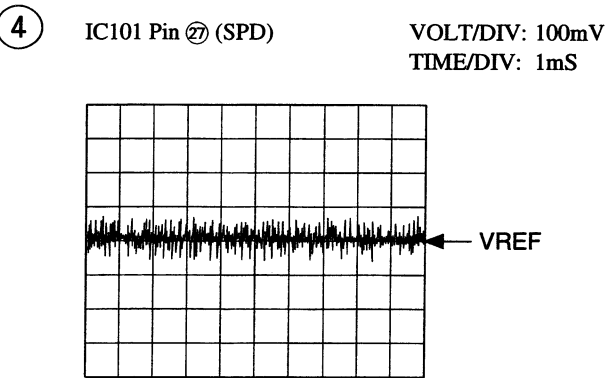
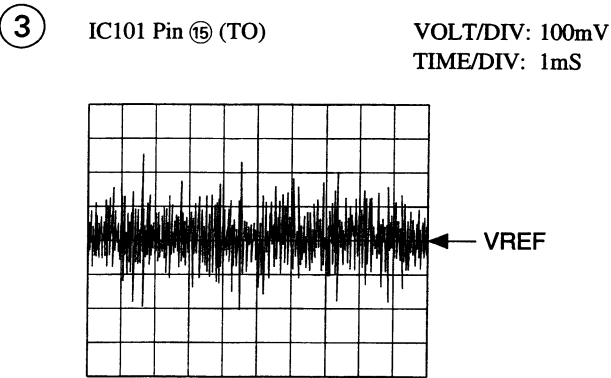
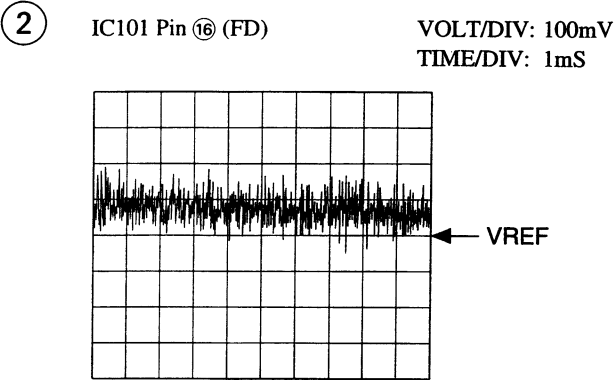
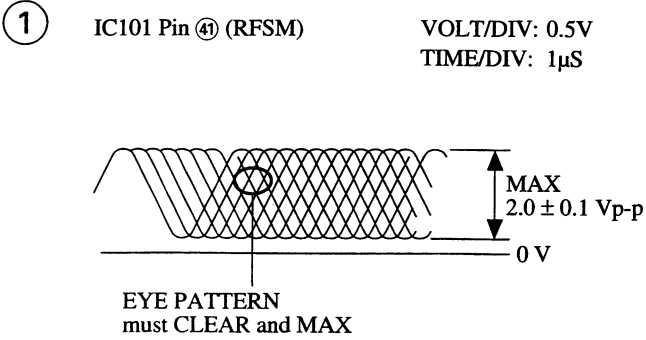




SCHEMATIC DIAGRAM-1

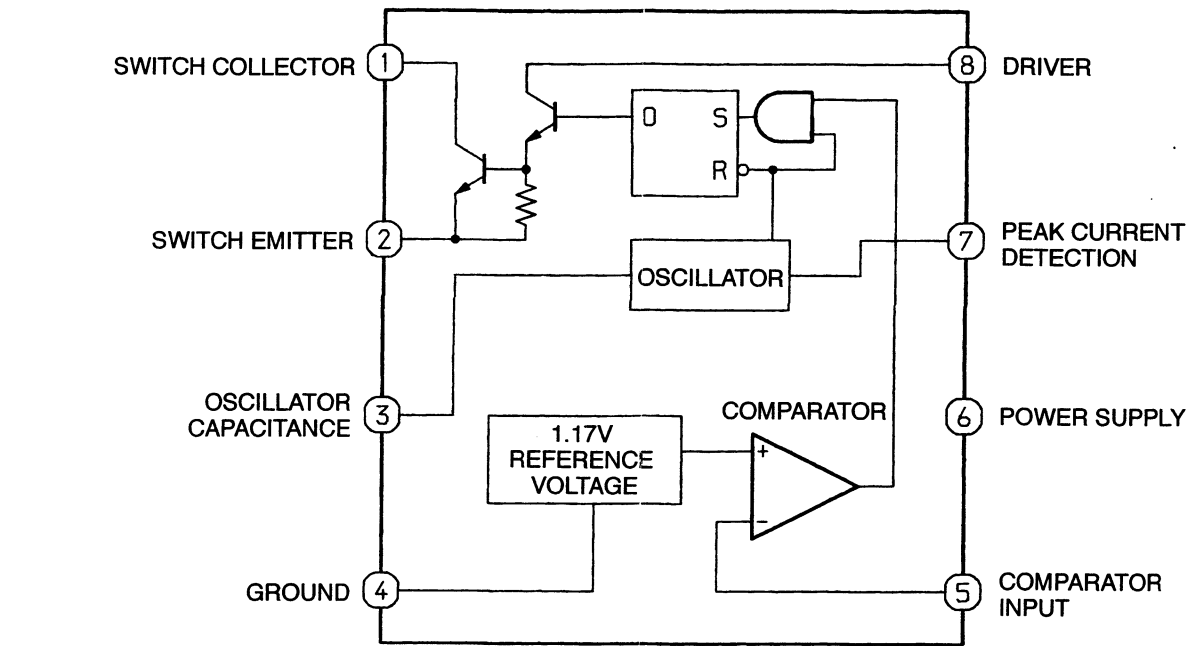


WAVE FORM





IC BLOCK DIAGRAM
IC, M5291FP



共通部分は、下記のページを参照して下さい。
Refer to the following pages for the common section.

■ IC BLOCK DIAGRAM

TA7291S	23ページ参照 See page 23
BA6897S	23ページ参照 See page 23

■ MECHANICAL EXPLODED VIEW/PARTS LIST

40ページ参照
See page 40

■ CD MECHANISM EXPLODED VIEW/PARTS LIST

42ページ参照
See page 42

IC DESCRIPTION
IC, LA9241M

端子番号	端子名称	I/O	機能説明
1	FIN2	I	ピックアップのフォトダイオード接続用ピン。FIN1ピンとの加算でRF信号を生成し、減算でFE信号を生成する。
2	FIN1	I	ピックアップのフォトダイオード接続用ピン。
3	E	I	ピックアップのフォトダイオード接続用ピン。Fピンとの減算でTE信号を生成する。
4	F	I	ピックアップのフォトダイオード接続用ピン。
5	TB	I	TE信号のDC成分入力用ピン。
6	TE-	I	TE信号のゲイン設定用抵抗をTEピン間に接続するピン。
7	TE	O	TE信号出力ピン。
8	TESI	I	TES “Track Error Sence” コンパレータ入力ピン。TE信号をバンドパスし、入力する。
9	SCI	I	ショック検出用入力ピン。
10	TH	I	トラッキングゲイン時定数設定用ピン。
11	TA	O	TAアンプ出力ピン。
12	TD-	I	トラッキング位相補償定数をTD、VRピン間で構成するためのピン。
13	TD	I	トラッキング位相補償設定用ピン。
14	JP	I	トラッキングシャンプ信号 (キックバルス) 振幅設定用ピン。
15	TO	O	トラッキング制御信号出力ピン。
16	FD	O	フォーカシング制御信号出力ピン。
17	FD-	I	フォーカシング位相補償定数をFD、FAピン間で構成するためのピン。
18	FA	I	フォーカシング位相補償定数をFD-、FA-ピン間で構成するためのピン。
19	FA-	I	フォーカシング位相補償定数をFA、FEピン間で構成するためのピン。
20	FE	O	FE信号の出力ピン。
21	FE-	I	FE信号のゲイン設定用抵抗をFEピン間に接続するピン。
22	AGND	—	アナログ信号用GND。
23	NC	—	NO CONNECT
24	SP	O	CV+、CV-ピン入力信号のシングルエンド出力。
25	SPG	I	スピンドル12cmモード時ゲイン設定用抵抗接続ピン。
26	SP-	I	SPDピンとともにスピンドル位相補償定数接続用ピン。
27	SPD	O	スピンドル制御信号出力ピン。
28	SLEQ	I	スレッド位相補償定数接続用ピン。
29	SLD	O	スレッド制御信号出力ピン。
30、31	SL-、SL+	I	マイコンからのスレッド送り信号入力ピン。
32、33	JP-、JP+	I	DSPからのトラッキングジャンプ信号入力ピン。
34	TGL	I	DSPからのトラッキングゲインコントロール信号入力ピン。 TGL=「H」でゲインロー。
35	TOFF	I	DSPからのトラッキングオフコントロール信号入力ピン。 TOFF=「H」でオフ。
36	TES	O	TES信号をDSPへ出力するピン。
37	HFL	O	“High Frequency Level” は、メインビームの位置がビット上か、ミラー上かの判断に利用される。

端子番号	端子名称	I/O	機 能 説 明
38	SLOF	I	スレッドサーボオフコントロール入力ピン。
39、40	CV－、CV＋	I	DSPからのCLVエラー信号入力用ピン。
41	RFSM	O	RF出力ピン。
42	RFS－	I	RFSMピンとともにRFのゲイン設定およびEFM信号の3T補償定数設定用ピン。
43	SLC	O	“Slice Level Control” は、RF波形のDSPによるデータスライスのレベルを制御する出力ピン。
44	SLI	I	DSPによるデータスライスのレベルを制御するための入力ピン。
45	DGND	—	デジタル系のGNDピン。
46	FSC	O	フォーカスサーチスムージングコンデンサ用出力ピン。
47	TBC	I	“Tracking Balance Control” EFバランス可変範囲用設定ピン。
48	NC	—	NO CONNECT
49	DEF	O	ディスクのディフェクト検出出力ピン。
50	CLK	I	基準クロック入力ピン。DSPの4.23MHzが入力される。
51	CL	I	マイコンコマンドクロック入力ピン。
52	DAT	I	マイコンコマンドデータ入力ピン。
53	CE	I	マイコンコマンドチップイネーブル入力ピン。
54	DRF	O	“Detect RF” RFレベル検出出力。
55	FSS	I	“Focus Serch Select” フォーカスサーチモード (基準電圧に対し±サーチ/＋サーチ) の切り換えピン。
56	VCC2	—	サーボ系、デジタル系用VCCピン。
57	REFI	—	基準電圧用バスコン接続用ピン。
58	VR	O	基準電圧出力ピン。
59	LF2	I	ディスクのディフェクト検出時定数設定用ピン。
60	PH1	I	RF信号のピークホールド用コンデンサ接続用ピン。
61	BH1	I	RF信号のボトムホールド用コンデンサ接続用ピン。
62	LDD	O	APC回路出力ピン。
63	LDS	I	APC回路入力ピン。
64	VCC1	—	RF系VCCピン。

IC, LC78630E

端子番号	端子名称	I/O	機 能 説 明
1.	VPDO	O	バリピッチ用PLLのチャージポンプ出力端子。未使用時“OPEN”とすること。
2	PDO2	O	2倍速、4倍速時のビットクロック再生用PLLのチャージポンプ出力端子。未使用時“OPEN”とすること。
3	PDO1	O	通常速時のビットクロック再生用PLLのチャージポンプ出力端子。
4	AVSS	—	アナログ系接地端子。通常0V。
5	FR	I	内蔵VCO周波数レンジ設定用抵抗接続端子。
6	AVDD	—	アナログ系電源端子。
7	ISSET	I	PDO1、PDO2出力電流設定用抵抗接続端子。
8	TAI	I	テスト用入力端子。プルダウン抵抗内蔵。
9	EFMO	O	EFM信号出力端子。
10	VSS	—	デジタル系接地端子。通常0V。
11	EFMI	I	EFM信号入力端子。
12	TEST1	I	テスト用入力端子。プルダウン抵抗内蔵。
13	CLV+	O	スピンドルサーボ制御用出力端子。CLV+が「H」で加速、CLV-が「H」で減速。
14	CLV-	O	
15	V/P	O	ラフサーボ／位相制御の自動切換えモニタ出力端子。「H」でラフサーボ、「L」で位相制御モード。
16、17	TEST2、TEST3	I	テスト用入力端子。プルダウン抵抗内蔵。
18	P4	I/O	入出力ポート。
19	HFL	I	トラック検出信号入力端子。シュミット入力。
20	TES	I	トラッキング誤差信号入力端子。シュミット入力。
21	PCK	O	EFMデータ再生用ビットクロックモニタ端子。通常速再生での位相ロック時4.3218MHz。
22	FSEQ	O	同期信号検出出力端子。EFM信号から検出した同期信号と内部生成の同期信号が一致した時に「H」。
23	TOFF	O	トラッキングOFF出力端子。
24	TGL	O	トラッキングゲイン切換え用出力端子。「L」でゲインを上げる。
25	THLD	O	トラッキングホールド出力端子。
26	TEST4	I	テスト用入力端子。プルダウン抵抗内蔵。
27	VDD	—	デジタル系電源端子。
28、29	JP+、JP-	O	トラックジャンプ用出力端子。JP+が「H」で外周方向ジャンプ時の加速または内周方向ジャンプ時の減速。JP-が「H」で内周方向ジャンプ時の加速または外周方向ジャンプ時の減速。
30、31	SLD+、SLD-	O	スレッド出力端子。コマンドにより4レベル設定可能。
32	EMPH	O	エンファシスのモニタ端子。「H」の時エンファシス・ディスク再生中。
33	P5	I/O	入出力ポート。
34	LRCKO	O	デジタルフィルタ出力・LRクロック出力端子。
35	DFLRO	O	デジタルフィルタ出力・LRデータ出力端子。DFOFFコマンドによりDFをOFF。
36	DACKO	O	デジタルフィルタ出力・ビットクロック出力端子。
37	CONT1	O	出力ポート。

端子番号	端子名称	I/O	機 能 説 明
38	P0/DFCK	I/O	入出力ポート。アンチショックモード時は、DFのビットクロック入力端子。
39	P1/DFIN	I/O	入出力ポート。アンチショックモード時は、DFのデータ入力端子。
40	P2	I/O	入出力ポート。アンチショックモード時は、ディエンファシス・フィルタのON/OFF切換え入力端子。「H」でディエンファシス・フィルタON。
41	P3/DFLR	I/O	入出力ポート。アンチショックモード時は、DFのLRクロック入力端子。
42	LRSY	O	ROMXA用・LRクロック出力端子。
43	CK2	O	ROMXA用・ビットクロック出力端子。CK2CONコマンドにより極性反転。
44	ROMXA	O	ROMXA用・補助データ出力端子。ROMXAコマンドにより補間されないデータを出力。
45	C2F	O	ROMXA用・C2フラグ出力端子。
46	MUTEL	O	1bit DAC用・Lチャンネルミュート出力端子。
47	LVDD	—	1bit DAC用・Lチャンネル用電源端子。
48	LCHP	O	1bit DAC用・LチャンネルP出力端子。
49	LCHN	O	1bit DAC用・LチャンネルN出力端子。
50	LVSS	—	1bit DAC用・Lチャンネル用接地端子。通常0V。
51	XVSS	—	水晶発振用接地端子。通常0V。
52	XOUT	O	16.9344MHz水晶振発振子の接続端子。
53	XIN	I	4倍速再生は33.8688MHz水晶振発振子を接続。
54	XVDD	—	水晶発振用電源端子。
55	RVSS	—	1bit DAC用・Rチャンネル用接地端子。通常0V。
56	RCHN	O	1bit DAC用・RチャンネルN出力端子。
57	RCHP	O	1bit DAC用・RチャンネルP出力端子。
58	RVDD	—	1bit DAC用・Rチャンネル用電源端子。
59	MUTER	O	1bit DAC用・Rチャンネルミュート出力端子。
60	SBSY	O	サブコードブロックの同期信号出力端子。
61	EFLG	O	C1、C2のエラー訂正モニタ端子。
62	PW	O	サブコードP、Q、R、S、T、U、V、Wの出力端子。
63	SFSY	O	サブコードのフレーム同期信号出力端子。サブコードがスタンバイした時立下がる。
64	SBCK	I	サブコード読み出しクロック入力端子。シュミット入力。未使用時は接地すること。
65	DOUT	O	デジタルOUT出力端子。
66	FSX	O	水晶発振から分周した7.35kHz同期信号出力端子。
67	WRQ	O	サブコードQ出力スタンバイ出力端子。
68	RWC	I	リード／ライト制御入力端子。
69	SQOUT	O	サブコードQ出力端子。
70	COIN	I	マイコンからコマンド入力端子。
71	$\overline{\text{CQCK}}$	I	コマンド入力取り込みクロック、またはSQOUTからのサブコード読み出しクロック入力端子。シュミット入力。
72	$\overline{\text{RES}}$	I	チップリセット入力端子。電源投入時に一旦「L」にする。
73	TESTF	O	テスト用出力端子。

端子番号	端子名称	I/O	機 能 説 明
74	CONT2	O	出力ポート。
75	16M	O	16.9344MHz出力端子。4倍速再生モード時は、33.8688MHz出力。
76	4.2M	O	4.2336MHz出力端子。
77	TEST5	I	テスト用入力端子。プルダウン抵抗内蔵。
78	$\overline{\text{CS}}$	I	チップセレクト入力端子。プルダウン抵抗内蔵。
79	DEFI	I	ディフェクト検出信号入力端子。未使用時は接地すること。
80	VCOC	I	バリピッチ用 VCOの制御入力端子。未使用時は接地すること。

IC, LC865632A-5E67

端子番号	端子名称	I/O	機 能 説 明
1	IRQ	I	MPEGインタラプトリクエスト信号入力。
2	I-WRQ	I	CD WRQ入力信号。
3、4	CDGM、CDG-CS	I	未使用。
5	O-WRC	O	CD リード／ライト制御信号出力。
6	PAL NTSC	O	MPEG PAL/NTSC モード選択信号出力。(L=PAL)
7、8	SLED+、SLED-	O	スレッド送り信号出力。
9	CD-RST	O	CD リセット端子。
10	MPFG-RST	O	MPEG リセット端子。
11	X-BUSY	I/O	ホストCPUインターフェースビジー信号。
12	NC	—	未使用。
13	CE123	O	VCD/CDGモード制御信号出力。(H=VCD)
14	VOE	O	ビデオ出力イネーブル信号出力。(H=VCD)
15、16	CDG CE、CDG CLK	O	未使用。
17、18	CDG DATA、GINTI	O	
19、20	GMUTE、GPAL	O	
21、22	SADJ、XWCDG	I	
23	VSS	—	GND。
24	VDD	—	電源端子。
25	XAMUTE	O	アナログオーディオミュート信号出力。(L=MUTE)
26～30	NC	—	未使用。
31、32	PAL60、OSDCS	O	
33～40	AD0-AD7	I/O	MPEGデータ入出力。
41	CD-DATA	O	CDコマンドデータ出力。
42	SUBQ-IN	I	サブコードQ信号入力。
43	CD-CLK	O	CDクロック信号出力。
44	STATUS	O	ホストCPUへのステータス信号出力。
45	COMMAND	I	ホストCPUからのコマンドデータ入力。
46	CLK	I	ホストCPUからのクロック信号入力。
47	AS	O	MPEGアドレス／シリアルデータ出力。
48	STB	O	MPEGストローブ信号出力。
49	TEST	—	未使用。
50	RESET	—	リセット端子。
51、52	XT1、XT2	—	未使用。
53	VSS	—	GND。
54	CF1	I	6MHz発振子入力端子。
55	CF2	O	
56	VDD	—	電源端子。
57	SWIL	I	CDピックアップ最内周検出信号入力。
58	DRF-IN	I	“Detect RF” RFレベル検出信号入力。
59	P/PA/N	I	PAL/PAL AUTO/NTSCモード選択信号入力。(H=PAL/PAL AUTO、L=NTSC)
60～64	NC	—	未使用。

IC, LC78011E

端子番号	端子名称	I/O	機 能 説 明															
1～3	RYIN3～RYIN1	I	R/Yデータ入力。															
4	RYIN0	I	R/Yデータ入力。(LSB)															
5	DVSS	—	デジタル系GND。															
6	CLKI	I	(NTSC: 14.31818MHz) 4fscクロック入力。(PAL: 17.734475MHz) (PAL-M: 14.3024459MHz)															
7	FSCIN	I	(NTSC: 3.579545MHz) サブキャリアクロック入力。(PAL: 4.4336187MHz) (PAL-M: 3.5756114MHz)															
8	DVDD	—	デジタル系電源。															
9	GUIN7	I	G/Uデータ入力。(MSB)															
10～15	GUIN6～GUIN1	I	G/Uデータ入力。															
16	GUIN0	I	G/Uデータ入力。(LSB)															
17	BVIN7	I	B/V/UVデータ入力。(MSB)															
18～23	BVIN6～BVIN1	I	B/V/UVデータ入力。															
24	BVIN0	I	B/V/UVデータ入力。(LSB)															
25	AVDD	—	アナログ系電源。															
26	CROUT	O	色／複合映像信号 (アナログ) 出力。(8bits-DAC出力)															
27	BIAS	O	リップル除去用コンデンサー接続。															
28	YOUT	O	輝度信号 (アナログ) 出力 (8bits-DAC出力)。															
29	AVSS	—	アナログ系GND。															
30	CCSEL	I	出力信号制御。(色信号出力: 0、複合映像信号出力: 1)															
31	NPSEL	I	<table><tr><th>NPSEL</th><th>PMSEL</th><th>設定信号モード</th></tr><tr><td>0</td><td>0</td><td>NTSC</td></tr><tr><td>1</td><td>0</td><td>PAL</td></tr><tr><td>0</td><td>1</td><td>PAL-M</td></tr><tr><td>1</td><td>1</td><td>_____</td></tr></table>	NPSEL	PMSEL	設定信号モード	0	0	NTSC	1	0	PAL	0	1	PAL-M	1	1	_____
NPSEL	PMSEL	設定信号モード																
0	0	NTSC																
1	0	PAL																
0	1	PAL-M																
1	1	_____																
32	PMSEL	I																
33	CDGSEL	I	ビデオCD/CD-G入力モード制御端子。(V-CD=0、CD-G=1)															
34	TEST	I	テストモード入力。通常は“L”に固定すること。															
35	RESET	I	リセット信号入力。															
36	OSBIN	I	OSD (B) 信号入力端子。															
37	OSGIN	I	OSD (G) 信号入力端子。															
38	OSRIN	I	OSD (R) 信号入力端子。															
39	OSBLK	I	OSD切り替え信号 (OSD BLANK) 入力端子。															
40	BLANK	I	コンポジットBLANK (HBLANK/VBLANK) 信号入力。															
41	CSYNC	I	CSYNC同期信号入力。															
42	HSYNC	I	HSYNC同期信号入力。															

端子番号	端子名称	I/O	機 能 説 明		
43	YUVSEL1	I	YUVSEL1	YUVSEL2	入力モード
			0	0	RYIN=R、GUIN=G、BVIN=B
44	YUVSEL2	I	1	0	RYIN=Y、GUIN=U、BVIN=V
			0	1	RYIN=Y、BVIN=UV
			1	1	_____
45	RYIN7	I	R/Yデータ入力。(MSB)		
46～48	RYIN6～RYIN4	I	R/Yデータ入力。		

IC, LC74201NE

端子番号	端子名称	I/O	機能説明
1	BV0 (LSB)	I/O	ビデオ信号出力。(B信号、V信号) 出力: DVDD1 (3V) 系の3-state出力。
2~4	BV1~BV3		
5~7	BV4~BV6	I/O	ビデオ信号出力。(B信号、V信号) 出力: DVDD2 (5V) 系の3-state出力。
8	BV7 (MSB)		
9	GU0 (LSB)	I/O	ビデオ信号出力。(G信号、U信号) 出力: DVDD1 (3V) 系の3-state出力。
10~12	GU1~GU3		
13~15	GU4~GU6	I/O	ビデオ信号出力。(G信号、U信号) 出力: DVDD2 (5V) 系の3-state出力。
16	GU7 (MSB)		
17	DVDD1	—	システム電源。(3V系電源: 3.3±0.3V)
18	FSCO	O	サブキャリア・クロック出力。(ピクセル・クロックの1/4分周出力) DVDD2 (5V) 系の3-state出力。
19	PCKO	O	ピクセル・クロック出力。(NTSC-4fsc/PAL-4fsc/13.5MHz) DVDD1 (3V) 系の3-state出力。
20	DVSS1	—	システム電源。(GND接地)
21	RY0 (LSB)	I/O	ビデオ信号出力。(R信号、Y信号) 出力: DVDD1 (3V) 系の3-state出力。
22~24	RY1~RY3		
25~27	RY4~RY6	I/O	ビデオ信号出力。(R信号、Y信号) 出力: DVDD2 (5V) 系の3-state出力。
28	RY7 (MSB)		
29	DVDD2	—	5V系入出力端子用電源。(5.0±0.5V)
30	$\overline{\text{HSYNC}}$	O	水平同期信号出力。DVDD2 (5V) 系の3-state出力。
31	$\overline{\text{CSYNC}}$	O	複合同期信号出力。DVDD2 (5V) 系の3-state出力。
32	BLANK	O	ブランキング信号出力。(垂直、水平ブランキング期間信号) DVDD2 (5V) 系の3-state出力。
33	DVSS2	—	5V系入出力端子用電源。(GND接地)
34	NC	—	未接続端子。
35	VOE	I	ビデオ出力イネーブル信号入力。“H”：出力イネーブル
36	NC	—	未接続端子。
37	DVSS1	—	システム電源。(GND接地)
38	$\overline{\text{RESET}}$	I	システム・リセット入力。
39	DVDD1	—	システム電源。(3V系電源: 3.3±0.3V)
40	NC	—	未接続端子。
41	$\overline{\text{IRQ}}$	O	割り込み要求信号出力。(N-chオープン・ドレイン出力)
42	NC	—	未接続端子。
43	AS/DS (CE)	I	パラレル時: アドレス/データ入力切り換え。(“L” = アドレス) シリアル時: シリアル転送イネーブル信号入力。(“H” = イネーブル)
44	STB (CL)	I	パラレル時: アドレス/データ入出力・ストロブ信号入力。 シリアル時: シリアル転送用クロック信号入力。
45	AD0 (DO)	I/O	パラレル時: アドレス/データ入出力ポートP0。(LSB) シリアル時: シリアル・データ出力。(LSBファースト入力)
46	AD1 (DI)	I/O	パラレル時: アドレス/データ入出力ポートP1。 シリアル時: シリアル・データ入力。(LSBファースト出力)

端子番号	端子名称	I/O	機 能 説 明
47～51	AD2～AD6	I/O	パラレル・インターフェース時のアドレス／データ入出力ポート。 インターフェースのモードは、システム・リセット解除時に設定。 AD3、AD4、AD5の3ビットの設定により、モードを確定。 ① シリアル・インターフェース: 「AD5:AD4:AD3=1:*:*」 *=Don't care ② パラレル・インターフェース: 「AD5:AD4:AD3=0:1:0」 AD7: パラレル時のアドレス／データ入出力ポートP7。(MSB) AD0～AD7の出力は、N-chオープン・ドレイン出力形式。
52	AD7 (MSB)	I/O	
53	NC	—	未接続端子。
54	DVSS1	—	システム電源。(GND接地)
55	XPALIN	I	PAL用4fsc水晶発振子接続端子。(4fsc=17.734476MHz)
56	XPALOUT	O	
57	NC	—	未接続端子。
58	XNTIN	I	NTSC用4fsc水晶発振子接続端子。(4fsc=14.31818MHz)
59	XNTOUT	O	
60	DVDD1	—	システム電源。(3V系電源: 3.3±0.3V)
61	CLKSEL	I	54.0MHz クロック入力 (CLKIN: 62pin) と内部VCO発振クロックの切り換え制御入力。“H” : CLKIN端子入力モード
62	CLKIN	I	54.0MHz クロック入力端子 (内部バイアス付き入力) 未使用時は、端子処理 (DVDD1または、DVSS1) して下さい。
63	VCOR	—	VCO発振回路の調整用抵抗接続端子。
64	NC	—	未接続端子。
65	AVSS	—	VCO、PLL部用電源。(GND接地)
66	PLLFIL	—	PLLループのフィルター接続端子。
67	AVDD	—	VCO、PLL部用電源。(3V系電源: 3.3±0.3V)
68	CDCK	I	CD-DSPクロック入力。(16.9344MHz/2.8224MHz/2.1168MHz)
69	DVSS1	—	システム電源。(GND接地)
70	CDEMPH	I	エンファシス入力。
71	CDC2P	I	C2エラー・フラグ入力。
72	CDSD	I	シリアル・データ入力。
73	CDBCK	I	シリアル・データ・ビットクロック入力。
74	CDLRCK	I	Left/Rightクロック入力。
75	DVDD1	—	システム電源。(3V系電源: 3.3±0.3V)
76	DVSS1	—	システム電源。(GND接地)
77	AULRCK	O	オーディオ・データ Left/Rightクロック出力。(N-chオープン・ドレイン出力)
78	AUEMPH	O	オーディオ・エンファシス・フラグ出力。(N-chオープン・ドレイン出力)
79	AUDOUT	O	オーディオ・データ シリアル出力。(N-chオープン・ドレイン出力)
80	AUBCO	O	オーディオ・データ ビット・クロック出力。(N-chオープン・ドレイン出力)
81	DVDD1	—	システム電源。(3V系電源: 3.3±0.3V)
82～86	NC	—	未接続端子。
87	DD15 (MSB)	I/O	DRAMへのデータ入出力。出力: DVDD2 (5V) 系の3-state出力。
88～96	DD14～DD6		

端子番号	端子名称	I/O	機能説明
97、98	NC	—	未接続端子。
99～103	DD5～DD1	I/O	DRAMへのデータ入出力。出力: DVDD2 (5V) 系の3-state出力。
104	DD0 (LSB)		
105	DVSS1	—	システム電源。(GND接地)
106	$\overline{\text{RAS1}}$	O	拡張1M-DRAMへのRaw address strobe信号出力。DVDD2 (5V) 系の3-state出力。
107	$\overline{\text{RAS0}}$	O	4M-DRAMへのRaw address strobe信号出力。DVDD2 (5V) 系の3-state出力。
108	NC	—	未接続端子。
109	$\overline{\text{WE}}$	O	DRAMへのWrite enable信号出力。DVDD2 (5V) 系の3-state出力。
110	NC	—	未接続端子。
111	$\overline{\text{CAS}}$	O	DRAMへのColumn address strobe信号出力。DVDD2 (5V) 系の3-state出力。
112	DVSS2	—	5V系入出力端子用電源。(GND接地)
113	$\overline{\text{OE}}$	O	DRAMへのOutput enable信号出力。DVDD2 (5V) 系の3-state出力。
114	DVDD2	—	5V系入出力端子用電源。(5.0±0.5V)
115	AA8 (MSB)	O	DRAMへのアドレス出力。出力: DVDD2 (5V) 系の3-state出力。
116～122	AA7～AA1		
123	AA0 (LSB)		
124	DVDD1	—	システム電源。(3V系電源: 3.3±0.3V)
125	CLKO	O	テスト時のVCO、PLL部クロック出力。
126	NC	—	未接続端子。
127	TEST	I	テストモード動作制御端子。(通常: “L” に固定)
128	NC	—	未接続端子。

IC, LA9241M

Pin No.	Pin Name	I/O	Description
1	FIN2	I	Pin to which external pickup photo diode is connected. RF signal is created by adding with the FIN1 pin signal. FE signal is created by subtracting from the FIN1 pin signal.
2	FIN1	I	Pin to which external pickup photo diode is connected.
3	E	I	Pin to which external pickup photo diode is connected. TE signal is created by subtracting from the F pin signal.
4	F	I	Pin to which external pickup photo diode is connected.
5	TB	I	DC component of the TE signal is input.
6	TE-	I	Pin to which external resistor setting the TE signal gain is connected between the TE pin.
7	TE	O	TE signal output pin.
8	TESI	I	TES "Track Error Sense" comparator input pin. TE signal is passed through a band-pass filter then input.
9	SCI	I	Shock detection signal input pin.
10	TH	I	Tracking gain time constant setting pin.
11	TA	O	TA amplifier output pin.
12	TD-	I	Pin to which external tracking phase compensation constants are connected between the TD and VR pins.
13	TD	I	Tracking phase compensation setting pin.
14	JP	I	Tracking jump signal (kick pulse) amplitude setting pin.
15	TO	O	Tracking control signal output pin.
16	FD	O	Focusing control signal output pin.
17	FD-	I	Pin to which external focusing phase compensation constants are connected between the FD and FA pins.
18	FA	I	Pin to which external focusing phase compensation constants are connected between the FD- and FA- pins.
19	FA-	I	Pin to which external focusing phase compensation constants are connected between the FA and FE pins.
20	FE	O	FE signal output pin.
21	FE-	I	Pin to which external FE signal gain setting resistor is connected between the FE pin.
22	AGND	—	Analog signal GND.
23	NC	—	No connection.
24	SP	O	Single ended output of the CV+ and CV- pin input signal.
25	SPG	I	Pin to which external spindle gain setting resistor in 12 cm mode is connected.
26	SP-	I	Pin to which external spindle phase compensation constants are connected together with SPD pin.
27	SPD	O	Spindle control signal output pin.
28	SLEQ	I	Pin to which external sled phase compensation constants are connected.
29	SLD	O	Sled control signal output pin.
30, 31	SL-, SL+	I	Sled advance signal input pin from microprocessor.
32, 33	JP-, JP+	I	Tracking jump signal input pin from DSP.
34	TGL	I	Tracking gain control signal input from DSP. Low gain when TGL = H.
35	TOFF	I	Tracking off control signal input pin from DSP. Off when TOFF = H.

Pin No.	Pin Name	I/O	Description
36	TES	O	Pin from which TES signal is output to DSP.
37	HFL	O	"High Frequency Level" is used to judge whether the main beam position is on top of bit or on top of mirror.
38	SLOF	I	Sled servo off control input pin.
39, 40	CV-, CV+	I	CLV error signal input pin from DSP.
41	RFSM	O	RF output pin.
42	RFS-	I	RF gain setting and EFM signal 3T compensation constant setting pin together with RFSM pin.
43	SLC	O	"Slice Level Control" is the output pin which controls the RF signal data slice level by DSP.
44	SLI	I	Input pin which control the data slice level by the DSP.
45	DGND	—	Digital system GND.
46	FSC	O	Output pin to which external focus search smoothing capacitor is connected.
47	TBC	I	"Tracking Balance Control" EF balance variable range setting pin.
48	NC	—	No connection.
49	DEF	O	Disc defect detector output pin.
50	CLK	I	Reference clock input pin. 4.23 MHz of the DSP is input.
51	CL	I	Microprocessor command clock input pin.
52	DAT	I	Microprocessor command data input pin.
53	CE	I	Microprocessor command chip enable input pin.
54	DRF	O	"Detect RF" RF level detector output.
55	FSS	I	"Focus Search Select" focus search mode (\pm search/+ search) select pin.
56	VCC2	—	Servo system and digital system Vcc pin.
57	REFI	—	Pin to which external bypass capacitor for reference voltage is connected.
58	VR	O	Reference voltage output pin.
59	LF2	I	Disc defect detector time constant setting pin.
60	PH1	I	Pin to which external capacitor for RF signal peak holding is connected.
61	BH1	I	Pin to which external capacitor for RF signal bottom holding is connected.
62	LDD	O	APC circuit output pin.
63	LDS	I	APC circuit input pin.
64	VCC1	—	RF system Vcc pin.

Pin No.	Pin Name	I/O	Description
1	VPDO	O	Vari-pitch PLL charge pump output pin. This pin must be open when not used.
2	PDO2	O	Bit clock playback PLL charge pump output pin during 2 times and 4 times speed. This pin must be open when not used.
3	PDO1	O	Bit clock playback PLL charge pump output pin during normal speed.
4	AVSS	—	Analog system GND. Normally 0V.
5	FR	I	An external resistor to set built-in VCO frequency range is connected to this pin.
6	AVDD	—	Analog system GND.
7	ISSET	I	An external resistor set PD01 and PD02 output current is connected to this pin.
8	TAI	I	Test input pin with built-in pull-down resistor.
9	EFMO	O	EFM signal output pin.
10	VSS	—	Digital system GND. Normally 0V.
11	EFMI	I	EFM signal input pin.
12	TEST1	I	Test input pin with built-in pull-down resistor.
13	CLV+	O	Spindle servo control output pin. Acceleration when CLV+ is “H”.
14	CLV-	O	Deceleration when CLV- is “H”.
15	V/P	O	Rough servo/phase control automatic selection monitoring output pin. Rough servo at “H”. Phase control mode at “L”.
16, 17	TEST2, TEST3	I	Test input pin with built-in pull-down resistor.
18	P4	I/O	Input/output port.
19	HFL	I	Tracking detection signal input pin. Schmitt input.
20	TES	I	Tracking error signal input pin. Schmitt input.
21	PCK	O	EFM data playback bit clock monitoring pin. 4.3218 MHz when phase is locked during normal speed playback.
22	FSEQ	O	Sync signal detection output pin. When the sync signal detected from the EFM signal agrees with the internally generated sync signal, “H” output.
23	TOFF	O	Tracking OFF output pin.
24	TGL	O	Tracking gain selector output pin. Gain is increased at “L”.
25	THLD	O	Tracking hold output pin.
26	TEST4	I	Test input pin with built-in pull-down resistor.
27	VDD	—	Digital system GND.
28, 29	JP+, JP-	O	Tracking jump output pin. JP+ “H” occurs at acceleration during jump toward outside or decelerator toward inside. JP- “H” occurs at acceleration during jump toward inside or deceleration toward outside.
30, 31	SLD+, SLD-	O	Sled output pin. Four different level can be set using commands.
32	EMPH	O	Emphasis monitoring output. “H” indicates that emphasis disc is being played back.
33	P5	I/O	Input/output.
34	LRCKO	O	Digital filter output. LR clock output pin.
35	DFLRO	O	Digital filter output. LR data output pin. DF is turned OFF with the DFOFF command.
36	DACKO	O	Digital filter output. Bit clock output pin.
37	CONT1	O	Output port.

Pin No.	Pin Name	I/O	Description
38	P0/DFCK	I/O	Input/output port. The DF bit clock input pin during the anti-shock mode.
39	P1/DFIN	I/O	Input/output port. The DF data input pin during the anti-shock mode.
40	P2	I/O	Input/output port. Deemphasis filter ON/OFF selection input pin during the anti-shock mode. Deemphasis filter ON at “H”.
41	P3/DFLR	I/O	Input/output port. The DF LR clock input pin during the anti-shock mode.
42	LRSY	O	For ROMXA • LR clock output pin.
43	CK2	O	For ROMXA • Bit clock output pin. Polarity inversion by the CK2CON command.
44	ROMXA	O	For ROMXA • Interpolation data output pin. The un-interpolated data is output with the ROMXA command.
45	C2F	O	For ROMXA • C2 flat output pin.
46	MUTEL	O	For 1-bit DAC • L-channel mute output pin.
47	LVDD	—	For 1-bit DAC • L-channel power supply.
48	LCHP	O	For 1-bit DAC • L-channel P output pin.
49	LCHN	O	For 1-bit DAC • L-channel N output pin.
50	LVSS	—	For 1-bit DAC • L-channel GND. Normally 0 V.
51	XVSS	—	Crystal oscillator GND. Normally 0 V.
52	XOUT	O	An external 16.9344 MHz crystal oscillator is connected to this pin.
53	XIN	I	33.8688 MHz crystal oscillator is connected during 4 time speed playback.
54	XVDD	—	Crystal oscillator GND.
55	RVSS	—	For 1-bit DAC • R-channel GND. Normally 0 V.
56	RCHN	O	For 1-bit DAC • R-channel N output pin.
57	RCHP	O	For 1-bit DAC • R-channel P output pin.
58	RVDD	—	For 1-bit DAC • R-channel power supply.
59	MUTER	O	For 1-bit DAC • R-channel mute output pin.
60	SBSY	O	Subcode block sync signal output pin.
61	EFLG	O	C1 and C2 error correction monitoring pin.
62	PW	O	ubcode P, Q, R, S, T, U, V and W output pin.
63	SFSY	O	Subcode frame sync signal output pin. The level falls down when the subcode is in standby.
64	SBCK	I	Subcode read clock input pin. Schmitt input. This pin must be connected GND when not used.
65	DOUT	O	Digital output pin.
66	FSX	O	7.35 kHz sync signal divided from the crystal oscillator is output to this pin.
67	WRQ	O	Subcode Q output standby output pin.
68	RWC	I	Read/write control input pin.
69	SQOUT	O	Subcode Q output pin.
70	COIN	I	Microprocessor command input pin.
71	CQCK	I	Command input read clock or subcode read clock input from SQOUT. Schmitt input.
72	RES	I	Chip reset input pin. This pin goes to “L” once when the main power is turned on.
73	TESTF	O	Test output pin.
74	CONT2	O	Output port.

Pin No.	Pin Name	I/O	Description
75	16M	O	16.9344 MHz crystal output pin. 33.8688 MHz is output during 4 times speed playback.
76	4.2M	O	4.2336 MHz output pin.
77	TEST5	I	Test input pin with built-in pull-down resistor.
78	$\overline{\text{CS}}$	I	Chip select input pin with built-in pull-down resistor.
79	DEFI	I	Defect detection signal input pin. This pin must be connected GND when not used.
80	VCOC	I	Vari-pitch VCO control input pin. This pin must be connected GND when not used.

IC, LC865632A-5E67

Pin No.	Pin Name	I/O	Description
1	IRQ	I	MPEG interrupt request input signal.
2	I-WRQ	I	CD WRQ input signal.
3, 4	CDGM, CDG-CS	I	Not used.
5	O-WRC	O	CD read/write control signal output.
6	PAL NTSC	O	MPEG PAL/NTSC mode selection signal output. (L = PAL).
7, 8	SLED+, SLED-	O	Sled advance signal output.
9	CD-RST	O	CD reset terminal.
10	MPFG-RST	O	MPEG reset terminal.
11	X-BUSY	I/O	Host CPU interface busy signal.
12	NC	—	Not used.
13	CE123	O	VCD/CDG mode control signal output. (H = VCD).
14	VOE	O	Video output enable signal output. (H = VCD).
15, 16	CDG CE, CDG CLK	O	Not used.
17, 18	CDG DATA, GINTI	O	
19, 20	GMUTE, GPAL	O	
21, 22	SADJ, XWCDG	I	
23	VSS	—	GND.
24	VDD	—	Power supply terminal.
25	XAMUTE	O	Analog audio mute signal output. (L = MUTE).
26-30	NC	—	Not used.
31, 32	PAL60, OSDCS	O	
33-40	AD0-AD7	I/O	MPEG data input/output.
41	CD-DATA	O	CD command data output.
42	SUBQ-IN	I	Subcode Q signal input.
43	CD-CLK	O	CD clock signal output.
44	STATUS	O	Status signal output to host CPU.
45	COMMAND	I	Command data input from host CPU.
46	CLK	I	Clock signal input from host CPU.
47	AS	O	MPEG address/serial data output.
48	STB	O	MPEG strobe signal output.
49	TEST	—	Not used.
50	RESET	—	Reset terminal.
51, 52	XT1, XT2	—	Not used.
53	VSS	—	GND.
54	CF1	I	6 MHz oscillator input terminal.
55	CF2	O	6 MHz oscillator output terminal.
56	VDD	—	Power supply terminal.
57	SWIL	I	CD pickup inner circumference limit signal input.
58	DRF-IN	I	“Detect RF” RF level detection signal input.
59	P/PAL/N	I	PAL/PAL or AUTO/NTSC mode selection signal input. (H = PAL/PAL, L = AUTO NTSC).
60-64	NC	—	Not used.

IC, LC78011E

Pin No.	Pin Name	I/O	Description															
1-3	RYIN3-RYIN1	I	R/Y data input.															
4	RYIN0	I	R/Y data input. (LSB).															
5	DVSS	—	Digital system ground.															
6	CLKI	I	4 fsc clock input. (NTSC: 14.31818 MHz) (PAL: 17.734475 MHz) (PAL-M: 14.3024459 MHz).															
7	FSCIN	I	Subcarrier clock input. (NTSC: 3.589545 MHz) (PAL: 4.4336187 MHz) (PAL-M: 3.5756114 MHz).															
8	DVDD	—	Digital system ground.															
9	GUIN7	I	G/U data input. (MSB).															
10-15	GUIN6-GUIN1	I	G/U data input.															
16	GUIN0	I	G/U data input. (LSB).															
17	BVIN7	I	B/V/UV data input. (MSB).															
18-23	BVIN6-BVIN1	I	B/V/UV data input.															
24	BVIN0	I	B/V/UV data input. (LSB).															
25	AVDD	—	Analog system ground.															
26	CROUT	O	Chroma/composite video signal (analog) output. (8-bit DAC output).															
27	BIAS	O	Terminal where ripple removal capacitor is connected.															
28	YOUT	O	Luminance signal (analog) output. (8-bit DAC output).															
29	AVSS	—	Analog system ground.															
30	CCSEL	I	Output signal control (Chroma signal output: 0, Composite video signal output: 1).															
31	NPSEL	I	<table><tr><th>NPSEL</th><th>PMSEL</th><th>Set signal mode</th></tr><tr><td>0</td><td>0</td><td>NTSC</td></tr><tr><td>1</td><td>0</td><td>PAL</td></tr><tr><td>0</td><td>1</td><td>PAL-M</td></tr><tr><td>1</td><td>1</td><td>_____</td></tr></table>	NPSEL	PMSEL	Set signal mode	0	0	NTSC	1	0	PAL	0	1	PAL-M	1	1	_____
NPSEL	PMSEL	Set signal mode																
0	0	NTSC																
1	0	PAL																
0	1	PAL-M																
1	1	_____																
32	PMSEL	I																
33	CDGSEL	I	Video CD/CD-G input mode control terminal. (V-CD = 0, CD-G=1).															
34	TEST	I	Test mode input. To be fixed to L normally.															
35	RESET	I	Reset signal input.															
36	OSBIN	I	OSD (B) signal input terminal.															
37	OSGIN	I	OSD (G) signal input terminal.															
38	OSRIN	I	OSD (R) signal input terminal.															
39	OSBLK	I	OSD selector signal (OSD BLANK) input terminal.															
40	BLANK	I	Composite blanking (H-BLANK/V-BLANK) signal input.															
41	CSYNC	I	CSYNC sync signal input.															
42	HSYNC	I	HSYNC sync signal input.															

Pin No.	Pin Name	I/O	Description																	
43	YUVSEL1	I	<table><tr><th>YUVSEL1</th><th>YUVSEL2</th><th>Input mode</th></tr><tr><td>0</td><td>0</td><td>RYIN=R, GUIN=G, BVIN=B</td></tr><tr><td>1</td><td>0</td><td>RYIN=Y, GUIN=U, BVIN=V</td></tr><tr><td>0</td><td>1</td><td>RYIN=Y, BVIN=UV</td></tr><tr><td>1</td><td>1</td><td>_____</td></tr></table>			YUVSEL1	YUVSEL2	Input mode	0	0	RYIN=R, GUIN=G, BVIN=B	1	0	RYIN=Y, GUIN=U, BVIN=V	0	1	RYIN=Y, BVIN=UV	1	1	_____
						YUVSEL1	YUVSEL2	Input mode												
0	0	RYIN=R, GUIN=G, BVIN=B																		
1	0	RYIN=Y, GUIN=U, BVIN=V																		
0	1	RYIN=Y, BVIN=UV																		
1	1	_____																		
44	YUVSEL2	I																		
45	RYIN7	I	R/Y data input. (MSB).																	
46-48	RYIN6-RYIN4	I	R/Y data input.																	

IC, LC74201NE

Pin No.	Pin Name	I/O	Description
1	BV0 (LSB)	I/O	Video signal output (B signal, V signal).
2-4	BV1-BV3		Output: 3-state output of DVDD1 (3 V) system.
5-7	BV4-BV6	I/O	Video signal output (B signal, V signal).
8	BV7 (MSB)		Output: 3-state output of DVDD2 (5 V) system.
9	GU0 (LSB)	I/O	Video signal output (G signal, U signal).
10-12	GU1-GU3		Output: 3-state output of DVDD1 (3 V) system.
13-15	GU4-GU6	I/O	Video signal output (G signal, U signal).
16	GU7 (MSB)		Output: 3-state output of DVDD2 (5 V) system.
17	DVDD1	—	System power supply. (3 V system power supply: 3.3 ± 0.3 V).
18	FSCO	O	Sub carrier clock output. (Pixel clock divided-by-four output). 3-state output of DVDD2 (5V) system.
19	PCKO	O	Pixel clock output (NTSC: 4 fsc/PAL: 4fsc/13.5 MHz). 3-state output of DVDD1 (3V) system.
20	DVSS1	—	System power supply. (Connection to GND).
21	RY0 (LSB)	I/O	Video signal output (R signal, Y signal).
22-24	RY1-RY3		Output: 3-state output of DVDD1 (3 V) system.
25-27	RY4-RY6	I/O	Video signal output (R signal, Y signal).
28	RY7 (MSB)		Output: 3-state output of DVDD2 (5 V) system.
29	DVDD2	—	System power supply for 5V input/output terminal. (5.0 ± 0.5 V).
30	$\overline{\text{HSYNC}}$	O	Horizontal system signal output. 3-state output of DVDD2 (5 V) system.
31	$\overline{\text{CSYNC}}$	O	Composite sync signal output. 3-state output of DVDD2 (5 V) system.
32	BLANK	O	Blanking signal output. (Vertical and horizontal blanking period signal). 3-state output of DVDD2 (5 V) system.
33	DVSS2	—	System power supply for 5V input/output terminal. (Connection to GND).
34	NC	—	Not connected terminal.
35	VOE	I	Video output enable signal input. Output enable at H.
36	NC	—	Not connected terminal.
37	DVSS1	—	System power supply. (Connected to ground).
38	$\overline{\text{RESET}}$	I	System reset input.
39	DVDD1	—	System power supply. (3 V system power supply: 3.3 ± 0.5 V).
40	NC	—	Not connected terminal.
41	$\overline{\text{IRQ}}$	O	Interrupt request signal output. (N-ch open drain output).
42	NC	—	Not connected terminal.
43	AS/DS (CE)	I	During parallel mode: Selection between address and data input. (Address at L). During serial mode: Serial transfer enable signal input. (Enable at H).
44	STB (CL)	I	During parallel mode: Address and data input/output. Strobe signal input. During serial mode: Serial transfer clock signal input.
45	AD0 (DO)	I/O	During parallel mode: Address and data input/output port P0 (LSB). During serial mode: Serial data output. (LSB first input).
46	AD1 (DI)	I/O	During parallel mode: Address and data input/output port P1. During serial mode: Serial data input. (LSB first output).

Pin No.	Pin Name	I/O	Description
47-51	AD2-AD6	I/O	<p>Address/data input/output port during parallel interface mode.</p> <p>The interface mode is set when releasing the system reset .</p> <p>Mode is set by the 3-bit setup of AD3, AD4 and AD5.</p> <p>① Serial interface: AD5: AD4: AD3 = 1: *: *. * = Don't care.</p> <p>② Parallel interface: AD5: AD4: AD3 = 0: 1: 0.</p> <p>AD7: Address/data input/output port P7 during parallel mode. (MSB).</p> <p>AD0 to AD7 output have the N-ch open drain output circuit.</p>
52	AD7 (MSB)	I/O	
53	NC	—	Not connected terminal.
54	DVSS1	—	System power supply. (Connected to ground).
55	XPALIN	I	PAL 4fsc crystal oscillator connection terminal. (4fsc = 17.734475 MHz)
56	XPALOUT	O	
57	NC	—	Not connected terminal.
58	XNTIN	I	NTSC 4fsc crystal oscillator connection terminal. (4fsc = 14.31318 MHz)
59	XNTOUT	O	
60	DVDD1	—	System power supply. (3 V system power supply: 3.3 ±0.5 V).
61	CLKSEL	I	Input to control selection between 54.0 MHz clock input (CLKIN: pin-62) and internal VCO oscillator clock. (CLKIN input mode at H).
62	CLKIN	I	54.0 MHz clock input (equipped with internal bias) Perform the terminal processing (DVDD1 or DVSS1) when not used.
63	VCOR	—	Terminal where external resistor for VCO oscillator circuit adjustment is connected.
64	NC	—	Not connected terminal.
65	AVSS	—	System power supply for VCO and PLL block. (Connected to ground).
66	PLLFIL	—	Terminal where external PLL loop filter is connected.
67	AVDD	—	System power supply for VCO and PLL block. (3 V system power supply: 3.3 ±0.5 V).
68	CDCK	I	CD-DSP clock input (16.9344 MHz/2.8224 MHz/ 2.1168 MHz).
69	DVSS1	—	System power supply. (Connected to ground).
70	CDEMPH	I	Emphasis input.
71	CDC2P	I	C2 error flag input.
72	CSD	I	Serial data input.
73	CDBCK	I	Serial data bit clock input.
74	CDLRCK	I	Left/Right clock input.
75	DVDD1	—	System power supply. (3 V system power supply: 3.3 ±0.5 V).
76	DVSS1	—	System power supply. (Connected to ground).
77	AULRCK	O	Audio data Left/Right clock output. (N-ch open drain output).
78	AUEMPH	O	Audio emphasis flat output. (N-ch open drain output).
79	AUDOUT	O	Audio data serial output. (N-ch open drain output).
80	AUBCO	O	Audio data bit clock output. (N-ch open drain output).
81	DVDD1	—	System power supply. (3 V system power supply: 3.3 ±0.5 V).
82-86	NC	—	Not connected terminal.
87	DD15 (MSB)	I/O	Data input/output to DRAM. 3-state output of DVDD2 (5 V) system.
88-96	DD14-DD6		

Pin No.	Pin Name	I/O	Description
97, 98	NC	—	Not connected terminal.
99-103	DD5-DD1	I/O	Data input/output to DRAM. Output: 3-state output of the DVDD2 (5V) system
104	DD0 (LSB)		
105	DVSS1	—	System power supply. (Connected to GND).
106	$\overline{\text{RAS1}}$	O	Raw address strobe signal output to expansion 1M-DRAM. 3-state output of the DVDD2 (5V) system.
107	$\overline{\text{RAS0}}$	O	Raw address strobe signal output to 4M-DRAM. 3-state output of the DVDD2 (5V) system.
108	NC	—	Not connected terminal.
109	$\overline{\text{WE}}$	O	Write enable signal output to DRAM. 3-state output of the DVDD2 (5V) system.
110	NC	—	Not connected terminal.
111	$\overline{\text{CAS}}$	O	Column address strobe signal output to DRAM. 3-state output of the DVDD2 (5V) system.
112	DVSS2	—	System power supply for 5V input/output terminal. (Connection to GND).
113	$\overline{\text{OE}}$	O	Output enable signal output to DRAM. 3-state output of the DVDD2 (5V) system.
114	DVDD2	—	System power supply for 5V input/output terminal. (5.0 ± 0.5 V).
115	AA8 (MSB)	O	Address output to DRAM. Output: 3-state output of DVDD2 (5 V) system.
116-122	AA7-AA1		
123	AA0 (LSB)		
124	DVDD1	—	System power supply. (3 V system power supply: 3.3 ± 0.5 V).
125	CLKO	O	VCO, PLL block clock output during test.
126	NC	—	Not connected terminal.
127	TEST	I	Test mode operation control terminal. (Normally fixed to L).
128	NC	—	Not connected terminal.

TEST MODE

1. CDテストモードの起動方法

ファンクションCDの釦を押しながら、ACプラグを挿入する。
上記によりFL表示管が全て点灯し、テストモードが起動します。
2. CDテストモードの解除方法

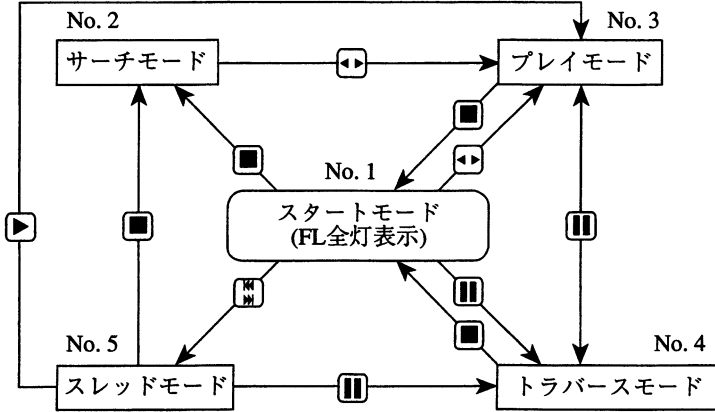
下記のいずれか1つの操作で解除します。
・ ファンクション釦を押す
(CDファンクション釦以外) ・ ACプラグを抜く。
3. CDテストモードの機能説明

テストモード起動後、各操作釦を押す事により次のNo1～No5の各モード機能が使用できます。

Mode/No.	操作	FL表示	動作	内容
スタートモード No.1	起動	全灯表示	・ TEST MODE 起動 ・ CDブロック電源 ON	・ FL表示確認 (全灯)
サーチモード No.2	■ 釦		・ LASER DIODE 常時発光 ・ 連続フォーカスサーチ (PUレンズがフルスイングを繰り返す) * 10分以上の連続フォーカスは避けて下さい。 * 注1	・ APC回路確認 ・ レーザー電流測定 (レーザー電流コントロール、トランジスタのエミッター GND 間の抵抗の両端。) FOCUS SERVO ・ フォーカスラッチ波形確認 ・ フォーカスエラー波形確認 (サーチモードでは FOK/FZC は監視せず。)
プレイモード No.3	◀▶ 釦		・ 通常再生 ・ TOC READ 出来ない場合 フォーカスサーチを続行 * 注1	FOCUS SERVO/TRACKING SERVO CLV SERVO/SLED SERVO DRF 確認
トラバースモード No.4	釦		・ DISC 通常再生中 1回押すトラッキングサーボ OFF 2回押すトラッキングサーボ ON * 注2	TRACKING SERVO ON/OFF トラッキングバランス (トラバース)確認
スレッドモード No.5	⏮ 釦 ⏭ 釦	全灯表示	・ ピックアップ外周へ移動 ・ ピックアップ内周へ移動 * 注3 (再生中は通常動作致します)	SLED SERVO SLED メカ動作確認

- * 注1 フォーカスサーチを連続して 10 分以上動作し続けるとドライバー IC が発熱し保護回路が働く為、トラッキングサーボがかからない状態となる場合があります。この様な場合には、電源を切り約 10 分間放熱後、再スタートして下さい。
- * 注2 状態で、 または 釦を押さない事。 状態解除後、再生出来なくなります。 状態で、 または 釦を押した場合には 釦を押してスタートモード (No.1) に戻して下さい。
- * 注3 ピックアップが最内周、最外周の位置でも または 釦を押している間はスレッドモータが回転する為、ギヤ破損に注意して下さい。

4. 操作概要
- 下図の様にスタートモードから、矢印方向の流れで各モードの操作が行えます。モード変更は、下図の流れに従って下さい。



尚、DISC DIRECT PLAY 釦を押した場合には、上図のPLAY 釦を押した時と同様の動作となります。またプレイモード／トラバースモード時に open/close 釦により、トレイを open させた場合には、スタートモードに戻ります。

1. How to Activate CD Test Mode

Insert the AC plug while pressing the function CD button.
All FL display tubes will light up, and the test mode will be activated.

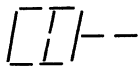


2. How to Cancel CD Test Mode

Either one of the following operations will cancel the CD test mode.

- Press the function button.
- Press the power switch button.
- (except CD function button)
- Disconnect the AC plug

3. CD Test Mode Functions

When test mode is activated, the following mode functions from No.1 to No.5 can be used by pressing the operation keys.

Mode/No.	Operation	FL display	Operation	Contents
Start mode No.1	Activation	All lamps light	<ul style="list-style-type: none"> • Test mode is activated. • CD block power is ON. 	<ul style="list-style-type: none"> • FL display check (All displays light.)
Search mode No.2	■ key		<ul style="list-style-type: none"> • Laser diode turns always ON. • Continual focus search (The pickup lens repeats the full-swing up-down motion.) * Avoid continual searches that last for more than 10 minutes. <p style="text-align: right;">* NOTE 1</p>	<ul style="list-style-type: none"> • APC circuit check • Laser current measurement (Laser current control. Across a resistor connected between emitter and GND.) <p>FOCUS SERVO</p> <ul style="list-style-type: none"> • Check focus search waveform • Check focus error waveform (FOK/FZC are not monitored in the search mode)
Play mode No.3	◀▶ key		<ul style="list-style-type: none"> • Normal playback • Focus search is continued if TOC cannot be read. <p style="text-align: right;">* NOTE 1</p>	FOCUS SERVO/TRACKING SERVO CLV SERVO/SLED SERVO Check DRF
Traverse mode No.4	key		<ul style="list-style-type: none"> • During normal disc playback Press once; tracking servo OFF Press twice; tracking servo ON <p style="text-align: right;">* NOTE 2</p>	TRACKING SERVO ON/OFF Tracking balance (traverse) check
Sled mode No.5	⏏ key ⏏ key	All lamps light	<ul style="list-style-type: none"> • Pickup moves to the outermost track • Pickup moves to the innermost track <p style="text-align: right;">* NOTE 3</p> <p>(During playback, machine operates normally.)</p>	SLED SERVO Check SLED mechanism operation

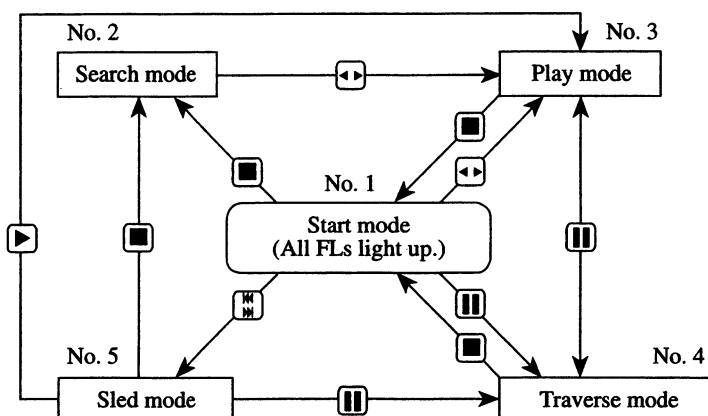
* NOTE 1: There are cases when the tracking servo cannot be locked owing to the protection circuit being operated when heat builds up in the driver IC if the focus search is operated continually for more than 10 minutes. In these cases the power supply should be switched off for 10 minutes until heat has been reduced and then re-started.

* NOTE 2: Do not press the ⏏ or ⏏ keys when the machine is in the || status is active. If they are pressed, playback will not be possible after the || status has been canceled. If the ⏏ or ⏏ keys are pressed in the || status, press the ■ key and return to the start mode (No.1).

* NOTE 3: When pressing the ⏏ or ⏏ keys, take care to avoid damage to the gears. Because the sled motor is activated when the ⏏ or ⏏ keys are pressed, even when the pick-up is at the outermost or innermost track.

4. Operation Outline

The operation of each mode is carried out in the direction of the arrows from the start mode as indicated in the following illustration.



If the DISC DIRECT PLAY button is pressed, the machine performs the same operation as the PLAY button is pressed as shown. If the tray is opened by pressing OPEN/CLOSE button during Play mode or Traverse mode, the machine returns to the Start mode.

USE MODEL LIST

CX-NAVF77	CX-ZR490
CX-NAVF9	CX-ZR500
CX-NAVF99	CX-ZR525
CX-NF15	CX-ZR600
CX-NF9	CX-ZR700
CX-NF98	CX-ZR710
CX-NF99	CX-ZR800
CX-SZ9500	CX-ZVR660
CX-SZR400	CX-ZVR700
CX-SZR800	CX-ZVR950
CX-ZKR800	DX-K9900M
CX-ZKR900	DX-Z9450M
CX-ZR300	GE-SZ9500
CX-ZR325	GE-Z9500
CX-ZR330	XC-K5M
CX-ZR400	

REFERENCE NAME LIST

ELECTRICAL SECTION

DESCRIPTION	REFERENCE NAME
ANT	ANTENNAS
C-	CHIP
C-CAP	CAP, CHIP
C-CAP TN	CAP, CHIP TANTALUM
C-COIL	COIL, CHIP
C-DI	DIODE, CHIP
C-DIODE	DIODE, CHIP
C-FET	FET, CHIP
C-FOTR	FILTER, CHIP
C-JACK	JACK, CHIP
C-LED	LED, CHIP
C-RES	RES, CHIP
C-SFR	SFR, CHIP
C-SLIDE SW	SLIDE SWITCH, CHIP
C-SW	SWITCH, CHIP
C-TR	TRANSISTOR, CHIP
C-VR	VOLUME, CHIP
C-ZENER	ZENER, CHIP
CAP, CER	CAP, CERA-SOL
CAP, E	CAP, ELECT
CAP, M/F	CAP, FILM
CAP, TC	CAP, CERA-SOL
CAP, TC-U	CAP, CERA-SOL SS
CAP, TN	CAP, TANTALUM
CERA FIL	FILTER, CERAMIC
CF	FILTER, CERAMIC
DL	DELAY LINE
E/CAP	CAP, ELECT
FILT	FILTER
FLTR	FILTER
FUSE RES	RES, FUSE
MOT	MOTOR
P-DIODE	PHOTO DIODE
P-SNSR	PHOTO SENSER
P-TR	PHOTO TRANSISTOR
POLY VARI	VARIABLE CAPACITOR
PPCAP	CAP, PP
PT	POWER TRANSFORMER
PTR, RES	PTR, MELF
RC	REMOTE CONTROLLER
RES NF	RES, NON-FLAMMABLE
RESO	RESONATOR
SHLD	SHIELD
SOL	SOLENOID
SPKR	SPEAKER
SW, LVR	SWITCH, LEVER
SW, RTRY	SWITCH, ROTARY
SW, SL	SWITCH, SLIDE
TC CAP	CAP, CERA-SOL
THMS	THERMISTOR
TR	TRANSISTOR
TRIMMER	CAP, TRIMMER
TUN-CAP	VARIABLE CAPACITOR
VIB, CER	RESONATOR, CERAMIC
VIB, XTAL	RESONATOR, CRYSTAL
VR	VOLUME
ZENER	DIODE, ZENER

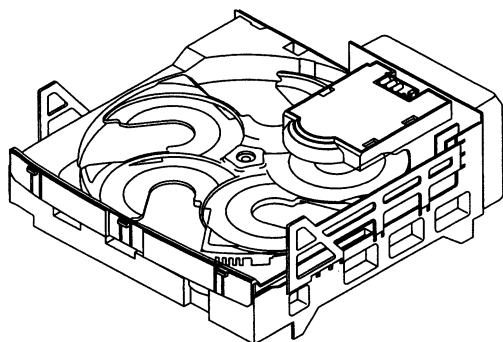
MECHANICAL SECTION

DESCRIPTION	REFERENCE NAME
ADHESHIVE	SHEET ADHESHIVE
AZ	AZIMUTH
BAR-ANT	BAR-ANTENNA
BAT	BATTERY
BATT	BATTERY
BRG	BEARING
BTN	BUTTON
CAB	CABINET
CASS	CASSETTE
CHAS	CHASSIS
CLR	COLLAR
CONT	CONTROL
CRSR	CURSOR
CU	CUSHION
CUSH	CUSHION
DIR	DIRECTION
DUBB	DUBBING
FL	FRONT LOADING
FLY-WHL	FLYWHEEL
FR	FRONT
FUN	FUNCTION
G-CU	G-CUSHION
HDL	HANDOL
HIMERON	CLOTH
HINGE, BAT	HINGE, BATTERY
HLDR	HOLDER
HT-SINK	HEAT SINK
IB	INSTRUCTION BOOKLET
IDLE	IDLER
IND, L-R	INDICATOR, L-R
KEY, CONT	KEY, CONTROL
KEY, PRGM	KEY, PROGRAM
KNOB, SL	KNOB, SLIDE
LBL	LABEL
LID, BATT	LID, BATTERY
LID, CASS	LID, CASSETTE
LVR	LEVER
P-SP	P-SPRING
PANEL, CONT	PANEL, CONTROL
PANEL, FR	PANEL, FRONT
PRGM	PROGRAM
PULLY, LOAD MO	PULLY, LOAD MOTOR
RBN	RIBBON
S-	SPECIAL
SEG	SEGMENT
SH	SHEET
SHLD-SH	SHIELD-SHEET
SL	SLIDE
SP	SPRING
SP-SCREW	SPECIAL-SCREW
SPACER, BAT	SPACER, BATTERY
SPR	SPRING
SPR-P	P-SPRING
SPR-PC-PUSH	P-SPRING, C-PUSH
T-SP	T-SPRING
TERM	TERMINAL
TRIG	TRIGGER
TUN	TUNING
VOL	VOLUME
W	WASHER
WHL	WHEEL
WORM-WHL	WORM-WHEEL

aiwa



6ZG-1
6ZG-1S
6ZG-1S1
6ZG-1VZ



CD MECHANISM

• BASIC CD MECHANISM: 3ZG-2 C4N/C6N

• TYPE: English, Japanese

訂 正 版 CORRECTION

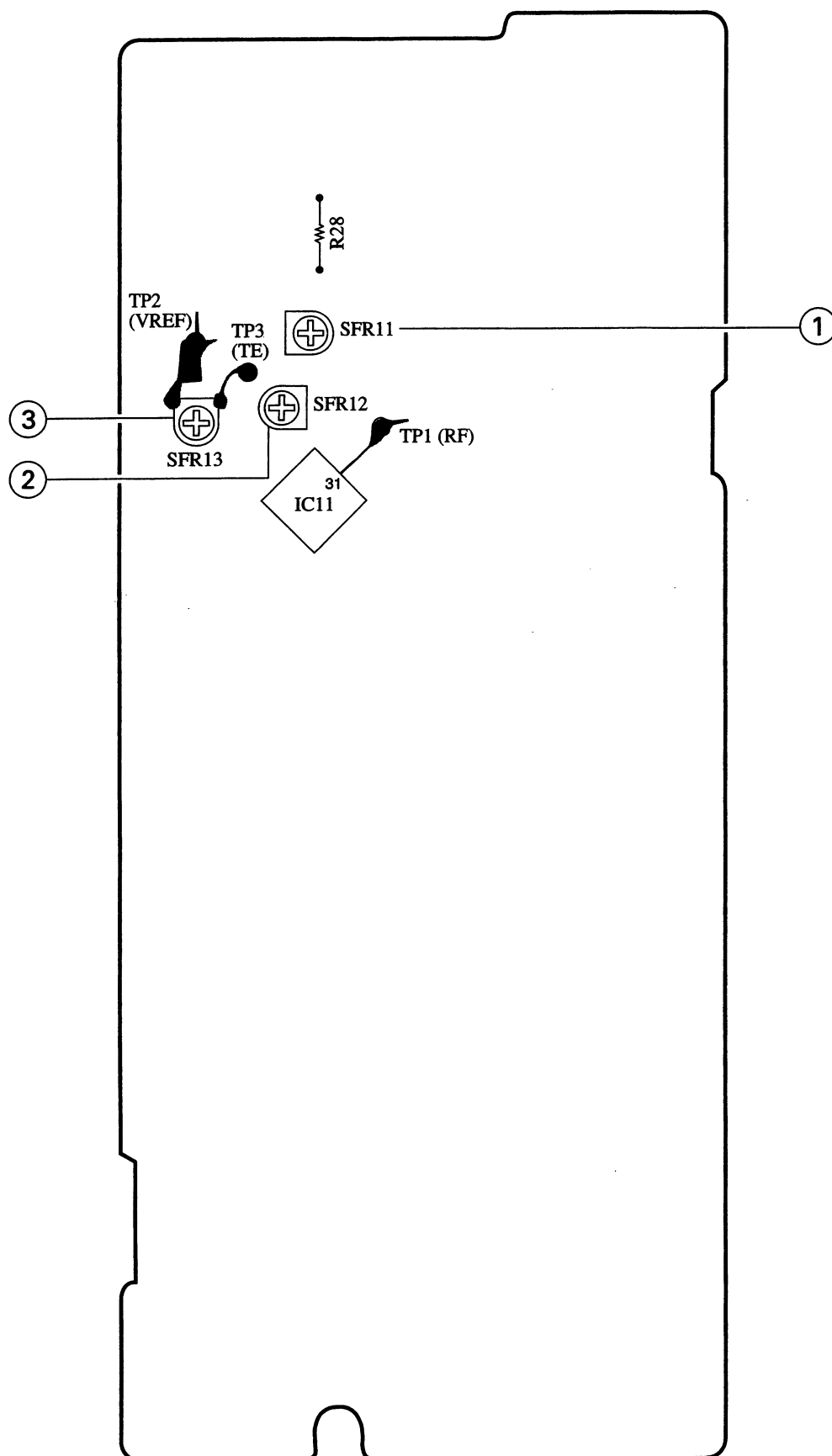
- 6ZG-1/6ZG-1S/6ZG-1S1/6ZG-1VZ (S/M Code No. 09-975-198-00T) の記載に誤りがありますので訂正致します。
- This Service Manual is the "CORRECTION" and replaces 6ZG-1/6ZG-1S/6ZG-1S1/6ZG-1VZ (S/M Code No. 09-975-198-00T).

BASIC NAME		DERIVATION NAME					
6ZG-1	*1	D	F	—	—	—	—
	*2	D	F	G	—	V1	V2
	*3	D	F	—	P	V1	—
6ZG-1S		D	F	—	—	—	—
6ZG-1S1		D	F	—	—	—	—
6ZG-1VZ		D	F	—	—	—	—

- 本体マニュアルはBASIC CD MECHANISMのサフィックスがDERIVATION NAMEです。組み合わせて使用して下さい。
- This mechanism has various derivation. Derivation name is indicated by the Service Manual for each model.

MODEL NO. 6ZG-1 (D, F)
ELECTRICAL ADJUSTMENT

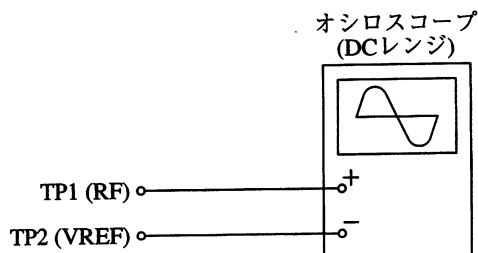
CD MAIN C.B (PATTERN SIDE)



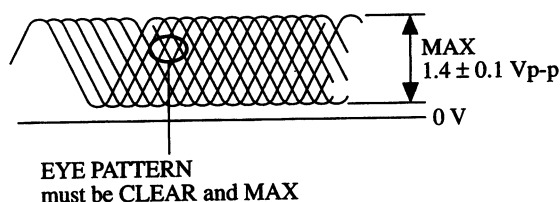
注意: ・ (10: 1) のプローブを接続して、調整して下さい。
 ・ 各調整には、オシロスコープの⊖側をTP2 (VREF) に接続して下さい。

1. フォーカスバイアス調整

この調整は、光学系ブロックを交換修理した場合に調整すること。

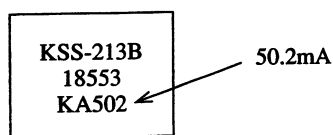


- 1) テストポイントTP1 (RF)、TP2 (VREF) にオシロスコープを接続する。
- 2) POWERスイッチをONにする。
- 3) テストディスクTCD-782 (YEDS-18) を入れて2曲目をPLAYさせる。
- 4) オシロスコープの波形の振幅が最大となり、かつ中央のひし形が、鮮明になるようにSFR11を調整する。



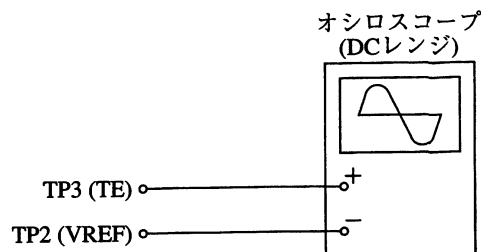
VOLT/DIV: 50mV
 TIME/DIV: 0.5 μS

注意: レーザー電流の確認はR28 (10Ωの両端電圧) で行えます。レーザーピックアップの裏側のラベルの電流値に対して±6.0mAに入っていること。

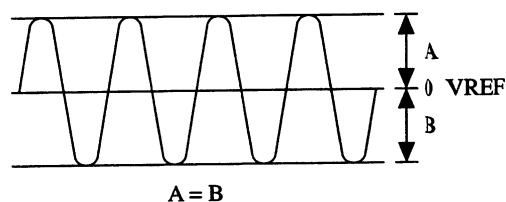


$$\text{レーザー電流 } I_{op} = \frac{\text{R28の両端電圧}}{10\Omega}$$

2. トラッキング・バランス調整



- 1) テストポイントTP3 (TE)、TP2 (VREF) にオシロスコープを接続する。
- 2) CDテストモードを起動する。
- 3) テストディスクTCD-782 (YEDS-18) を入れて、▶PLAY状態にする。
- 4) PAUSEキーを押し、トラッキングサーボをOFFにする。
- 5) オシロスコープのトラバース波形が、下図のように上下対称になるようにSFR12を調整する。



VOLT/DIV: 20mV
 TIME/DIV: 1mS

3. トラッキングゲイン調整

この調整を正確に行うためには、サーボアナライザーが必要です。しかし、このゲインはマージンを持っているため、通常では少し位ずれていてもほとんど問題はありません。したがってこの調整は行わないで下さい。フォーカス/トラッキングゲインは2軸デバイス動作時の機械的雑音と機械的ショックに対するピックアップの追従性を決めています。しかし、これは互いに相反するため、両方を満足する点に調整してあります。

- ゲインを上げると2軸デバイス動作時の雑音が増加する。
- ゲインを下げると機械的ショックに弱くなり音飛びを起しやすくなる。
 そしてゲインの調整がずれていると次頁の様な症状が出ます。

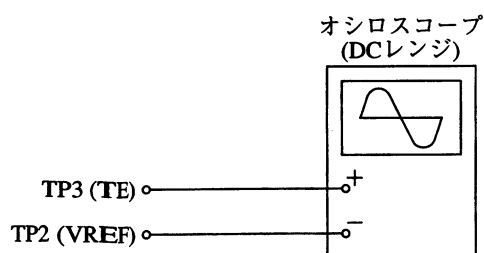
ゲイン 症状	(フォーカス)	トラッキング
● STOP→▶PLAY時、又は自動選曲時(⏮,⏭ボタンを押したとき)に演奏が始まるまでの時間が長くなる。(通常は2秒位です。)	低い	低い 又は 高い
● STOP→▶PLAY時、又は自動選曲時(⏮,⏭ボタンを押したとき)に演奏が始まらないでディスクが回転を続ける。	——	低い
● STOP→▶PLAY時、しばらくすると回転が止まる。	低い又は高い	——
● 演奏中に音がとぎれる。又、タイムカウンターの表示が進まなくなる。	——	低い
● 2軸デバイス動作時のノイズが多くなる。	高い	高い

なお、簡易調整として下記の方法があります。

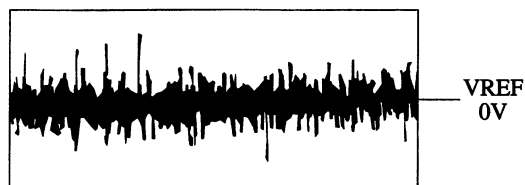
—— 簡易調整 ——

注意: 正確には調整できないため、調整を行う前にボリュームの位置を覚えておいて、簡易調整を行った後のボリュームの位置と比較して、そのずれが少ないときは元のボリュームの位置に戻しておいて下さい。

調整方法:



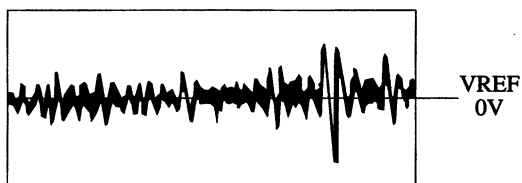
1. セットを水平に置く。
(セットを水平に置かないと2軸デバイスが重力の影響を受け、調整出来ません。)
2. テストディスクTCD-782 (YEDS-18)を入れて2曲目を再生する。
3. オシロスコープをTP3 (TE)、TP2 (VREF) に接続する。
4. オシロスコープの波形が下図の波形になるようにSFR13を調整する。(トラッキングゲイン調整)



VOLT/DIV: 50mV
TIME/DIV: 1mS

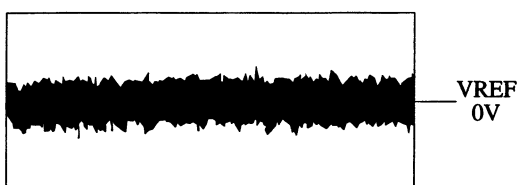
● 悪い例

トラッキングゲインが低い時
(調整されている波形と比べて基本波が表れるようになる。)



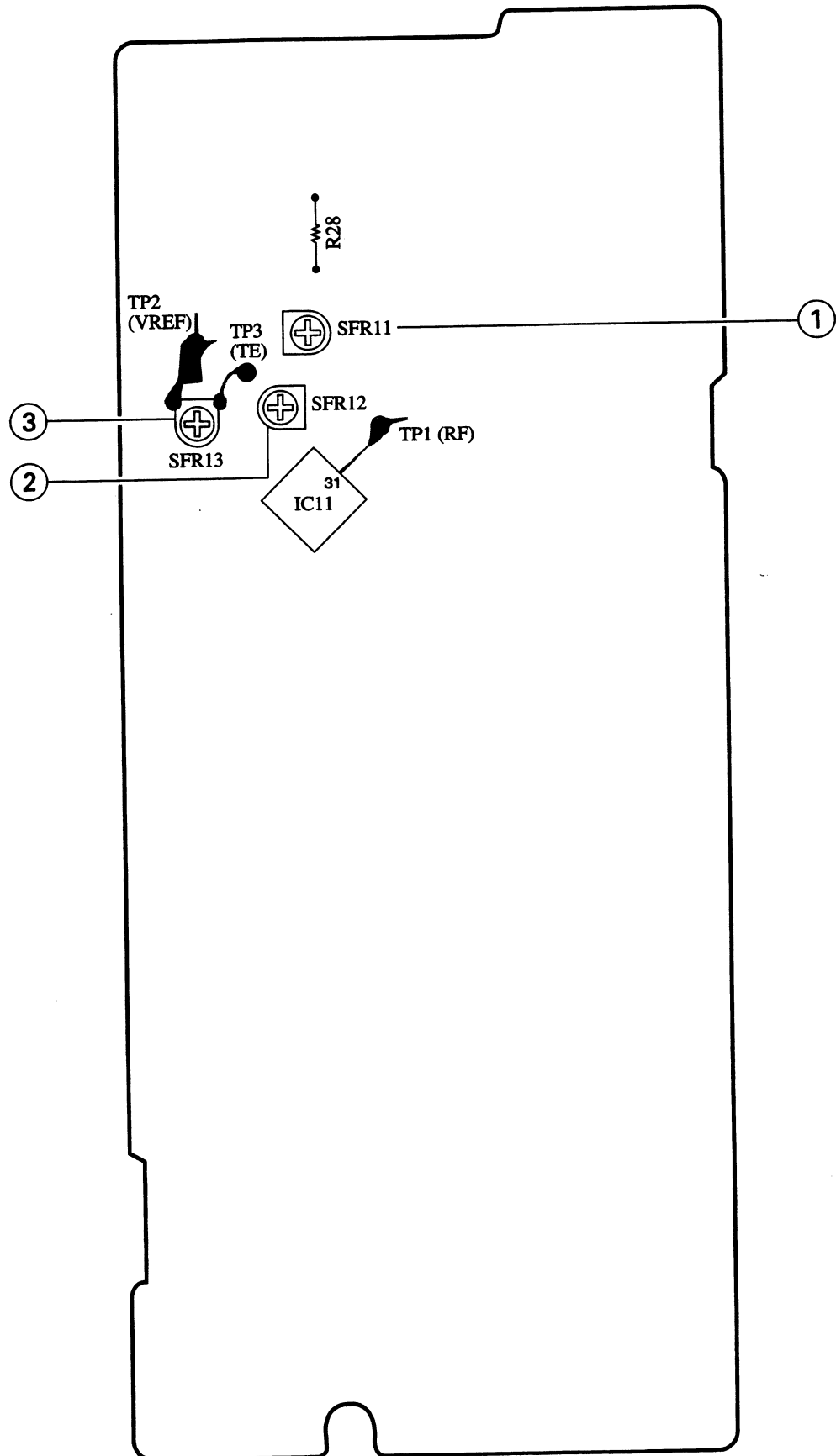
VOLT/DIV: 50mV
TIME/DIV: 1mS

トラッキングゲインが高い時
(ゲインが低い時と比べて基本波が高い)



VOLT/DIV: 50mV
TIME/DIV: 1mS

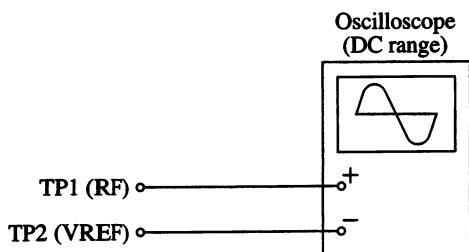
CD MAIN C.B (PATTERN SIDE)



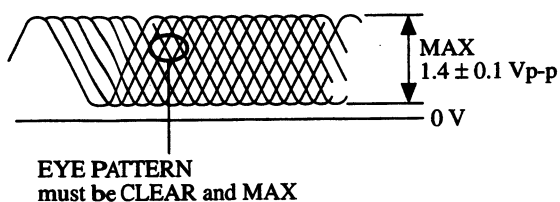
- Note:**
- Connect a probe (10: 1) of the oscilloscope or the frequency counter to a test point.
 - During adjustment, connect (⊖) pin of an oscilloscope to TP2 (VREF).

1. Focus Bias Adjustment

Make the focus bias adjustment when replacing and repairing the optical block.

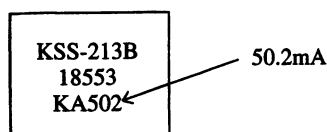


- 1) Connect an oscilloscope to test points TP1 (RF) and TP2 (VREF).
- 2) Turn on the power switch.
- 3) Insert test disc TCD-782 (YEDS-18) and play back the second composition.
- 4) Adjust SFR11 so that RF signal of test point TP1 (RF) is MAX and CLEARREST.



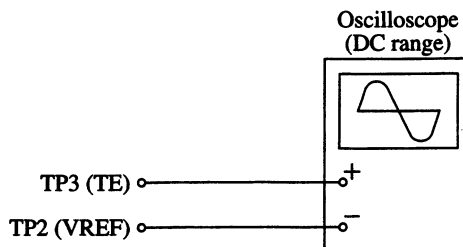
VOLT/DIV: 50mV
TIME/DIV: 0.5μS

Note: The current of the laser signal can be checked with the voltages on both sides of R28 (10Ω). The difference for the specified value shown on the level must be within ±6.0mA.

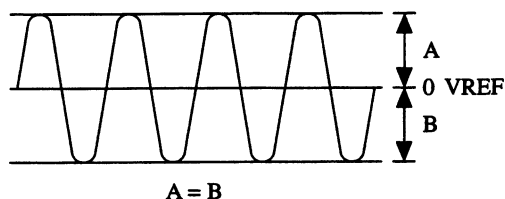


$$\text{Laser current } I_{op} = \frac{\text{Voltage across R28}}{10\Omega}$$

2. Tracking Balance Adjustment



- 1) Connect an oscilloscope to test points TP3 (TE) and TP2 (VREF).
- 2) Start up the CD TEST mode.
- 3) Insert test disc TCD-782 (YEDS-18) and press the PLAY button.
- 4) Press the PAUSE key and turn OFF the tracking servo.
- 5) Adjust SFR12 so that the waveform on the oscilloscope is vertically symmetrical as shown in the figure below.



VOLT/DIV: 20mV
TIME/DIV: 1mS

3. Tracking Gain Adjustment

A servo analyzer is necessary in order to perform this adjustment exactly. However, this gain has a margin, so even if it is slightly off, there is no problem. Therefore, do not perform this adjustment.

Focus/tracking gain determines the pick-up follow-up (vertical and horizontal) relative to mechanical noise and mechanical shock when 2-axis device operates. However, as these reciprocate, the adjustment is at the point where both are satisfied.

- When gain is raised, the noise increases when the 2-axis device operates.
 - When gain is lowered, it is more susceptible to mechanical shock and skipping occurs more easily.
- When the gain adjustment is off, the symptoms below appear.

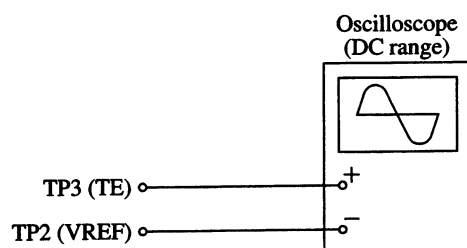
Symptoms \ Gain	(Focus)	Tracking
● The time until music starts becomes longer for STOP → ▶PLAY or automatic selection (⏮, ⏭ buttons pressed.) (Normally takes about 2 seconds.)	low	low or high
● Music does not start and disc continues to rotate for STOP → ▶PLAY or automatic selection (⏮, ⏭ buttons pressed.)	—	low
● Disc stops to rotate shortly after STOP → ▶PLAY.	low or high	—
● Sound is interrupted during PLAY. Or time counter display stops.	—	low
● More noises during the 2-axis device operation.	high	high

The following is simple adjustment method.

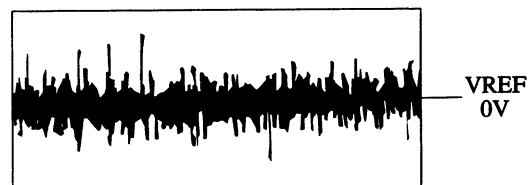
— Simple adjustment —

Note: Since the exact adjustment cannot be performed, remember the positions of the controls before the performing the adjustment. If the positions after the simple adjustment are only a little different, return the controls to the original position.

Procedure:



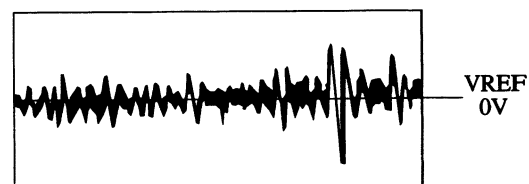
- 1) Keep the set horizontal. (If the set is not kept horizontally, this adjustment cannot be performed due to the gravity against the 2-axis device.)
- 2) Insert test disc TCD-782 (YEDS-18) and play back the second composition.
- 3) Connect an oscilloscope to TP3 (TE), TP2 (VREF).
- 4) Adjust SFR13 so that the waveform appears as shown in the figure below. (tracking gain adjustment)



VOLT/DIV: 50mV
TIME/DIV: 1mS

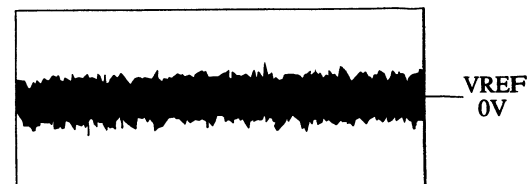
● Incorrect example

Low tracking gain
(The fundamental wave appears as compared with the waveform adjusted.)



VOLT/DIV: 50mV
TIME/DIV: 1mS

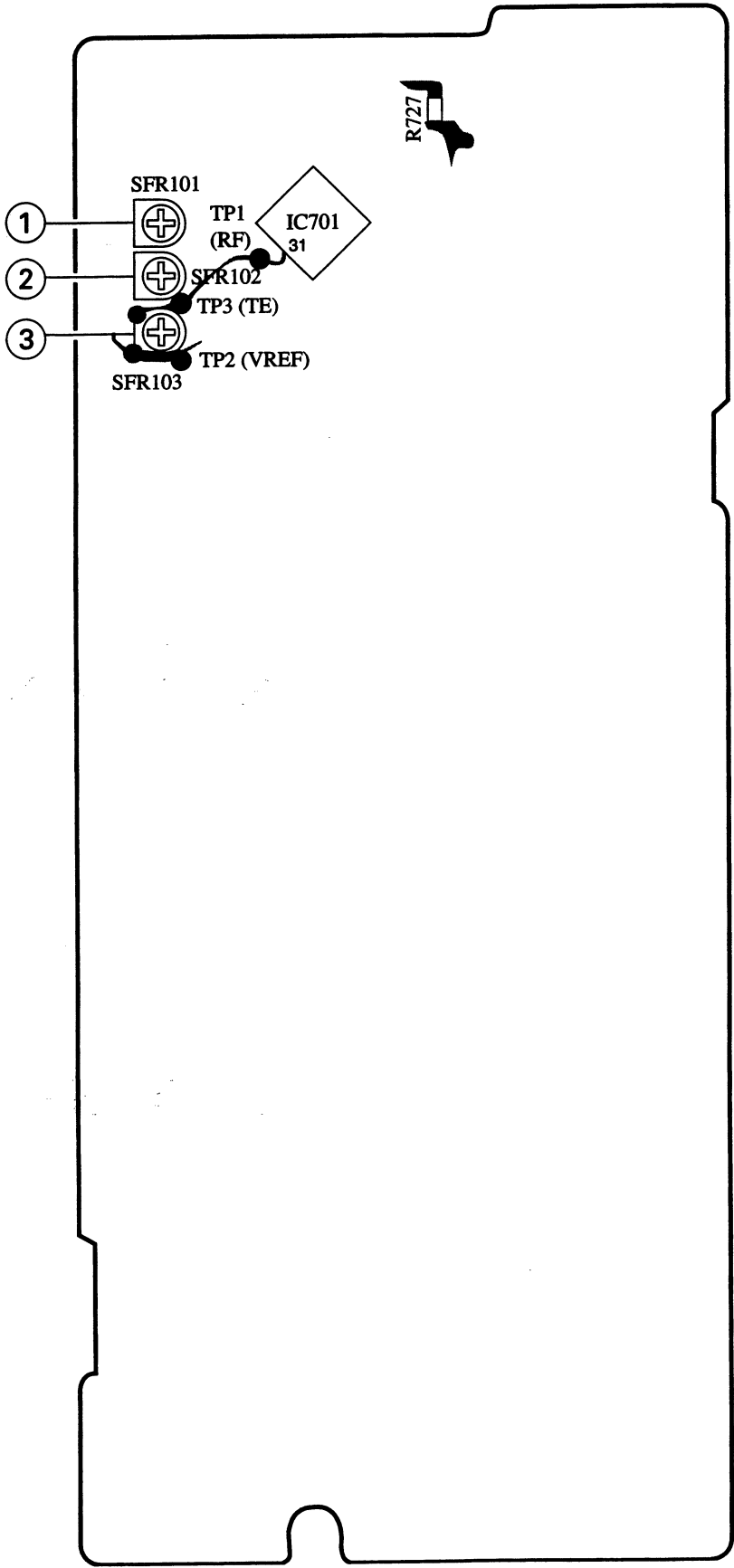
High tracking gain
(The frequency of the fundamental wave is higher than that in low gain.)



VOLT/DIV: 50mV
TIME/DIV: 1mS

MODEL NO. 6ZG-1 (D, F, G, V1, V2)
ELECTRICAL ADJUSTMENT

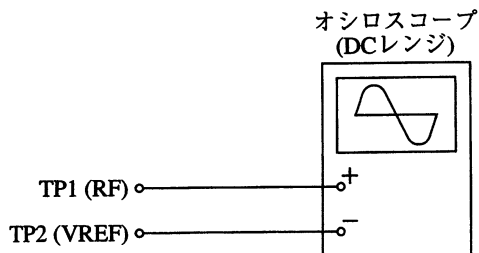
VCD MAIN C.B (PATTERN SIDE)



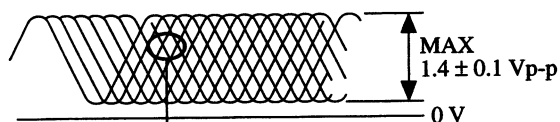
注意: ・ (10:1) のプローブを接続して、調整して下さい。
 ・ 各調整には、オシロスコープの⊖側をTP2 (VREF) に接続して下さい。

1. フォーカスバイアス調整

この調整は、光学系ブロックを交換修理した場合に調整すること。



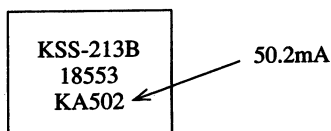
- 1) テストポイントTP1 (RF)、TP2 (VREF) にオシロスコープを接続する。
- 2) POWERスイッチをONにする。
- 3) テストディスクTCD-782 (YEDS-18) を入れて2曲目をPLAYさせる。
- 4) オシロスコープの波形の振幅が最大となり、かつ中央のひし形が、鮮明になるようにSFR101を調整する。



EYE PATTERN
must be CLEAR and MAX

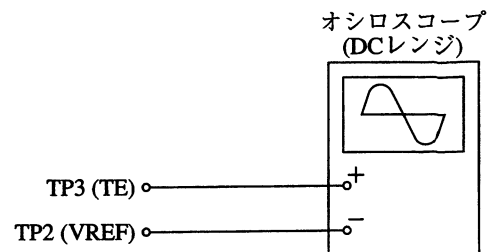
VOLT/DIV: 50mV
TIME/DIV: 0.5 μS

注意: レーザー電流の確認はR727 (10Ωの両端電圧) で行えます。レーザーピックアップの裏側のラベルの電流値に対して±6.0mAに入っていること。

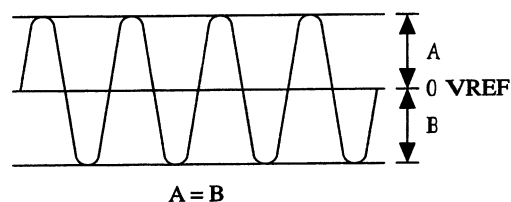


$$\text{レーザー電流 } I_{op} = \frac{\text{R727の両端電圧}}{10\Omega}$$

2. トラッキング・バランス調整



- 1) テストポイントTP3 (TE)、TP2 (VREF) にオシロスコープを接続する。
- 2) POWERスイッチをONにする。
- 3) テストディスクTCD-782 (YEDS-18) を入れて、▶PLAY状態にする。
- 4) オシロスコープのトラバース波形が、下図のように上下対称になるようにSFR102を調整する。



VOLT/DIV: 20mV
TIME/DIV: 1mS

3. トラッキングゲイン調整

この調整を正確に行うためには、サーボアナライザーが必要です。しかし、このゲインはマージンを持っているため、通常では少し位ずれていてもほとんど問題はありません。したがってこの調整は行わないで下さい。フォーカス/トラッキングゲインは2軸デバイス動作時の機械的雑音と機械的ショックに対するピックアップの追従性を決めています。しかし、これは互いに相反するため、両方を満足する点に調整してあります。

- ゲインを上げると2軸デバイス動作時の雑音が増加する。
- ゲインを下げると機械的ショックに弱くなり音飛びを起こしやすくなる。そしてゲインの調整がずれていると次頁の様な症状が出ます。

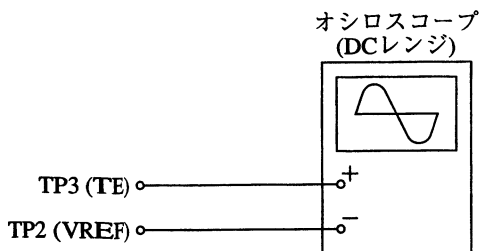
ゲイン 症状	(フォーカス)	トラッキング
● STOP→▶PLAY時、又は自動選曲時(⏮,⏭ボタンを押したとき)に演奏が始まるまでの時間が長くなる。(通常は2秒位です。)	低い	低い 又は 高い
● STOP→▶PLAY時、又は自動選曲時(⏮,⏭ボタンを押したとき)に演奏が始まらないでディスクが回転を続ける。	——	低い
● STOP→▶PLAY時、しばらくすると回転が止まる。	低い又は高い	——
● 演奏中に音がとぎれる。又、タイムカウンターの表示が進まなくなる。	——	低い
● 2軸デバイス動作時のノイズが多くなる。	高い	高い

なお、簡易調整として下記の方法があります。

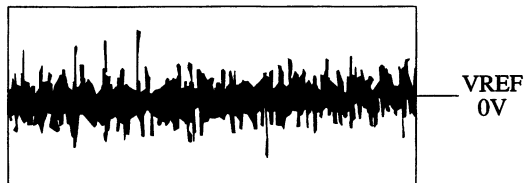
—— 簡易調整 ——

注意: 正確には調整できないため、調整を行う前にボリュームの位置を憶えておいて、簡易調整を行った後のボリュームの位置と比較して、そのずれが少ないときは元のボリュームの位置に戻しておいて下さい。

調整方法:



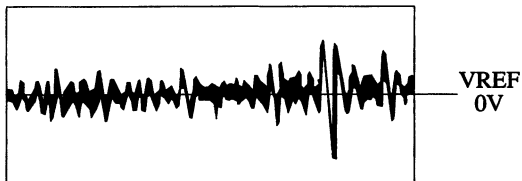
1. セットを水平に置く。
(セットを水平に置かないと2軸デバイスが重力の影響を受け、調整出来ません。)
2. テストディスクTCD-782 (YEDS-18)を入れて2曲目を再生する。
3. オシロスコープをTP3 (TE)、TP2 (VREF) に接続する。
4. オシロスコープの波形が下図の波形になるようにSFR103を調整する。(トラッキングゲイン調整)



VOLT/DIV: 50mV
TIME/DIV: 1mS

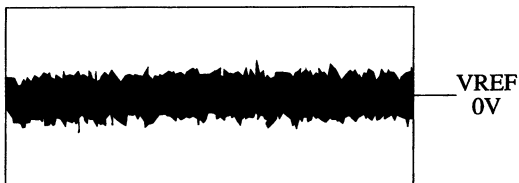
● 悪い例

トラッキングゲインが低い時
(調整されている波形と比べて基本波が表れるようになる。)



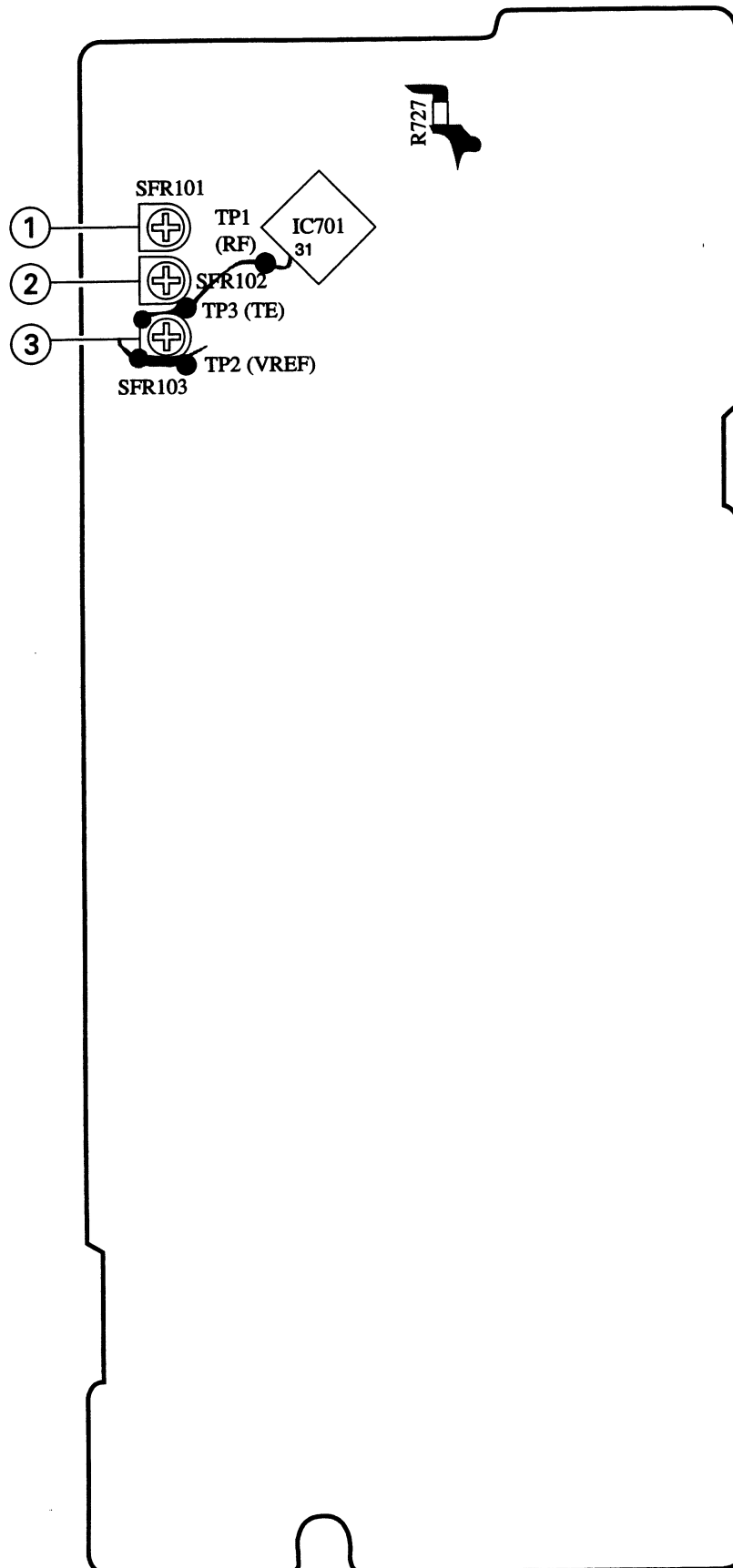
VOLT/DIV: 50mV
TIME/DIV: 1mS

トラッキングゲインが高い時
(ゲインが低い時と比べて基本波が高い)



VOLT/DIV: 50mV
TIME/DIV: 1mS

VCD MAIN C.B (PATTERN SIDE)

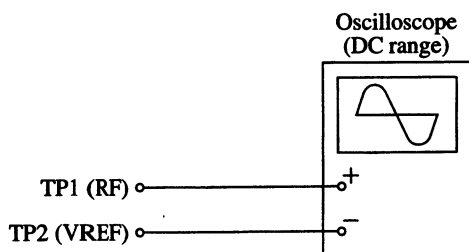


Note:

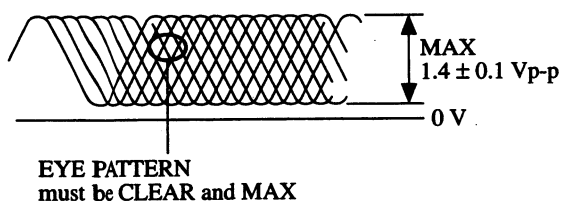
- Connect a probe (10: 1) of the oscilloscope or the frequency counter to a test point.
- During adjustment, connect (⊖) pin of an oscilloscope to TP2 (VREF).

1. Focus Bias Adjustment

Make the focus bias adjustment when replacing and repairing the optical block.

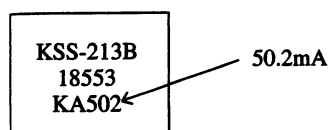


- 1) Connect an oscilloscope to test points TP1 (RF) and TP2 (VREF).
- 2) Turn on the power switch.
- 3) Insert test disc TCD-782 (YEDS-18) and play back the second composition.
- 4) Adjust SFR101 so that RF signal of test point TP1 (RF) is MAX and CLEARARREST.



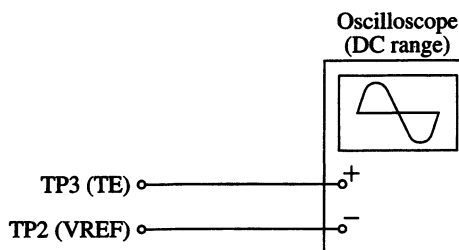
VOLT/DIV: 50mV
TIME/DIV: 0.5μS

Note: The current of the laser signal can be checked with the voltages on both sides of R727 (10Ω). The difference for the specified value shown on the level must be within ±6.0mA.

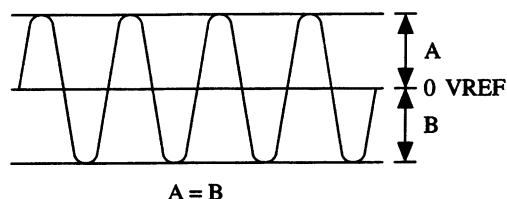


$$\text{Laser current } I_{op} = \frac{\text{Voltage across R727}}{10\Omega}$$

2. Tracking Balance Adjustment



- 1) Connect an oscilloscope to test points TP3 (TE) and TP2 (VREF).
- 2) Turn on the power switch.
- 3) Insert test disc TCD-782 (YEDS-18) and press the PLAY button.
- 4) Adjust SFR102 so that the waveform on the oscilloscope is vertically symmetrical as shown in the figure below.



VOLT/DIV: 20mV
TIME/DIV: 1mS

3. Tracking Gain Adjustment

A servo analyzer is necessary in order to perform this adjustment exactly. However, this gain has a margin, so even if it is slightly off, there is no problem. Therefore, do not perform this adjustment.

Focus/tracking gain determines the pick-up follow-up (vertical and horizontal) relative to mechanical noise and mechanical shock when 2-axis device operates. However, as these reciprocate, the adjustment is at the point where both are satisfied.

- When gain is raised, the noise increases when the 2-axis device operates.
 - When gain is lowered, it is more susceptible to mechanical shock and skipping occurs more easily.
- When the gain adjustment is off, the symptoms below appear.

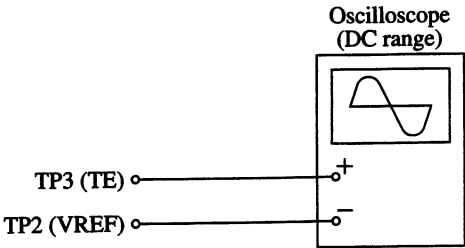
Symptoms \ Gain	(Focus)	Tracking
● The time until music starts becomes longer for STOP → ▶PLAY or automatic selection (⏮, ⏭ buttons pressed.) (Normally takes about 2 seconds.)	low	low or high
● Music does not start and disc continues to rotate for STOP → ▶PLAY or automatic selection (⏮, ⏭ buttons pressed.)	—	low
● Disc stops to rotate shortly after STOP → ▶PLAY.	low or high	—
● Sound is interrupted during PLAY. Or time counter display stops.	—	low
● More noises during the 2-axis device operation.	high	high

The following is simple adjustment method.

— Simple adjustment —

Note: Since the exact adjustment cannot be performed, remember the positions of the controls before the performing the adjustment. If the positions after the simple adjustment are only a little different, return the controls to the original position.

Procedure:



- 1) Keep the set horizontal. (If the set is not kept horizontally, this adjustment cannot be performed due to the gravity against the 2-axis device.)
- 2) Insert test disc TCD-782 (YEDS-18) and play back the second composition.
- 3) Connect an oscilloscope to TP3 (TE), TP2 (VREF).
- 4) Adjust SFR103 so that the waveform appears as shown in the figure below. (tracking gain adjustment)



VOLT/DIV: 50mV
TIME/DIV: 1mS

● Incorrect example

Low tracking gain
(The fundamental wave appears as compared with the waveform adjusted.)



VOLT/DIV: 50mV
TIME/DIV: 1mS

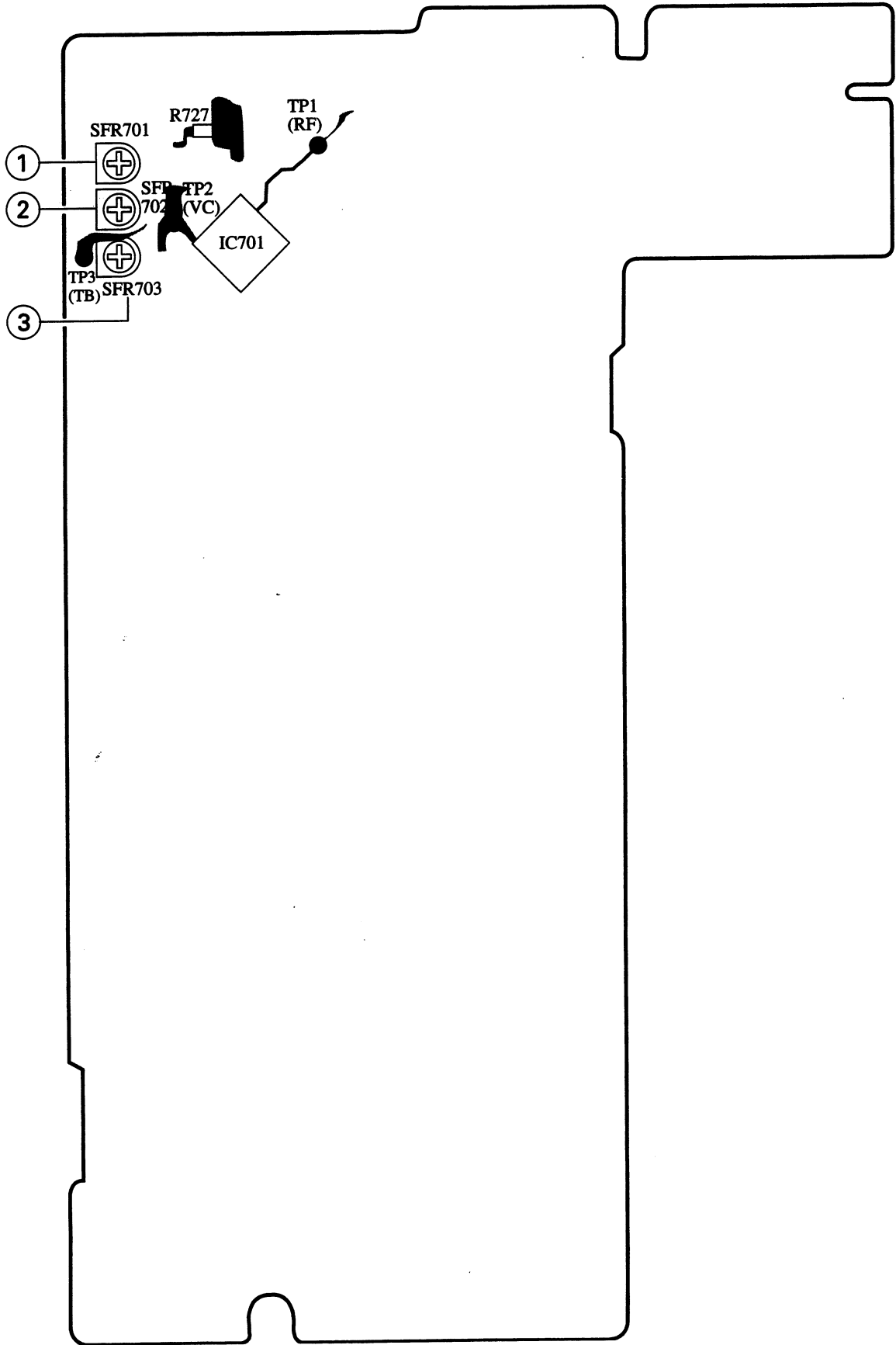
High tracking gain
(The frequency of the fundamental wave is higher than that in low gain.)



VOLT/DIV: 50mV
TIME/DIV: 1mS

MODEL NO. 6ZG-1 (D, F, P, V1)
ELECTRICAL ADJUSTMENT

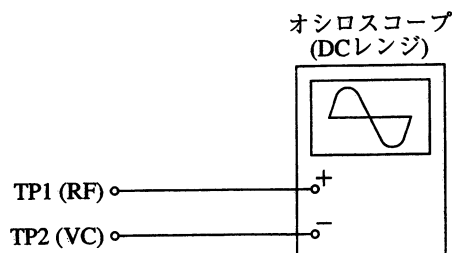
VCD MAIN C.B (PATTERN SIDE)



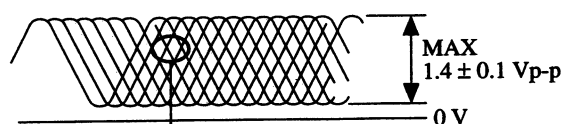
注意: ・ (10: 1) のプローブを接続して、調整して下さい。
 ・ 各調整には、オシロスコープの⊖側をTP2 (VC) に接続して下さい。

1. フォーカスバイアス調整

この調整は、光学系ブロックを交換修理した場合に調整すること。



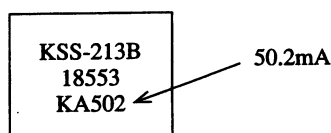
- 1) テストポイントTP1 (RF)、TP2 (VC) にオシロスコープを接続する。
- 2) POWERスイッチをONにする。
- 3) テストディスクTCD-782 (YEDS-18) を入れて2曲目をPLAYさせる。
- 4) オシロスコープの波形の振幅が最大となり、かつ中央のひし形が、鮮明になるようにSFR701を調整する。



EYE PATTERN
must be CLEAR and MAX

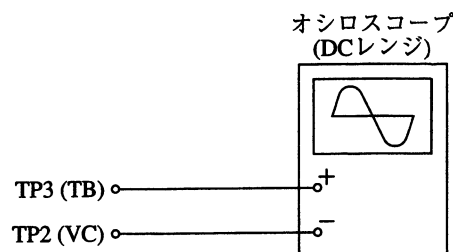
VOLT/DIV: 50mV
TIME/DIV: 0.5 μS

注意: レーザー電流の確認はR727 (10Ωの両端電圧) で行えます。レーザーピックアップの裏側のラベルの電流値に対して±6.0mAに入っていること。

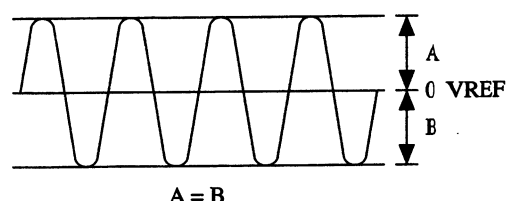


$$\text{レーザー電流 } I_{op} = \frac{\text{R727の両端電圧}}{10\Omega}$$

2. トラッキング・バランス調整



- 1) テストポイントTP3 (TB)、TP2 (VC) にオシロスコープを接続する。
- 2) POWERスイッチをONにする。
- 3) テストディスクTCD-782 (YEDS-18) を入れて、▶PLAY状態にする。
- 4) オシロスコープのトラバース波形が、下図のように上下対称になるようにSFR702を調整する。



VOLT/DIV: 20mV
TIME/DIV: 1mS

3. トラッキングゲイン調整

この調整を正確に行うためには、サーボアナライザーが必要です。しかし、このゲインはマージンを持っているため、通常では少し位ずれれていてもほとんど問題はありません。したがってこの調整は行わないで下さい。フォーカス/トラッキングゲインは2軸デバイス動作時の機械的雑音と機械的ショックに対するピックアップの追従性を決めています。しかし、これは互いに相反するため、両方を満足する点に調整してあります。

- ゲインを上げると2軸デバイス動作時の雑音が増加する。
- ゲインを下げると機械的ショックに弱くなり音飛びを起こしやすくなる。そしてゲインの調整がずれていると次頁の様な症状が出ます。

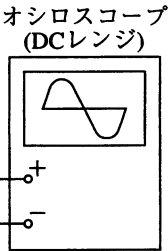
ゲイン 症状	(フォーカス)	トラッキング
● STOP→▶PLAY時、又は自動選曲時(⏮,⏭)ボタンを押したときに演奏が始まるまでの時間が長くなる。(通常は2秒位です。)	低い	低い 又は 高い
● STOP→▶PLAY時、又は自動選曲時(⏮,⏭)ボタンを押したときに演奏が始まらないでディスクが回転を続ける。	——	低い
● STOP→▶PLAY時、しばらくすると回転が止まる。	低い又は高い	——
● 演奏中に音がとぎれる。又、タイムカウンターの表示が進まなくなる。	——	低い
● 2軸デバイス動作時のノイズが多くなる。	高い	高い

なお、簡易調整として下記の方法があります。

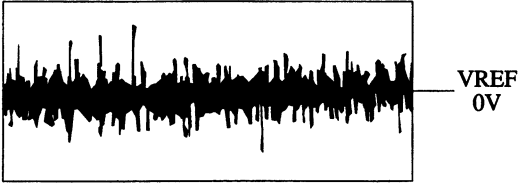
—— 簡易調整 ——

注意: 正確には調整できないため、調整を行う前にボリュームの位置を覚えておいて、簡易調整を行った後のボリュームの位置と比較して、そのずれが少ないときは元のボリュームの位置に戻しておいて下さい。

調整方法:



1. セットを水平に置く。
(セットを水平に置かないと2軸デバイスが重力の影響を受け、調整出来ません。)
2. テストディスクTCD-782 (YEDS-18)を入れて2曲目を再生する。
3. オシロスコープをTP3 (TB)、TP2 (VC) に接続する。
4. オシロスコープの波形が下図の波形になるようにSFR703を調整する。(トラッキングゲイン調整)



VOLT/DIV: 50mV
TIME/DIV: 1mS

● 悪い例

トラッキングゲインが低い時
(調整されている波形と比べて基本波が表れるようになる。)



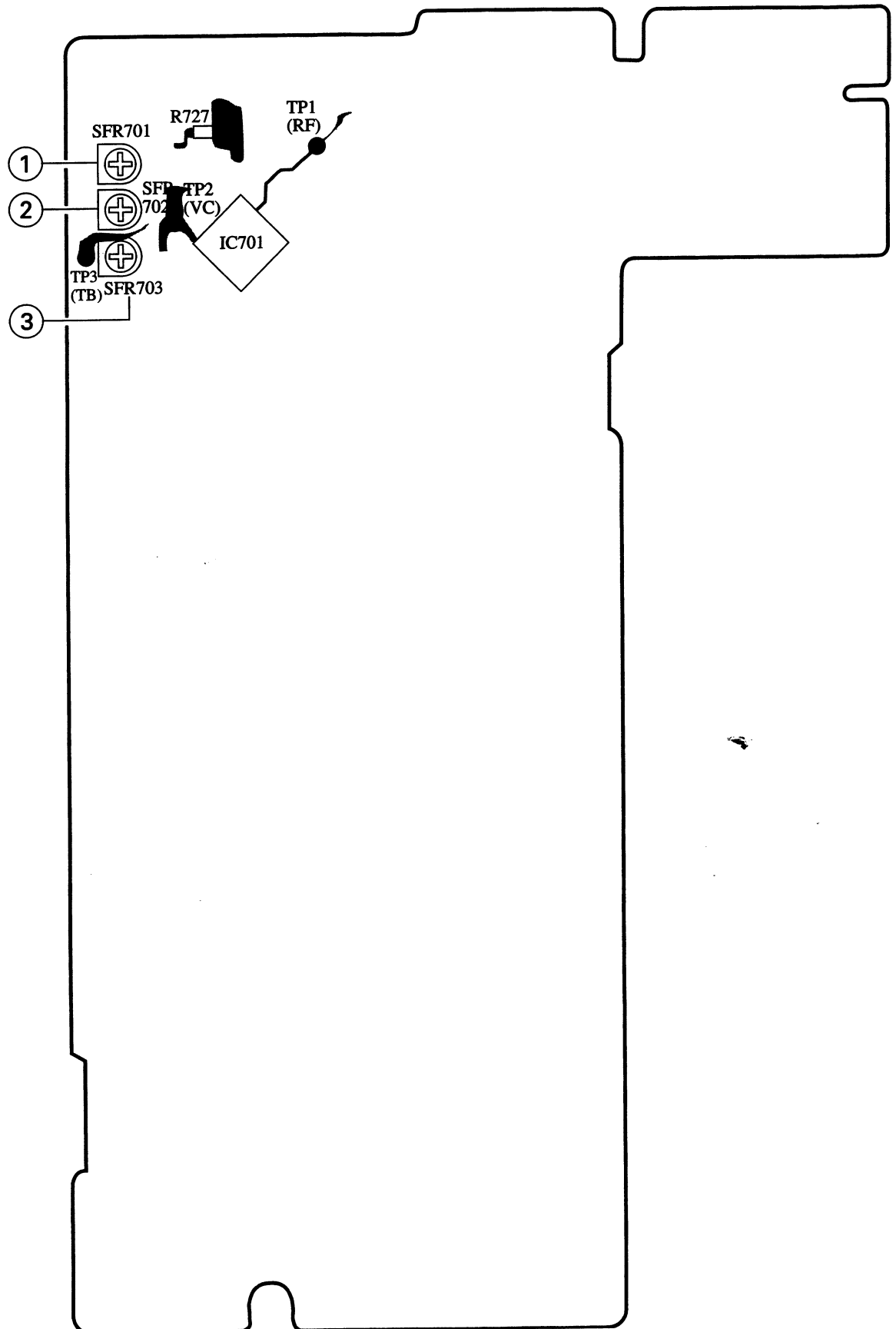
VOLT/DIV: 50mV
TIME/DIV: 1mS

トラッキングゲインが高い時
(ゲインが低い時と比べて基本波が高い)



VOLT/DIV: 50mV
TIME/DIV: 1mS

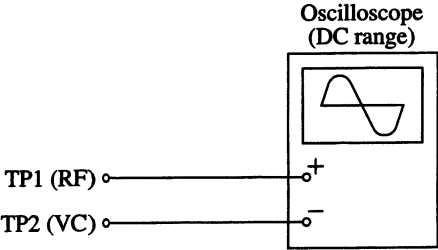
VCD MAIN C.B (PATTERN SIDE)



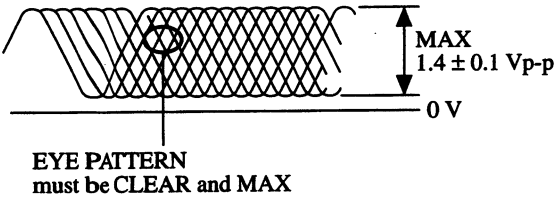
Note:

- Connect a probe (10: 1) of the oscilloscope or the frequency counter to a test point.
- During adjustment, connect (⊖) pin of an oscilloscope to TP2 (VC).

1. Focus Bias Adjustment
Make the focus bias adjustment when replacing and repairing the optical block.

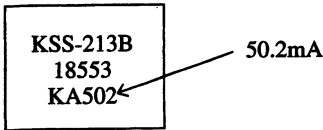


- 1) Connect an oscilloscope to test points TP1 (RF) and TP2 (VC).
- 2) Turn on the power switch.
- 3) Insert test disc TCD-782 (YEDS-18) and play back the second composition.
- 4) Adjust SFR701 so that RF signal of test point TP1 (RF) is MAX and CLEARREST.



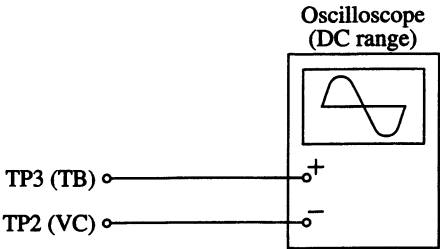
VOLT/DIV: 50mV
TIME/DIV: 0.5μS

Note: The current of the laser signal can be checked with the voltages on both sides of R727 (10Ω). The difference for the specified value shown on the level must be within±6.0mA.

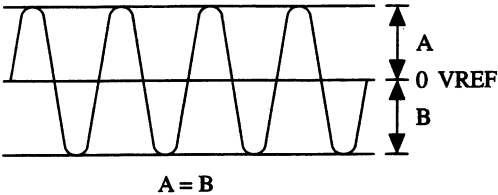


$$\text{Laser current } I_{op} = \frac{\text{Voltage across R727}}{10\Omega}$$

2. Tracking Balance Adjustment



- 1) Connect an oscilloscope to test points TP3 (TB) and TP2 (VC).
- 2) Turn on the power switch.
- 3) Insert test disc TCD-782 (YEDS-18) and press the PLAY button.
- 4) Adjust SFR702 so that the waveform on the oscilloscope is vertically symmetrical as shown in the figure below.



VOLT/DIV: 20mV
TIME/DIV: 1mS

3. Tracking Gain Adjustment

A servo analyzer is necessary in order to perform this adjustment exactly. However, this gain has a margin, so even if it is slightly off, there is no problem. Therefore, do not perform this adjustment.

Focus/tracking gain determines the pick-up follow-up (vertical and horizontal) relative to mechanical noise and mechanical shock when 2-axis device operates. However, as these reciprocate, the adjustment is at the point where both are satisfied.

- When gain is raised, the noise increases when the 2-axis device operates.
 - When gain is lowered, it is more susceptible to mechanical shock and skipping occurs more easily.
- When the gain adjustment is off, the symptoms below appear.

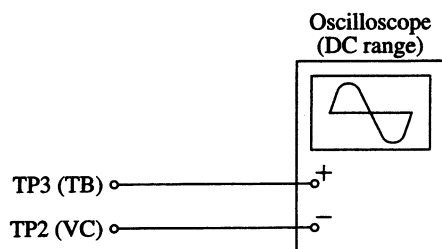
Symptoms \ Gain	(Focus)	Tracking
● The time until music starts becomes longer for STOP → ▶PLAY or automatic selection (⏮, ⏭ buttons pressed.) (Normally takes about 2 seconds.)	low	low or high
● Music does not start and disc continues to rotate for STOP → ▶PLAY or automatic selection (⏮, ⏭ buttons pressed.)	—	low
● Disc stops to rotate shortly after STOP → ▶PLAY.	low or high	—
● Sound is interrupted during PLAY. Or time counter display stops.	—	low
● More noises during the 2-axis device operation.	high	high

The following is simple adjustment method.

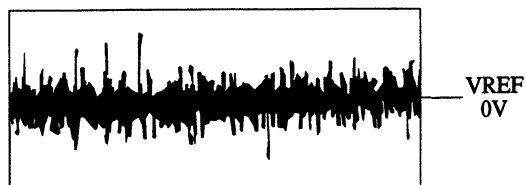
— Simple adjustment —

Note: Since the exact adjustment cannot be performed, remember the positions of the controls before the performing the adjustment. If the positions after the simple adjustment are only a little different, return the controls to the original position.

Procedure:



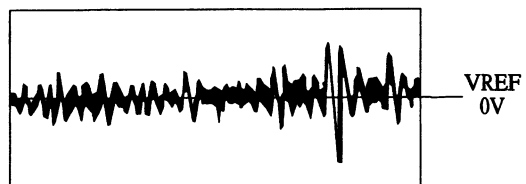
- 1) Keep the set horizontal. (If the set is not kept horizontally, this adjustment cannot be performed due to the gravity against the 2-axis device.)
- 2) Insert test disc TCD-782 (YEDS-18) and play back the second composition.
- 3) Connect an oscilloscope to TP3 (TB), TP2 (VC).
- 4) Adjust SFR703 so that the waveform appears as shown in the figure below. (tracking gain adjustment)



VOLT/DIV: 50mV
TIME/DIV: 1mS

● Incorrect example

Low tracking gain
(The fundamental wave appears as compared with the waveform adjusted.)



VOLT/DIV: 50mV
TIME/DIV: 1mS

High tracking gain
(The frequency of the fundamental wave is higher than that in low gain.)



VOLT/DIV: 50mV
TIME/DIV: 1mS

MODEL NO. 6ZG-1S/S1 (D, F)

TEST MODE

1. CDテストモードの起動方法

CD釦 (CDファンクション) を押しながら、ACプラグを挿入する。
上記により、FL管が「TEST」表示しテストモードが起動します。
2. CDテストモードの解除方法

パワー釦を押す事で解除します。
3. CDテストモードの機能説明

テストモード起動後、各操作釦を押す事により下記の確認が行えます。

Mode	操作	FL表示	動作	内容
スタートモード	起動	TEST	・ TEST MODE起動 ・ LASER DIODE常時発光 (CDブロック電源ON)	・ CDブロックPOWER ON ・ APC回路確認 ・ レーザー電流測定
サーチモード	■ 釦	CD	・ 連続フォーカスサーチ (PUレンズがフルスイングを繰り返す) *注2	FOCUS SERVO ・ フォーカスサーチ波形確認 ・ フォーカスエラー波形確認 (DISCの有無、FOKは監視せず。)
プレイモード	▶▶ 釦	時間表示	・ 通常再生 ・ TOC READ出来ない場合にはフォーカスサーチを連続する。 *注2	・ FOCUS SERVO/TRACKING SERVO ・ CLV SERVO/SLED SERVO ・ FOK/FZC確認
	CD釦	F ****	・ 自動調整値表示	・ F.B/T.B/T.G調整値確認
トラバースモード	▶▶ 釦	時間表示	・ トラッキングサーボ OFF/ON DISCをPLAY後、「▶▶」を押す度にOFF/ONを繰り返す。 *注3	・ TRACKING/SLED・SERVO OFF ・ トラッキングバランス (ラジアルバランス) 確認
スレッドモード (Sledモード)	◀◀ 釦 ▶▶ 釦	TEST	・ ピックアップ外周へ移動 ・ ピックアップ内周へ移動 (CD PLAY中は通常動作) *注1	・ SLED SERVO ・ SLED動作確認 ・ INSIDE LIMIT SW確認

- *注1

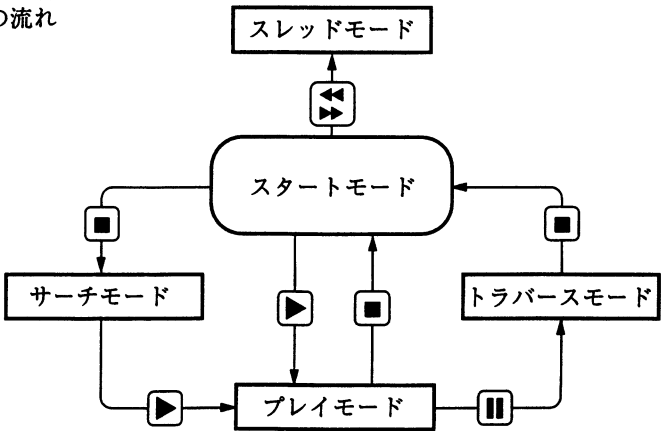
ピックアップが最内周／最外周の位置でも、「▶▶」または「◀◀」釦を押している間は、スレッドモータが回転する為、ギヤ破損に注意して下さい。またTEST MODEでのスレッド動作は、通常動作とは異なり、「◀◀」釦で外周・「▶▶」釦で内周方向に移動します。
- *注2

フォーカスサーチを連続して10分以上動作し続けるとドライバーIC (IC501) が発熱し保護回路が働く為、トラッキングサーボがかからない状態となる場合があります。この様な場合には、電源を切り約10分間放熱後、再スタートして下さい。
- *注3

トラッキングサーボがOFFの状態で「▶▶」または「◀◀」釦を押した場合は、トラッキングサーボをONに戻した時に再生出来ません。この様な操作を行った場合には、「■」釦を押してスタートモードに戻して下さい。

4. 操作概要

右図の様にスタートモードから、矢印方向の流れで各モードの操作が行えます。モード変更は、右図の流れに従い行って下さい。

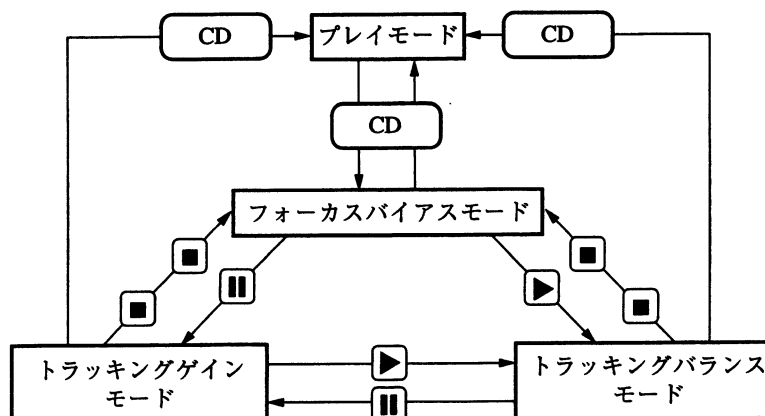


5. 自動調整値表示

当機種は、プレイスタート時にフォーカスバイアス、トラッキングバランス、トラッキングゲインの調整を自動で行います。テストモードを使うと、各調整値がFL表示されます。又、マニュアルで調整値を変更できます。

確認方法

- ① プレイモードから、CD釦を押すと、フォーカスバイアスモードに入ります。
 - ② プレイ、ストップ、ポーズ釦を押す事により、各モードに切り替わります。
 - ③ 各モードで、▶◀釦を押すと、調整値を変更できます。
 - ④ 各モードからCD釦を押すと、プレイモードに戻ります。
- * マニュアルで変更した調整値は、次にプレイした時に解除されます。



FL表示

下記の様にFLに表示され、切り換えステップは、各モードにより異なります。

- ・ フォーカスバイアス F_ _ _H** (** 0～63、64ステップ)
- ・ トラッキングバランス B_H_H_** (** 0～15、16ステップ)
- ・ トラッキングゲイン G_H_L** (** 0～15、16ステップ)

1. How to Activate the CD Test Mode

While pressing CD button (CD function), insert the AC plug.
Then the FL display tube indicate "TEST" and the test mode starts up.

2. How to Cancel the Test Mode

Press the POWER button to cancel the Test mode.

3. CD Test Mode Functions

When the test mode is activated, the following mode functions can be used by pressing the respective operation keys.

Mode	Operation	FL display	Operation	Contents
Start mode	Starting up	TEST	<ul style="list-style-type: none"> The test mode starts up. Laser diode turns on all the time. (CD block power is turned on.) 	<ul style="list-style-type: none"> CD block power is turned on. APC circuit is checked. Laser current is measured.
Search mode	■ button	CD	<ul style="list-style-type: none"> Continuous focus search (The pickup lens repeats the full swing.) <p style="text-align: right;">* Note 2</p>	FOCUS SERVO <ul style="list-style-type: none"> Focus search waveform check Focus error waveform check (Presence/absence of disk, and FOK are not checked.)
Play mode	▶▶ button	Time and hours display	<ul style="list-style-type: none"> Normal playback When TOP cannot be read, the focus search is continued. <p style="text-align: right;">* Note 2</p>	<ul style="list-style-type: none"> FOCUS SERVO/TRACKING SERVO CLV SERVO/SLED SERVO FOK/FZC check
	CD button	F ****	<ul style="list-style-type: none"> Automatic adjustment values are shown. 	<ul style="list-style-type: none"> F.B/T.B/T.G adjustment values can be checked.
Traverse mode	▶▶ button	Time and hours display	<ul style="list-style-type: none"> Tracking servo OFF/ON After playback of disc, tracking servo OFF/ON is repeated whenever ▶▶ is pressed. <p style="text-align: right;">* Note 3</p>	<ul style="list-style-type: none"> TRACKING/SLED • SERVO OFF Tracking balanced (radial balanced) check
Sled mode	◀◀ button ▶▶ button	TEST	<ul style="list-style-type: none"> Pickup moves to outer circumference. Pickup moves to inner circumference. (Normal operation during CD playback) <p style="text-align: right;">* Note 1</p>	SLED SERVO <ul style="list-style-type: none"> SLED operation check Inside limit switch check

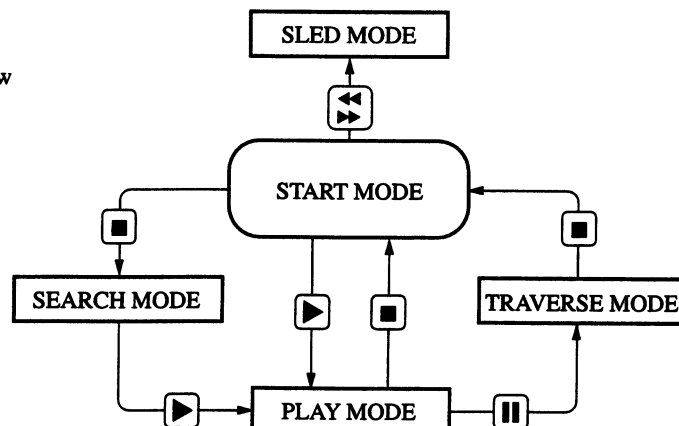
* Note 1 Even when the pickup is located in the innermost or the outer mode position, be careful not to damage the gear because the slid motor rotates while the ▶▶ button or the ◀◀ button is being pressed. The sled operation in the test mode is different from the normal operation that the optical pickup moves to the outer circumference when the ▶▶ ← ◀◀ button is pressed and the optical pickup moves to the inner circumference when the ▶▶ → ◀◀ button is pressed.

* Note 2 When the focus search is kept operated for 10 minutes or longer continuously, there can be a case that tracking servo cannot lock in because the driver IC (IC501) heats up and the protection circuit is activated. When this trouble occurs, turn off the main power and cool down for about ten minutes, and re-start the machine.

* Note 3 When the ▶▶ → ◀◀ or the ▶▶ ← ◀◀ button is pressed while the tracking servo is off, the normal playback cannot be performed even the tracking servo is turned on again. When this trouble occurs, press the ■ button to return to the start mode.

4. Outline of Operation

Each mode can be established in the direction of the arrow starting from the START mode as shown in the right.



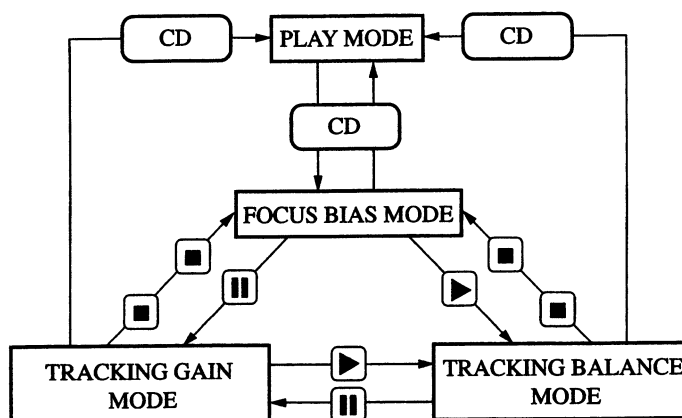
5. Automatic Adjustment Value Indication

All of the focus bias, tracking balance and tracking gain adjustments are automatically performed in this model when the PLAY mode is started.

The adjustment values of the respective modes can be shown on the FL display when the test mode is used. These adjustment values can be changed manually too.

Check procedure

- ① Machine enters the focus bias mode when CD button is pressed from the PLAY mode.
 - ② The respective modes can be selected by pressing the PLAY or STOP or PAUSE button.
 - ③ The adjustment values can be changed by pressing the ►► → ◀◀ or ►► ← ◀◀ button in the respective modes.
 - ④ Machine returns to the PLAY mode when CD button is pressed in the respective modes.
- * The adjustment values that are changed manually, return to the preset values when the machine enters the PLAY mode next time.



FL Display

The following messages appear on the FL display. The messages are different in each mode.

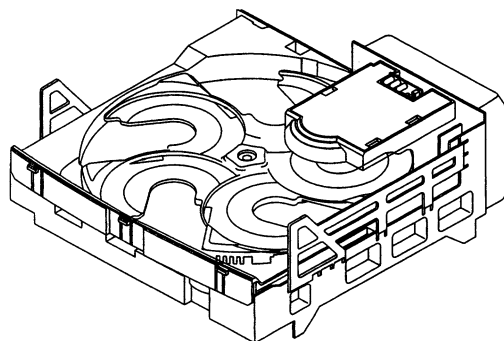
- Focus bias F_ _ _*H** (** 0-63, 64 steps)
- Tracking balance B_H_H_** (** 0-15, 16 steps)
- Tracking gain G_H_L** (** 0-15, 16 steps)

サービス技術ニュース	
番号	連絡内容
G- —	
G- —	
G- —	

アイワ株式会社
AIWA CO.,LTD.

92162

 Tokyo Japan



CD MECHANISM

6ZG-1
6ZG-1S
6ZG-1S1
6ZG-1VZ

• BASIC CD MECHANISM: 3ZG-2 C4N/C6N

• TYPE: English, Japanese

CORRECTION

BASIC NAME		DERIVATION NAME					
6ZG-1	*1	D	F	—	—	—	—
	*2	D	F	G	—	V1	V2
	*3	D	F	—	P	V1	—
6ZG-1S		D	F	—	—	—	—
6ZG-1S1		D	F	—	—	—	—
6ZG-1VZ		D	F	—	—	—	—

■ This Service Manual is replaces "CORRECT Manual"(S/M Code No.09-975-198-00T).

■ 本体マニュアルは(S/M Code No.09-975-198-00T)の訂正版です。

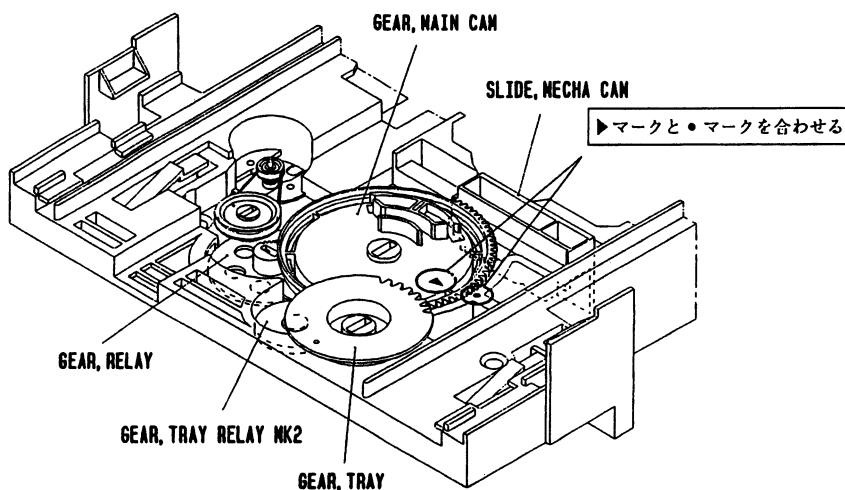
DISASSEMBLY INSTRUCTIONS

- “ギヤ、メインカムの位相の合わせ方” は記載の誤りですので訂正します。この調整は不用です。(p.10)

ギヤ、メインカムの位相の合わせ方

- 1) CHAS, MECHのツメを下側に押し、TRAYを外す。
- 2) 下図の様にGEAR, MAIN CAMの矢印とCHAS, MECHAの点印を合わせる。
- 3) SLIDE, MECH CAMが右側の位置にある事を確認し、TRAYをゆっくり挿し込んで下さい。

注意: GEAR, MAIN CAMの位相がズれている場合、チャッキング及びトレイが誤動作を起こします。

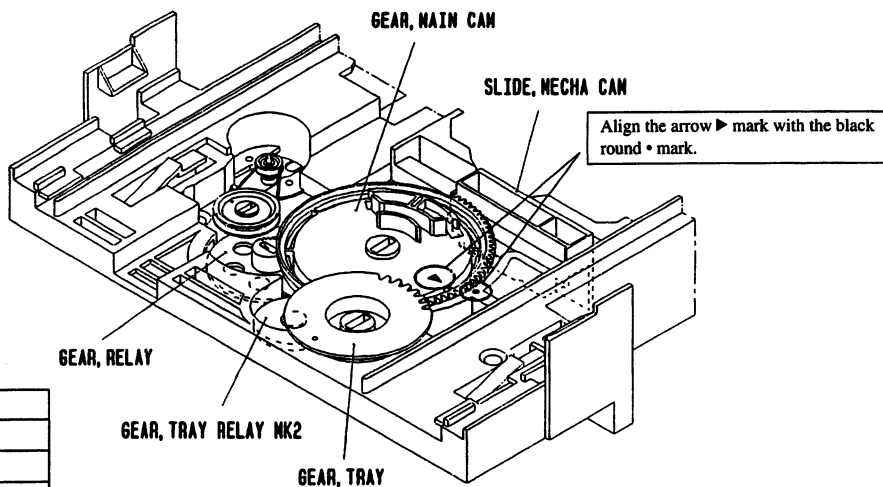


- There are errors in “How to Adjust the Rotating Phase of the Gear, Main Cam”, and are corrected that this adjustment is no longer necessary. (p.13)

How to Adjust the Rotating Phase of the Gear, Main Cam

- 1) Push down the hooking catch of the CHAS. MECH, and remove the TRAY.
- 2) Align the arrow mark of the Gear, Main Cam with the black round mark of the CHAS, MECHA as shown below.
- 3) Confirm that the Slide, Mech Cam is located in the right position, then insert the TRAY gently.

Caution: If the rotating phase of the Gear, Main Cam is incorrectly adjusted, the chucking operation and tray movement will have malfunction.



サービス技術ニュース	
番号	連絡内容
G- -	
G- -	
G- -	

アイワ株式会社
AIWA CO.,LTD.

9121 62

Tokyo Japan



aiwa
EURO SERVICE



aiwa
DIGITAL AUDIO & VIDEO

Service Information SI-97-020-025

Hürth, den 22.08.1997

Modell: 6ZG- 2 Mechanik (MD- Mechanik)

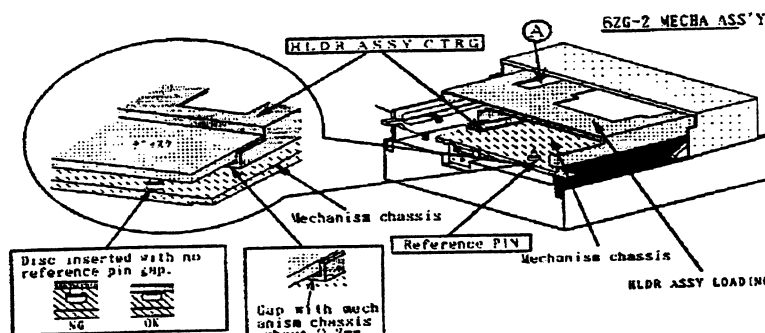
Problem: Disc Error wird angezeigt, oder es ist ein schleifendes Geräusch zu hören (im MD- Betrieb).

Symptom: Bei Geräten mit genannter Mechanik können folgende Probleme auftreten:
- Nach Einlegen der Disc wird „Disc- Error“ angezeigt und die Disc wird ausgeworfen.
- Beim Einlesen oder bei Wiedergebe berührt die Disc die Mechanik und ein schleifendes Geräusch ist hörbar.
Werden diese Symptome vom Kunden beanstandet, muß folgende Modifikation durchgeführt werden.

Abhilfe: Prüfen Sie bitte Folgendes:
1.) Hebt sich die Disc nach dem einlegen vom Referenz Pin
2.) Arbeitet die Lademechanik weiter, auch wenn keine Disc eingelegt ist?
3.) Ist der HLDR ASSY CTRG 1mm oder mehr oberhalb des Chassis?
In diesen Fällen muß unten aufgeführtes Teil gewechselt werden.
Normalerweise beträgt der Abstand zwischen HLDR ASSY CTRG und der Mechanik ca. 0,2 mm. Der Abstand kann allerdings bis zu 0,5 mm betragen, ohne das Fehlfunktionen auftreten.
A.) Wird obengenanntes Teil erneuert, muß der SPR- E Lever Shutter nicht beigefügt werden.
B.) Die Höhe des beweglichen Hebels (tritt oben durch den HLDR ASSY CTRG hervor) ist zwischen altem und neuem Teil unterschiedlich. Deshalb kommt der Knopf in Kontakt mit HLDR ASSY LOADING und der HLDR ASSY Loading kann nicht befestigt werden. Wird HLDR ASSY erneuert, muß der HLDR ASSY LOADING ebenfalls erneuert werden, wenn er nicht, wie beschrieben, ein rechteckiges Loch an Punkt A besitzt.

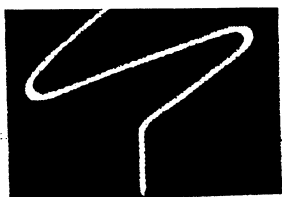
ET Nr.
86-ZG2-202-910
86-ZG2-250-410

ET Name
HLDR ASSY CTRG
HLDR ASSY LOADING



AIWA DEUTSCHLAND GMBH
Aiwa-Platz 1
50354 Hürth

Tel.: 02233/9678433
Fax.: 02233/9678490



aiwa
EURO SERVICE

Aiwa-Platz

aiwa
DIGITAL AUDIO & VIDEO

Service Information SI-97-031-029

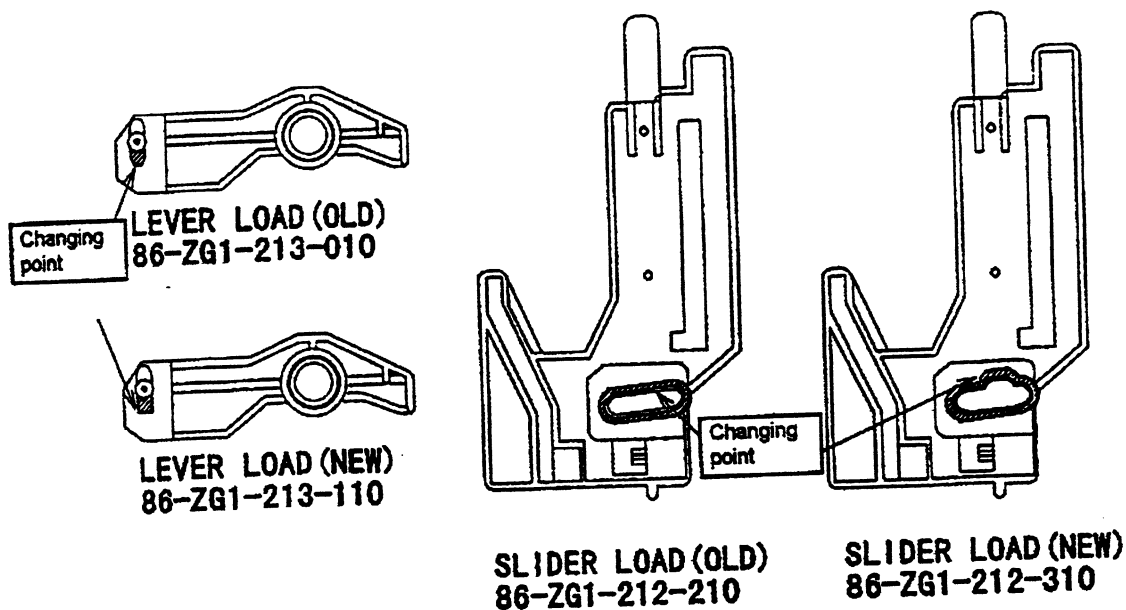
Hürth, den 07.10.1997

Modell: Mechanik 6 ZG- 1

Problem: 5 CD Mechanik, Lever Load bricht.

Inhalt: Ist der Lever Load beschädigt muß folgende Abhilfe durchgeführt werden.

Abhilfe: Der Slider Load muß zusammen mit dem Lever Load erneuert werden. Der neue Lever Load ist mechanisch anders aufgebaut, so daß beide Teile getauscht werden müssen. Die Endnummern der beiden Teile unterscheiden sich, so daß auf die richtige Nummer geachtet werden muß!!!



Interchange table	SLIDER LOAD	
	86-ZG1-212-210	86-ZG1-212-310
Lever Load		
86-ZG1-213-010	ja	nein
86-ZG1-213-110	ja	ja

ET- Name
Lever Load
Slider Load

ET- Nr.
86-ZG1-213-110
86-ZG1-212-310

AIWA DEUTSCHLAND GMBH
Aiwa-Platz 1
50354 Hürth

Tel.: 02233/9678433
Fax.: 02233/9678490



aiwa
EURO SERVICE

1
Aiwa-Platz

aiwa
DIGITAL AUDIO & VIDEO

Service Information
SI-97-049-044

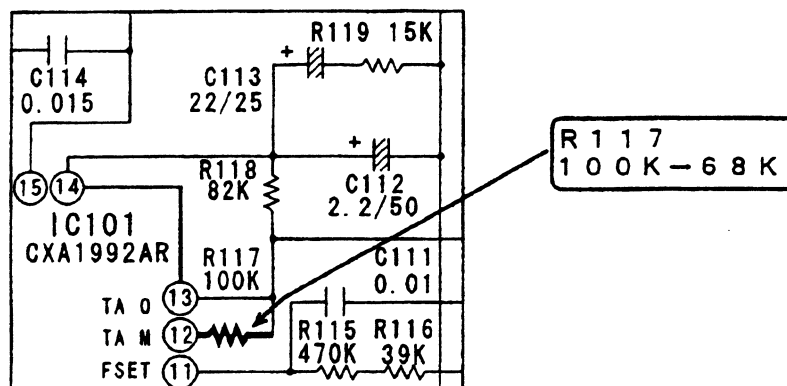
Hürth, den 08.01.1998

Modell: 6ZG- 1SDFNM (CD Mechanik) z.B. Z-VR750/ 950/ Z-R800
Problem: Unerwartetes stoppen bei CD Random Wiederholfunktion.
Abhilfe: Ändern Sie den Widerstand R117 auf der CD Platine von 100K Ω auf 68K Ω .

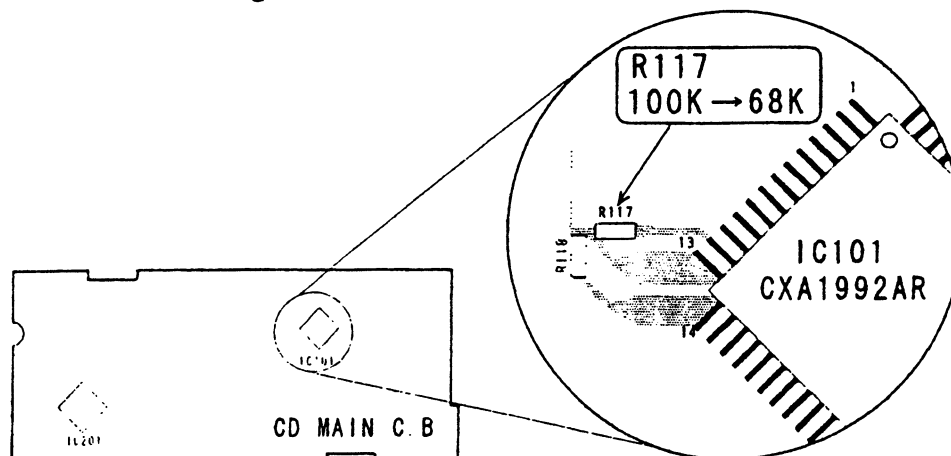
Ref. Nr.
R117

ET Name
C-Res, S68K- 1/10W J

ET Nr.
88-118-683-010



• Pattern diagram



AIWA DEUTSCHLAND GMBH
Aiwa-Platz 1
50354 Hürth

Tel.: 02233/9678433
Fax.: 02233/9678490